

Bi-CMOS 形リニア集積回路 シリコン モノリシック

TB9053FTG, TB9054FTG

車載用 PWM 方式 2ch H-Bridge DC ブラシ付きモータードライバー

1. 概要

TB9053FTG と TB9054FTG は 車載用 DC ブラシ付きモーターの直接駆動が可能な、出力ドライバーを 2ch 内蔵したモータードライバーIC です。

モーター駆動出力は、低オン抵抗を実現した PWM 駆動により高効率駆動が可能です。

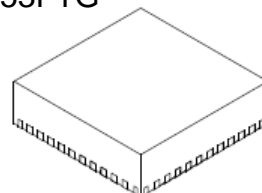
PWM1 端子と PWM2 端子によりモーター1 に対して、PWM3 端子と PWM4 端子によりモーター2 に対して、正転／逆転／ブレーキモードの選択ができ、ENABLE 端子 (EN1/ENB1、EN2/ENB2)によりモーター出力の駆動／停止を選択できます。

ISEL1 端子により、PWM1/2 端子によるモーター駆動／SPI によるモーター駆動が選択できます。

ISEL2 端子により、PWM3/4 端子によるモーター駆動／SPI によるモーター駆動が選択できます。

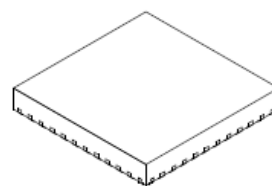
また、出力電流容量は 6.5A(typ.)で、スロットルバルブコントロール用、エンジンの各種バルブ用、ドアミラーの格納用、シートヒーターなど幅広い車載アプリケーションに適しています。

TB9053FTG



P-LQFN40-0606-0.50-001

TB9054FTG



P-VQFN40-0606-0.50-004

2. 用途

スロットルバルブコントロール用、エンジンの各種バルブ用、ドアミラーの格納用、シートヒーターなど車載アプリケーション

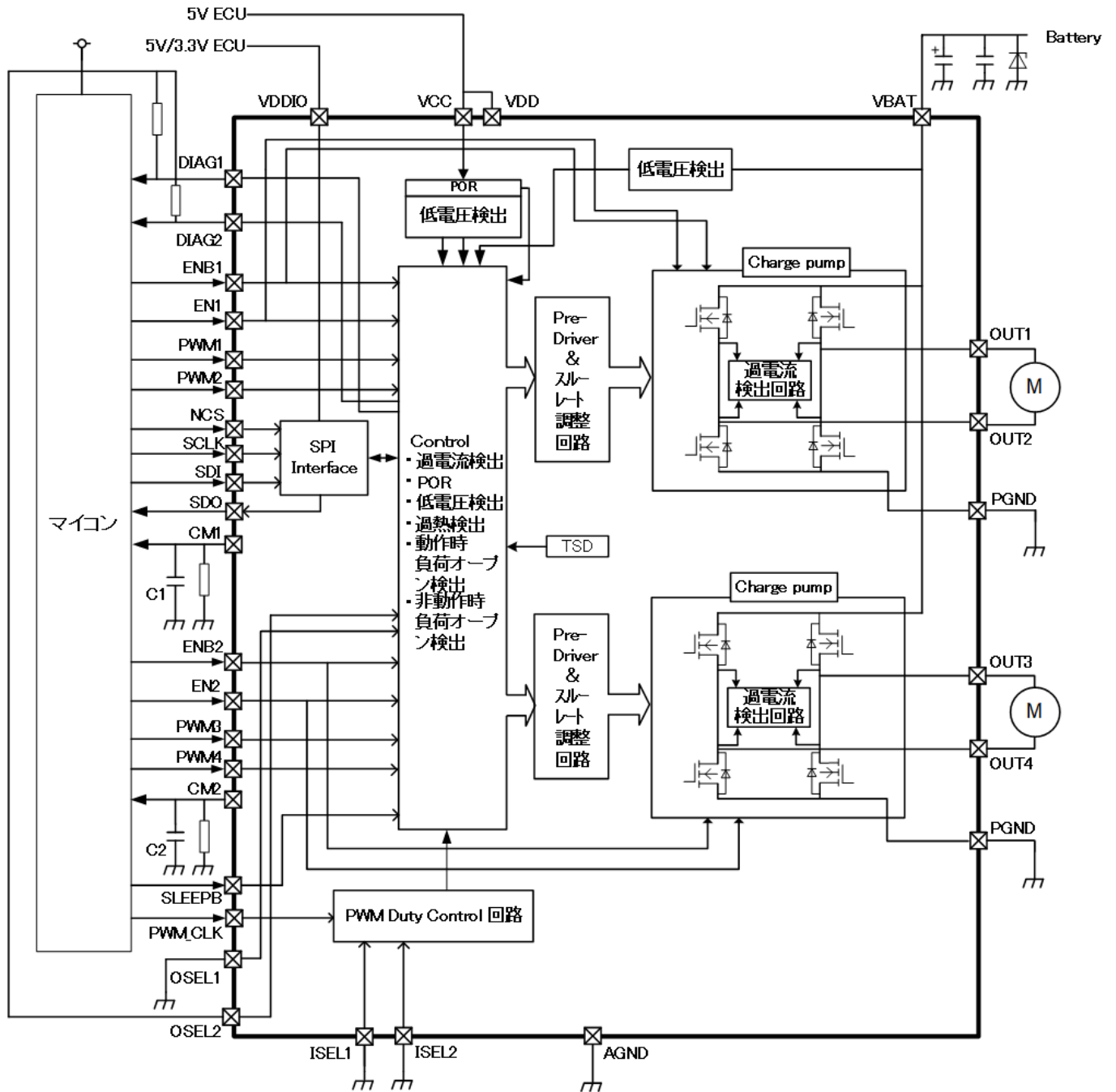
3. 特長

- モータードライバー部 : 2ch H-Bridge ドライバー
($R_{on}(Nch+Nch) < 350 \text{ m}\Omega$ (最大 @ $T_j = 150 \text{ }^\circ\text{C}$ 、 $V_{BAT} = 8 \text{ V}$)
2ch モード／2ch 結合モード選択可能、1ch H-Bridge 回路としても使用可能です。また、4ch Half-Bridge も使用可能です。
- 異常検出機能 : 過電流検出、過熱検出、VBAT 低電圧検出、VCC 低電圧検出
: 電源異常検出用回路(VBAT 低電圧、VCC 低電圧)
- 診断機能内蔵
- PWM 制御出力
- 正転／逆転／ブレーキ
- 電流リミットコントロール：チョッパー電流制限方式
- 出力 Hi-side 側電流モニター機能(CM1 端子、CM2 端子)
- 負荷オープン検出機能 : 動作／非動作
- DIAG 出力 (DIAG1 端子、DIAG2 端子)
- H-Bridge/Half-Bridge モード切替え機能 (OSEL1 端子、OSEL2 端子)
- 低消費電力 Sleep モード
- 貫通電流防止回路内蔵
- AEC-Q100/AEC-Q006 対応

製品量産開始時
2022-06

- SPI 通信 : 各種異常検出の通知、各種モード設定、SPI によるモーター駆動
 - 動作電圧範囲 : VBAT = 4.5~28 V (電源電圧絶対最大定格 40 V (Max) : 0.5 s)
VCC=4.5~5.5 V
VDDIO=3.0~5.5 V
 - 動作温度範囲 : Ta = -40°C~125 °C
 - 小型フラットパッケージ : TB9053FTG(P-LQFN40-0606-0.50-001)
 - TB9054FTG(P-VQFN40-0606-0.50-004)
-
- 包装箱ラベルに“[[G]]/RoHS COMPATIBLE”、“[[G]]/RoHS [[Chemical symbol(s) of controlled substance(s)]”、“RoHS COMPATIBLE”または“RoHS COMPATIBLE, [[Chemical symbol(s) of controlled substance(s)]]>MCV”と記載があれば、本製品はその記載の意味において欧州 RoHS 指令 (2011/65/EU)対応品です。

4. ブロック図



C1, C2 容量値 : 0.1 μ F ~ 1 μ F

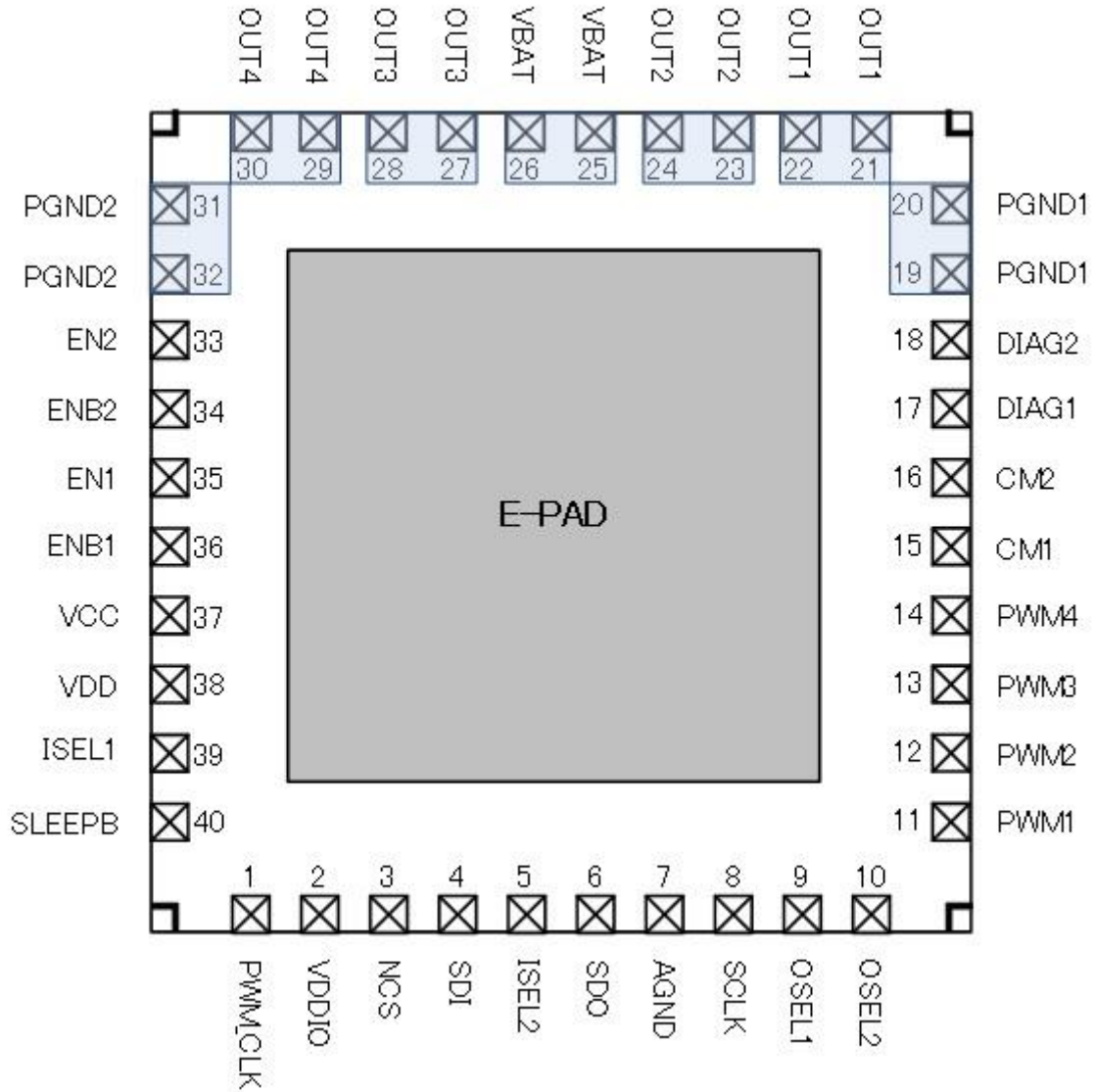
図 4.1 ブロック図

注 : ブロック図内の機能ブロック/回路などは機能を説明するため、一部省略、簡素化している場合があります。

また、EN 端子入力と ENB 端子入力の論理をとった信号を各ドライバー出力回路に配線するのではなく、EN 及び ENB 信号をそれぞれ独立して各ドライバー出力回路に直接接続しております。

5. 端子配置図

ピン配置 (Top View)



フレームでショートされている pin : 19-20
 21-22
 23-24
 25-26
 27-28
 29-30
 31-32

図 5.1 端子配置図

6. 端子説明

6.1. 端子説明

表 6.1 端子説明

端子 No.	端子名称	入出力	端子説明	備考
角ピン (E-PAD)				
1	PWM_CLK	IN	PWM_CLK が外部 MCU から入力。IC 内部の PWM 動作時のクロックに使用される。	Pull-down
2	VDDIO	電源	SPI 用電源	
3	NCS	IN	SPI 入力(チップセレクト)	Pull-up
4	SDI	IN	SPI 入力(DATA)	Pull-down
5	ISEL2	IN	SPI 用 PWM とダイレクト用のセレクト端子	Pull-down
6	SDO	OUT	SPI 出力(DATA 出力)	
7	AGND	GND	アナログ GND	
8	SCLK	IN	SPI 入力(CLK)	Pull-down
9	OSEL1	IN	Half モード設定端子	Pull-down
10	OSEL2	IN	SMALL:2ch / LARGE:2ch 結合セレクト端子	Pull-down
角ピン (E-PAD)				
11	PWM1	IN	PWM 入力	Pull-down
12	PWM2	IN	PWM 入力	Pull-down
13	PWM3	IN	PWM 入力	Pull-down
14	PWM4	IN	PWM 入力	Pull-down
15	CM1	OUT	CM 出力(5V 系回路で構成しています) 注 2	
16	CM2	OUT	CM 出力(5V 系回路で構成しています) 注 2	
17	DIAG1	OUT	DIAG 出力(オープンドレイン) 注 1	
18	DIAG2	OUT	DIAG 出力(オープンドレイン) 注 1	
19	PGND1	GND	パワー-GND	
20	PGND1	GND	パワー-GND	
角ピン(E-PAD)				
21	OUT1	OUT	モーター出力 1	
22	OUT1	OUT	モーター出力 1	
23	OUT2	OUT	モーター出力 2	
24	OUT2	OUT	モーター出力 2	
25	VBAT	電源	バッテリー電圧	
26	VBAT	電源	バッテリー電圧	
27	OUT3	OUT	モーター出力 3	
28	OUT3	OUT	モーター出力 3	
29	OUT4	OUT	モーター出力 4	
30	OUT4	OUT	モーター出力 4	

端子 No.	端子名称	入出力	端子説明	備考
角ピン (E-PAD)				
31	PGND2	GND	パワー-GND	
32	PGND2	GND	パワー-GND	
33	EN2	IN	EN 入力	Pull-down
34	ENB2	IN	ENB 入力	Pull-up
35	EN1	IN	EN 入力	Pull-down
36	ENB1	IN	ENB 入力	Pull-up
37	VCC	電源	VCC 入力	
38	VDD	電源	VDD 入力	
39	ISEL1	IN	SPI 用 PWM とダイレクト用のセレクト端子	Pull-down
40	SLEEPB	IN	Sleep 入力	Pull-down

注：Corner 端子及び Exposed Pad 端子は GND に接続して使用ください。また、出荷テストは行わない端子です。

注 1：DIAG1 端子／DIAG2 端子の外付けプルアップ抵抗は VDDIO（MCU 電源）に接続して使用ください。SPI 通信を使用しない場合は、VDDIO 端子を VCC 電源に接続し、DIAG1 端子／DIAG2 端子の外付けプルアップ抵抗も VCC 電源に接続して使用ください。

注 2：CM1/CM2 端子は、5V 系電源で回路を構成しており、MCU 電源が 3V 系を使用の場合耐圧にご注意ください。

7. 動作説明

仕様説明中のモーター駆動動作の記号は DT : デットタイム、SB : ショートブレーキを表しています。OSEL1 と OSEL2 でモードを選択し、ISEL1 と ISEL2 でその駆動方法を設定します。

OSEL1	OSEL2	モード
L	L	LARGE モード (2ch 結合モード:1 モーター)
H	L	Half モード
L	H	SMALL モード (2ch モード:2 モーター)
H	H	禁止モード (モーター出力が OFF)

注 : OSEL1 端子/OSEL2 端子の入力は、初期診断開始時にラッチします。禁止モードになった場合は VCC 電源を再起動 (VCC 低電圧 POR 検出電圧以下に) して IC を立ち上げ直してください。

モード	ISEL1	ISEL2	CH1(OUT1, OUT2)	CH2(OUT3, OUT4)
LARGE モード (2ch 結合モード:1 モーター)	L ^注		PWM 駆動(PWM1,2 端子)	
	H ^注		SPI 駆動(CH1 設定)	
Half モード	L	-	PWM 駆動 (PWM1→OUT1、 PWM2→OUT2)	-
	H	-	禁止モード(出力オフ)	-
	-	L	-	PWM 駆動 (PWM3→OUT3、 PWM4→OUT4)
	-	H	-	禁止モード(出力オフ)
SMALL モード (2ch モード:2 モーター)	L	-	PWM 駆動(PWM1,2 端子)	-
	H	-	SPI 駆動(CH1 設定)	-
	-	L	-	PWM 駆動(PWM3,4 端子)
	-	H	-	SPI 駆動(CH2 設定)

注 : ISEL1/2 を外部配線で短絡して使用ください

7.1. モーター駆動出力回路

出力回路は、下記ファンクション(表 7.1)にて動作致します。

以下の表 7.1~表 7.7 で、X : Don't Care, H : High, L : Low, Z : High Impedance を意味します。

7.1.1. 2ch モード (SMALL モード) (OSEL1 端子 : L、OSEL2 端子 : H 設定)

表 7.1 H-Bridge モーターファンクション 1

	PWM1	PWM2	EN1	ENB1	SLEEPB	OUT1	OUT2
正転	H	L	H	L	H	H	L
ショートブレーキ	L	L	H	L	H	L	L
逆転	L	H	H	L	H	L	H
ショートブレーキ	H	H	H	L	H	H	H
EN1 Disable	X	X	L	X	H	Z	Z
ENB1 Disable	X	X	X	H	H	Z	Z
Sleep モード	X	X	X	L/H	L	Z	Z
EN Disconnected	X	X	Z	X	X	Z	Z
ENB Disconnected	X	X	X	Z	X	Z	Z
PWM1 Disconnected	Z	L/H	H	L	H	L	L/H
PMM2 Disconnected	L/H	Z	H	L	H	L/H	L

	PWM3	PWM4	EN2	ENB2	SLEEPB	OUT3	OUT4
正転	H	L	H	L	H	H	L
ショートブレーキ	L	L	H	L	H	L	L
逆転	L	H	H	L	H	L	H
ショートブレーキ	H	H	H	L	H	H	H
EN2 Disable	X	X	L	X	H	Z	Z
ENB2 Disable	X	X	X	H	H	Z	Z
Sleep モード	X	X	X	L/H	L	Z	Z
EN2 Disconnected	X	X	Z	X	X	Z	Z
ENB2 Disconnected	X	X	X	Z	X	Z	Z
PWM3 Disconnected	Z	L/H	H	L	H	L	L/H
PMM4 Disconnected	L/H	Z	H	L	H	L/H	L

- 正転から逆転または、逆転から正転にする場合は、必ず間にブレーキを介して回生してからモード切り替えをしてください。壊れる可能性があります。
- 電流リミットコントロール時には、上記モーターファンクション表と動作は異なります。詳細は電流リミットコントロール(7.7)を参照してください。
- SLEEPB 端子は低消費電力 Sleep モードを設定する端子です。SLEEPB 端子=L で Sleep モードになります。SLEEPB 端子=H で Sleep モードが解除されます。
- Sleep モード時 ENB1/2 端子は OPEN (入力不定) にならないように注意してください。

7.1.2. 2ch 結合モード(LARGE モード)(OSEL1 端子:L、OSEL2 端子:L 設定)

PWM3/4 は無効となります。

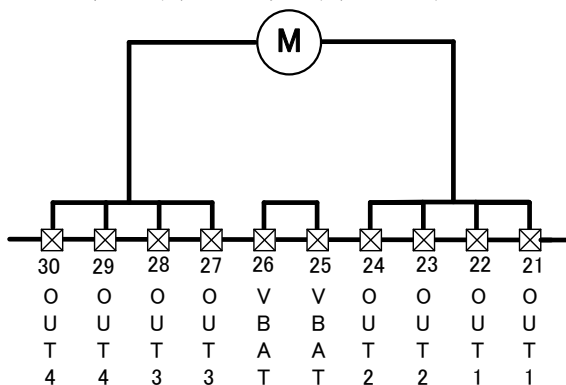
また、ISEL1/2、EN1/2、ENB1/2、OUT1/2、OUT3/4 を外部配線にて短絡して使用ください。

表 7.2 H-Bridge モーターファンクション 2

	PWM1	PWM2	EN1/EN2	ENB1/ENB2	SLEEPB	OUT1/2	OUT3/4
正転	H	L	H	L	H	H	L
ショートブレーキ	L	L	H	L	H	L	L
逆転	L	H	H	L	H	L	H
ショートブレーキ	H	H	H	L	H	H	H
EN1/EN2 Disable	X	X	L	X	H	Z	Z
ENB1/ENB2 Disable	X	X	X	H	H	Z	Z
Sleep モード	X	X	X	L/H	L	Z	Z
EN1/EN2 Disconnected	X	X	Z	X	X	Z	Z
ENB1/ENB2 Disconnected	X	X	X	Z	X	Z	Z
PWM1 Disconnected	Z	L/H	H	L	H	L	L/H
PMM2 Disconnected	L/H	Z	H	L	H	L/H	L

注：Sleep モード時 ENB1/2 端子は OPEN (入力不定) にならないようにして使用ください。

- ◆ 2ch 結合モード (LARGE モード) : 下記のように出力を短絡させて 1ch として使用するモード



7.1.3. Half モード(OSEL1 端子:H、OSEL2 端子:L 設定)

表 7.3 Half-Bridge モーターファンクション

	PWM1	PWM2	EN1	ENB1	SLEEPB	OUT1	OUT2
OUT1 H	H	X	H	L	H	H	X
OUT1 L	L	X	H	L	H	L	X
OUT2 H	X	H	H	L	H	X	H
OUT2 L	X	L	H	L	H	X	L
EN1 Disable	X	X	L	X	H	Z	Z
ENB1 Disable	X	X	X	H	H	Z	Z
Sleep モード	X	X	X	L/H	L	Z	Z
EN Disconnected	X	X	Z	X	X	Z	Z
ENB Disconnected	X	X	X	Z	X	Z	Z
PWM1 Disconnected	Z	L/H	H	L	H	L	L/H
PMM2 Disconnected	L/H	Z	H	L	H	L/H	L

注：Half-Bridge モードで使用時は、PWM1 端子/PWM2 端子によるモーター駆動のみ可能です。

注：Half-Bridge モードで使用時は、ISEL1 端子：L に設定します。

注：Half-Bridge モードで使用時、ISEL1 端子：H は禁止モード（出力 OFF）になります。禁止モードになった場合は、ISEL1 端子：L に設定し直すと禁止モード（出力 OFF）が解除されます。

注：Sleep モード時 ENB1/2 端子は OPEN（入力不定）にならないよう使用ください。

	PWM3	PWM4	EN2	ENB2	SLEEPB	OUT3	OUT4
OUT3 H	H	X	H	L	H	H	X
OUT3 L	L	X	H	L	H	L	X
OUT4 H	X	H	H	L	H	X	H
OUT4 L	X	L	H	L	H	X	L
EN2 Disable	X	X	L	X	H	Z	Z
ENB2 Disable	X	X	X	H	H	Z	Z
Sleep モード	X	X	X	L/H	L	Z	Z
EN2 Disconnected	X	X	Z	X	X	Z	Z
ENB2 Disconnected	X	X	X	Z	X	Z	Z
PWM3 Disconnected	Z	L/H	H	L	H	L	L/H
PMM4 Disconnected	L/H	Z	H	L	H	L/H	L

注：Half-Bridge モードで使用時は、PWM3 端子/PWM4 端子によるモーター駆動のみ可能です。

注：Half-Bridge モードで使用時は、ISEL2 端子：L に設定します。

注：Half-Bridge モードで使用時、ISEL2 端子：H は禁止モード（出力 OFF）になります。禁止モードになった場合は、ISEL2 端子：L に設定し直すと禁止モード（出力 OFF）が解除されます。

注：Sleep モード時 ENB1/2 端子は OPEN（入力不定）にならないよう使用ください。

7.2. Half-Bridge 使用上の注意点

本 IC は、OSEL1 端子と OSEL2 端子の設定によって Half-Bridge で使用する事が可能です。下記機能が一部動作無効となりますので、ご確認の上使用ください。

下記表をご参照ください。

表 7.4 Half-Bridge 仕様

Half-Bridge 仕様	
VBAT 低電圧検出	有効
VCC 低電圧検出	有効
VCCPOR	有効
出力 S/R	有効
出力 Dead Time	有効
電流リミット	無効
高温時電流リミット	無効
TSD(過熱検出)	有効
ISD(過電流検出)	有効だが Half 用に出力端子(OUT1/2/3/4)が個別に Hi-Z となる動作をします (H-Bridge 用の ISD 動作は OUT1/2 が同時に Hi-Z になるので動作が異なります)
DIAG	有効
CM(電流モニター)	無効
動作時負荷オープン	無効
非動作時負荷オープン	無効
SPI によるモーター駆動	無効
ISD(過電流検出)回路が動作した場合の出力 OFF(Hi-Z)の解除	SPI 設定("1"write ワンショットパルス)で出力端子(OUT1/2/3/4)を個別に Hi-Z(ラッチ)解除となる動作をします。 Half-Bridge は、SPI 通信が必須条件となります。

注：Half-Bridge で使用する場合、上側に電流リミット回路が内蔵されていないため、電流リミット動作は行われず、過電流検出まで電流は上昇しますので、注意して使用ください。

7.2.1. 2ch モード時 (SMALL モード時: 2ch 使用時)

表 7.5 異常時のファンクション動作 1

	OUT1	OUT2
過熱検出 (注 1)	Z	Z
過電流検出	Z	Z
VBAT 低電圧検出	Z	Z
VCC 低電圧検出	Z	Z
負荷オープン検出 (動作時)	L/H/Z	L/H/Z
負荷オープン検出 (非動作時)	L/H/Z	L/H/Z

	OUT3	OUT4
過熱検出 (注 1)	Z	Z
過電流検出	Z	Z
VBAT 低電圧検出	Z	Z
VCC 低電圧検出	Z	Z
負荷オープン検出 (動作時)	L/H/Z	L/H/Z
負荷オープン検出 (非動作時)	L/H/Z	L/H/Z

注 1: 過熱検出回路の検出信号は VBAT 低電圧以下になると、検出信号は VBAT 検出前の状態を保持します。

7.2.2. 2ch 結合モード時 (LARGE モード時: 1ch として使用時)

表 7.6 異常時のファンクション動作 2

	OUT1/2	OUT3/4
過熱検出 (注 1)	Z	Z
過電流検出	Z	Z
VBAT 低電圧検出	Z	Z
VCC 低電圧検出	Z	Z
負荷オープン検出 (動作時)	L/H/Z	L/H/Z
負荷オープン検出 (非動作時)	L/H/Z	L/H/Z

注: 2ch 結合モード (LARGE モード) 時は PWM3/4 は、無効となります。

注: 2ch 結合モード (LARGE モード) 時は ISEL1/2、EN1/2、ENB1/2、OUT1/2、OUT3/4 を外部配線にて短絡して使用ください。

注 1: 過熱検出回路の検出信号は VBAT 低電圧以下になると、検出信号は VBAT 検出前の状態を保持します。

表 7.7 出力状態

OUT	Hi-Side Driver	Lo-Side Driver
H	ON	OFF
L	OFF	ON
Z	OFF(Hi-Z)	OFF(Hi-Z)

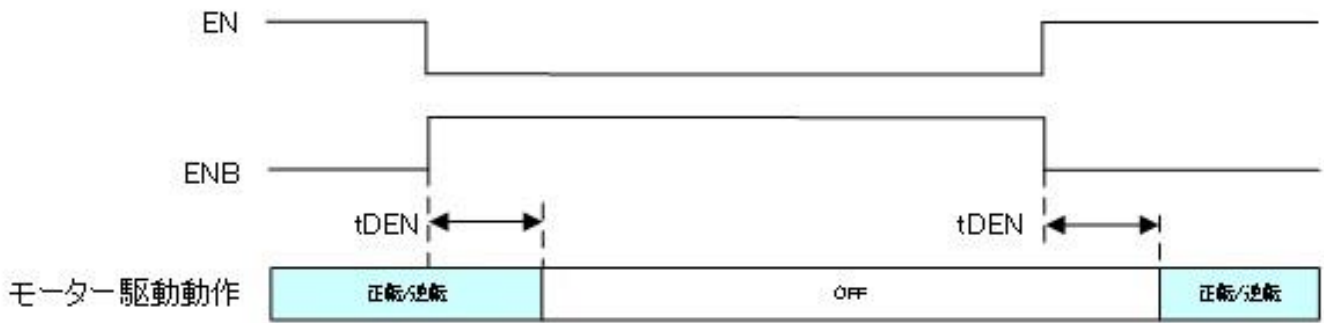


図 7.1 EN/ENB 信号とモーター駆動出力

注：EN/ENB 端子で Disable にする場合は、Dead Time を介さないで出力 OFF になります。
 また、Sleep 状態は、消費電流を抑えるため、IC 内部の機能を OFF させているため、復帰時間が
 必要となります。

7.3. スルーレートについて

スルーレートは、下記表のような設定が可能です。設定は SPI で設定します。

表 7.8 スルーレート設定

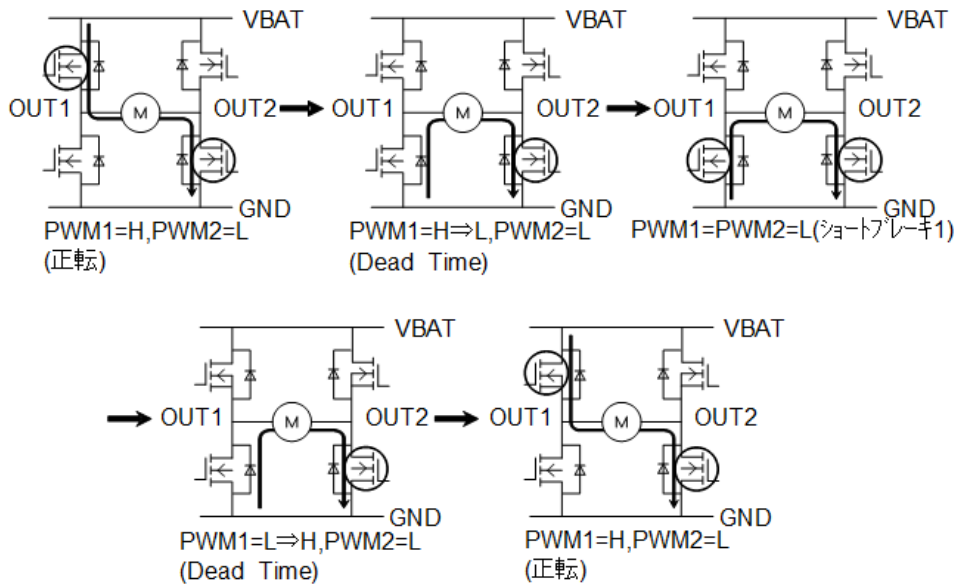
	スルーレート V/ μ s (値は設計値となります)	(参考)14V 時: μ s (値は設計値となります)	SPI 設定
Slow1	1.09	12.80	CONFIG1/2 DATA[14:12]=001
Slow2	2.19	6.40	CONFIG1/2 DATA[14:12]=010
Slow3	4.38	3.20	CONFIG1/2 DATA[14:12]=011
Slow4	8.75	1.60	CONFIG1/2 DATA[14:12]=100
Normal	17.50	0.80	CONFIG1/2 DATA[14:12]=000
Fast2	21.88	0.64	CONFIG1/2 DATA[14:12]=101
Fast1	26.25	0.53	CONFIG1/2 DATA[14:12]=110

7.4. Dead Time について

モーター出力の貫通防止対策の Dead Time については、内部 DMOS ゲート電圧をモニターし、
 Hi-side が OFF した事確認し、自動で切り替えを確認し IC 内部で Lo-side を ON させて貫通防止を
 行います。

7.5. PWM ファンクション

7.5.1. PWM ファンクション(正転、下側回生の場合)(EN:H,ENB:L) 図 7.2、図 7.3

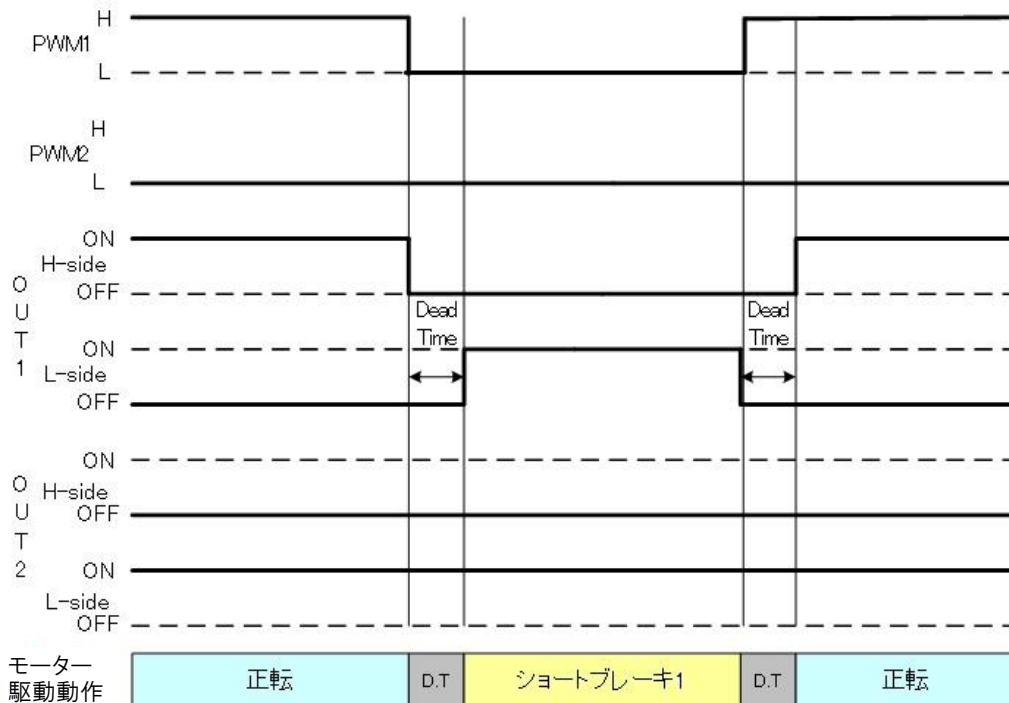


・○印が ON している DMOS Tr を表示しています。

図 7.2 PWM ファンクション時の電流経路(正転、下側回生の場合)

注：ブロック図内の機能ブロック／回路などは機能を説明する為、一部省略、簡素化している場合があります。

7.5.2. PWM ファンクション(正転)タイミングチャート



・D.T:Dead Time

図 7.3 PWM ファンクション(正転、下側回生)タイミングチャート

注：本仕様書で使用しているタイミングチャートは機能・動作を説明するためのもので、一部省略／簡略している場合があります。

7.5.3. PWM ファンクション(正転、上側回生の場合)(EN:H,ENB:L) 図 7.4、図 7.5

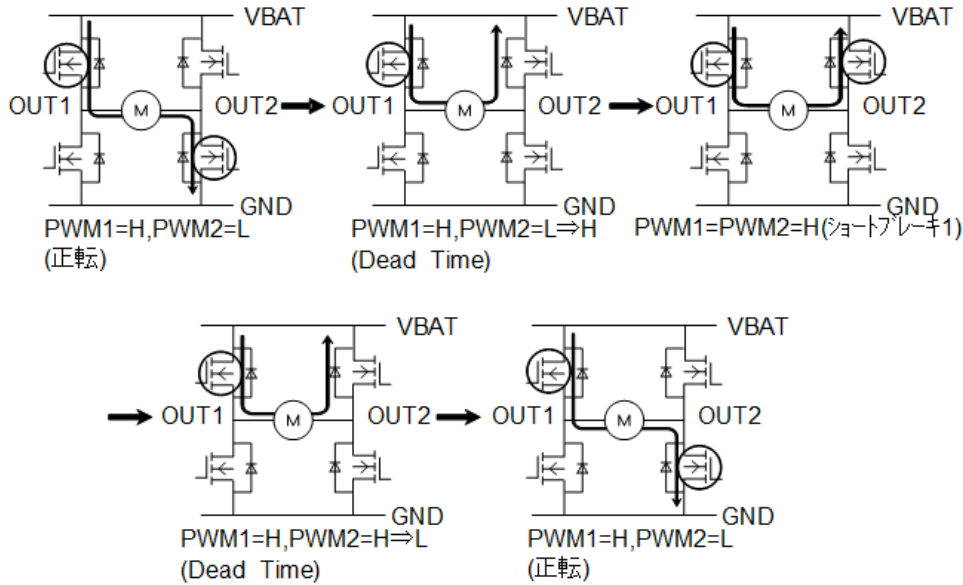
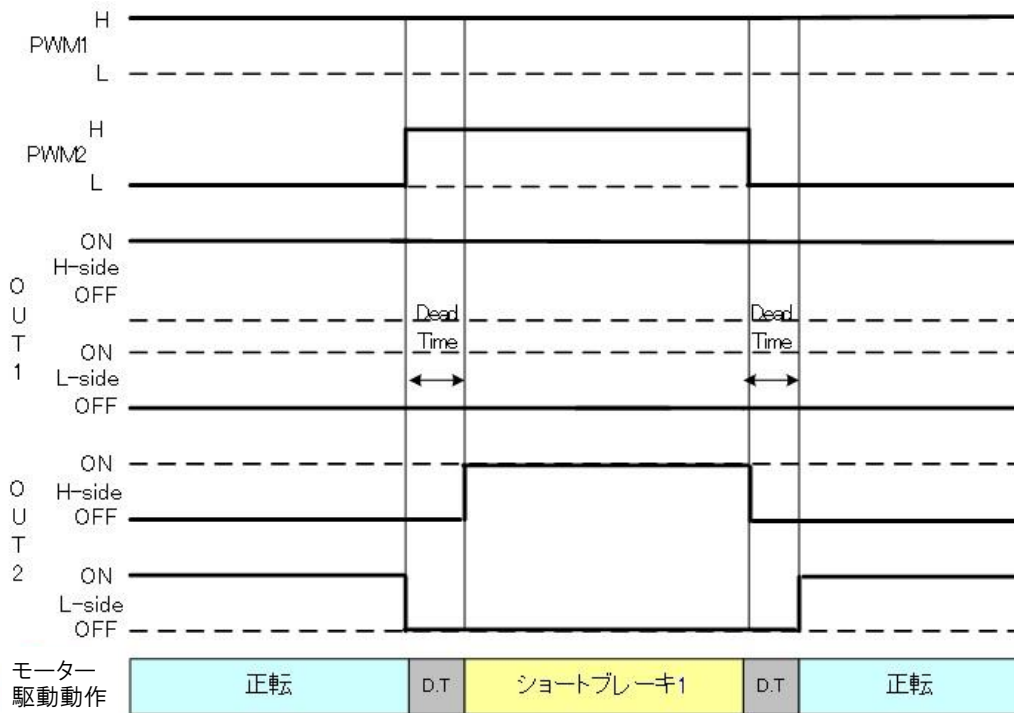


図 7.4 PWM ファンクション時の電流経路(正転、上側回生の場合)

注：ブロック図内の機能ブロック／回路などは機能を説明する為、一部省略、簡素化している場合があります。

7.5.4. PWM ファンクション(正転)タイミングチャート

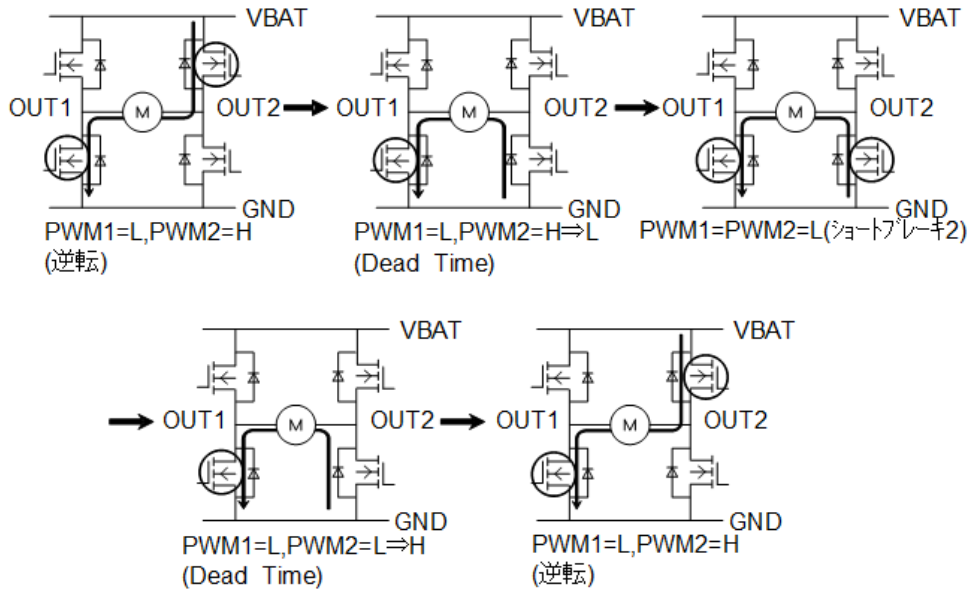


・ D.T : Dead Time

図 7.5 PWM ファンクション(正転、上側回生)タイミングチャート

注：本仕様書で使用しているタイミングチャートは機能・動作を説明するためのもので、一部省略／簡略している場合があります。

7.5.5. PWM ファンクション(逆転、下側回生の場合) (EN:H, ENB:L) 図 7.6、図 7.7

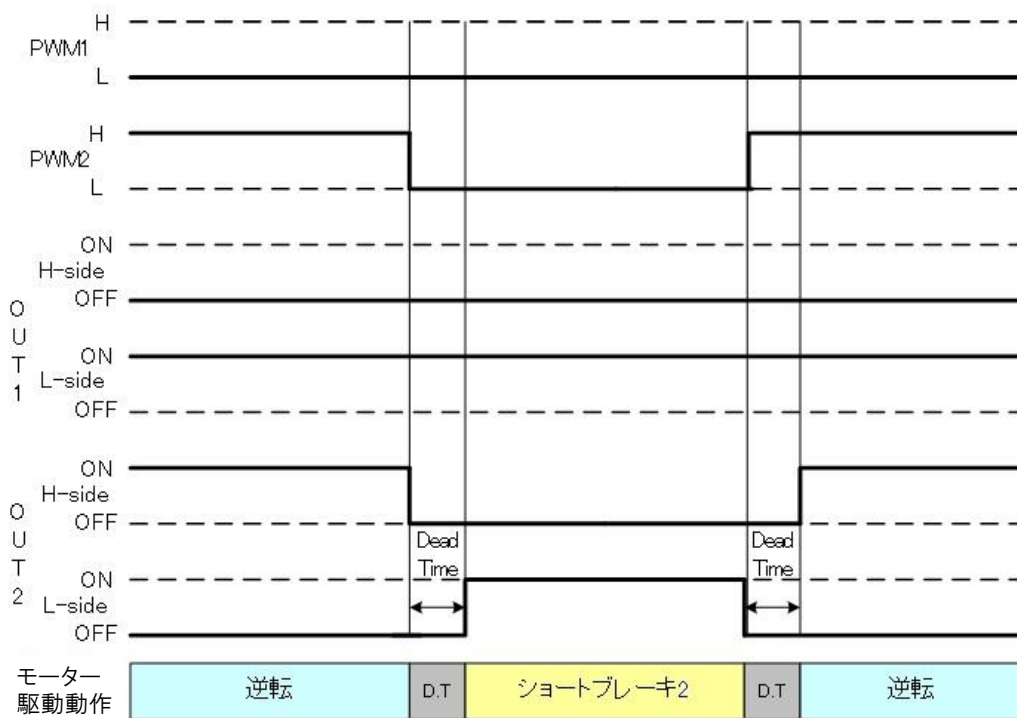


・o印が ON している DMOS Tr を表示しています。

図 7.6 PWM ファンクション時の電流経路(逆転、下側回生の場合)

注：ブロック図内の機能ブロック／回路などは機能を説明する為、一部省略、簡素化している場合があります。

7.5.6. PWM ファンクション(逆転)タイミングチャート



・ D.T : Dead Time

図 7.7 PWM ファンクション(逆転、下側回生)タイミングチャート

注：本仕様書で使用しているタイミングチャートは機能・動作を説明するためのもので、一部省略／簡略している場合があります。

7.5.7. PWM ファンクション(逆転、上側回生の場合) (EN:H,ENB:L) 図 7.8、図 7.9

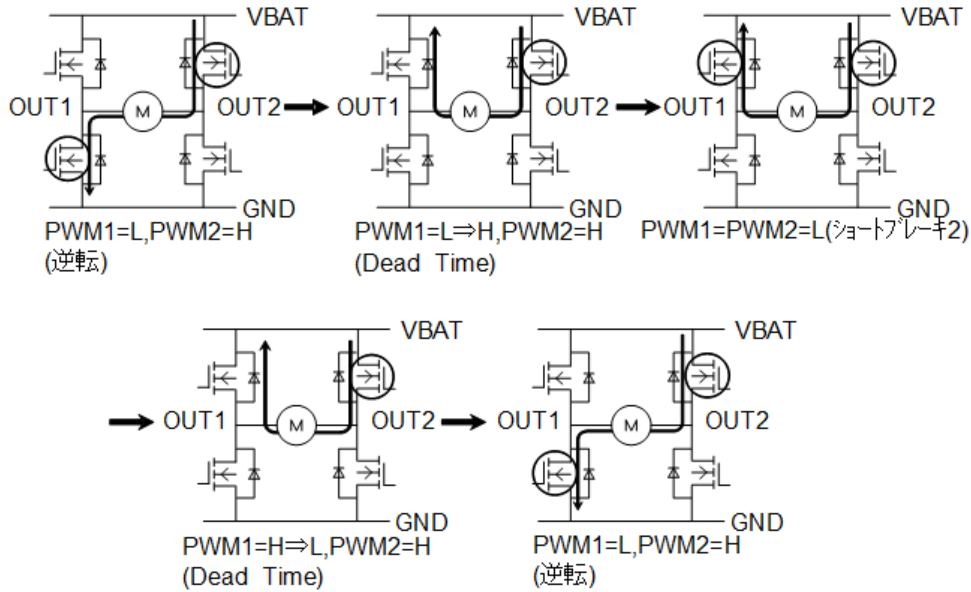
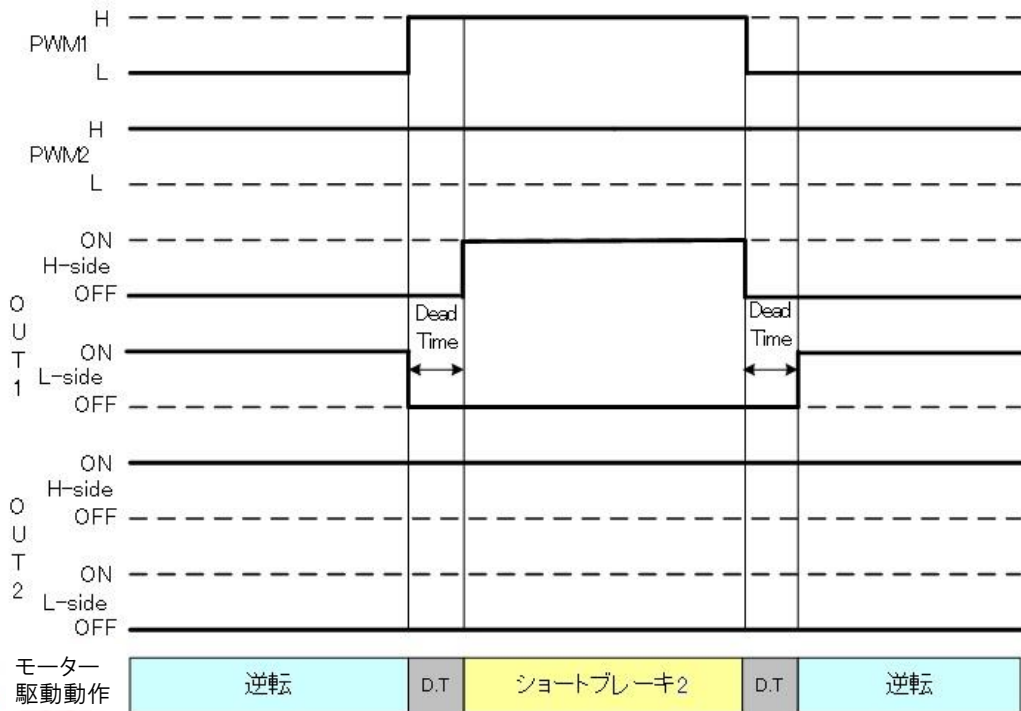


図 7.8 PWM ファンクション時の電流経路(逆転、上側回生の場合)

注：ブロック図内の機能ブロック／回路などは機能を説明する為、一部省略、簡素化している場合があります。

7.5.8. PWM ファンクション(逆転)タイミングチャート



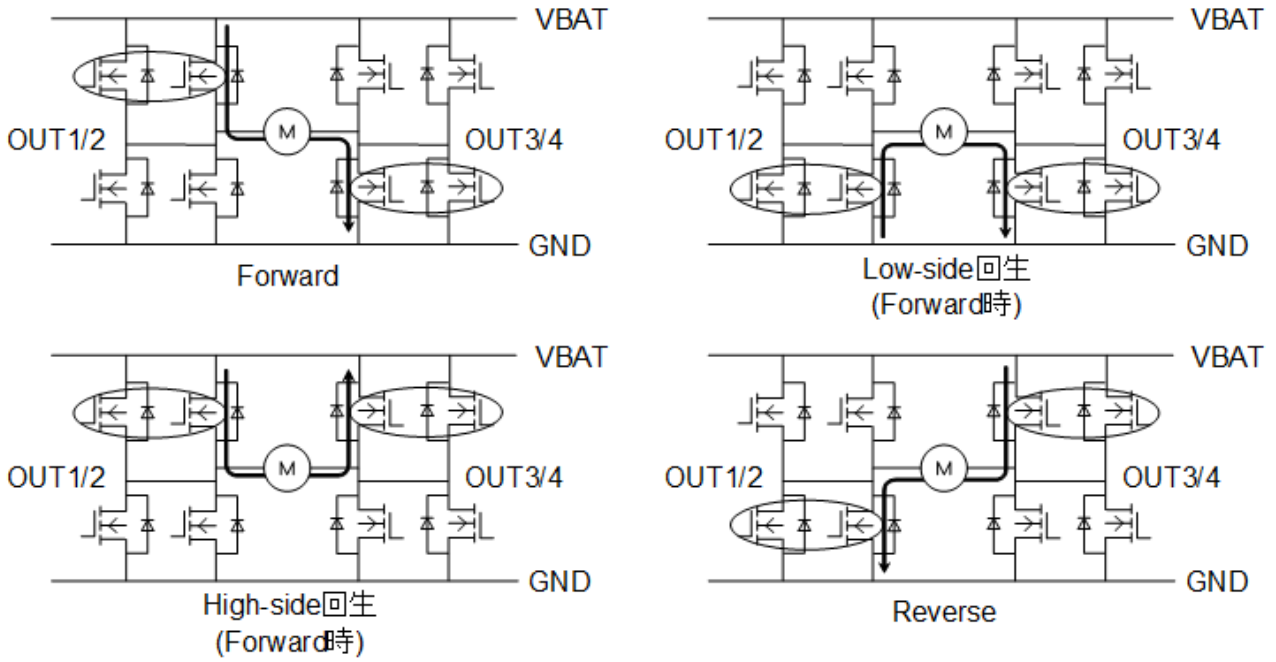
・ D.T : Dead Time

図 7.9 PWM ファンクション(逆転、上側回生)タイミングチャート

注：本仕様書で使用しているタイミングチャートは機能・動作を説明するためのもので、一部省略／簡略している場合があります。

7.5.9. 2ch 結合モード(LARGE モード)について

2ch 結合モード (LARGE モード) の場合ファンクション回路動作は以下のように動作します。
動作 (詳細) は、上記 PWM ファンクションを参照ください。



7.5.10. ファンクションモード&SPI CONFIG レジスタ設定一覧

表 7.9 ファンクションモード&SPI CONFIG レジスタ設定

No.	ファンクションモード	SPI レジスタの各種設定 (SPIによるモード制御レジスタを除く)	端子設定				端子入力								出力				SPI CONFIG レジスタ設定	
			ISEL 1	ISEL 2	OSEL 1	OSEL 2	PWM 1	PWM 2	PWM 3	PWM 4	EN1(OUT1&OUT 2)	ENB1(OUT1&OUT 2)	EN2(OUT3&OUT 4)	ENB2(OUT3&OUT 4)	OUT 1	OUT 2	OUT 3	OUT 4	Ch1 CONFIG 1 DATA[2 0]	Ch2 CONFIG 2 DATA[2 0]
1	2ch 結合(LARGE)モード ダイレクト PWM	不要	L	L	L	L	H/L	H/L	無効	無効	H:Enable L:Disable	H:Disable L:Enable	H:Enable L:Disable	H:Disable L:Enable	H/L	H/L	無効	無効		
2	2ch 結合(LARGE)モード ダイレクト PWM+SPIにて各設定	必要	L	L	L	L	H/L	H/L	無効	無効	H:Enable L:Disable	H:Disable L:Enable	H:Enable L:Disable	H:Disable L:Enable	H/L	H/L	無効	無効		
3	2ch 結合(LARGE)モード SPI 制御 PWM	不要	H	H	L	L	無効	無効	無効	無効	H:Enable L:Disable	H:Disable L:Enable	H:Enable L:Disable	H:Disable L:Enable	H/L	H/L	下側回生 (Initial)	無効		
4	2ch 結合(LARGE)モード SPI 制御 PWM+SPIにて各設定	必要	H	H	L	L	無効	無効	無効	無効	H:Enable L:Disable	H:Disable L:Enable	H:Enable L:Disable	H:Disable L:Enable	H/L	H/L	0: 下側回生 1: 上側回生	無効		
5	2ch(SMALL)モード Ch1/Ch2 ダイレクト PWM	不要	L	L	L	H	H/L	H/L	H/L	H/L	H:Enable L:Disable	H:Disable L:Enable	H:Enable L:Disable	H:Disable L:Enable	H/L	H/L	H/L	H/L	無効	無効

No.	ファンクションモード	SPIレジスタの各種設定 (SPIによるモーター制御レジスタを除く)	端子設定				端子入力								出力				SPI CONFIGレジスタ設定		
			ISEL 1	ISEL 2	OSEL 1	OSEL 2	PWM 1	PWM 2	PWM 3	PWM 4	EN1(OUT1&OUT 2)	ENB1(OUT1&OUT 2)	EN2(OUT3&OUT 4)	ENB2(OUT3&OUT 4)	OUT 1	OUT 2	OUT 3	OUT 4	Ch1 CONFIG 1 DATA[2 0]	Ch2 CONFIG 2 DATA[2 0]	
			下側回生		または		上側回生														
6	2ch(SMALL)モード Ch1/Ch2 ダイレクト PWM+SPIにて各設定	必要	L	L	L	H	H/L	H/L	H/L	H/L	H/L	H:Enable L:Disable	H:Disable L:Enable	H:Enable L:Disable	H:Disable L:Enable	H/L	H/L	H/L	H/L	無効	無効
7	2ch(SMALL)モード Ch1/Ch2 SPI制御	不要	H	H	L	H	無効	無効	無効	無効	H:Enable L:Disable	H:Disable L:Enable	H:Enable L:Disable	H:Disable L:Enable	H/L	H/L	H/L	H/L	下側回生 (Initial)	下側回生 (Initial)	
8	2ch(SMALL)モード Ch1/Ch2 SPI制御 +SPIにて各設定	必要	H	H	L	H	無効	無効	無効	無効	H:Enable L:Disable	H:Disable L:Enable	H:Enable L:Disable	H:Disable L:Enable	H/L	H/L	H/L	H/L	0:下側 回生 1:上側 回生	0:下側 回生 1:上側 回生	
9	2ch(SMALL)モード Ch1 ダイレクト PWM Ch2 SPI制御	不要	L	H	L	H	H/L	H/L	無効	無効	H:Enable L:Disable	H:Disable L:Enable	H:Enable L:Disable	H:Disable L:Enable	H/L	H/L	H/L	H/L	無効	下側回生 (Initial)	
10	2ch(SMALL)モード Ch1 ダイレクト PWM+SPIにて各設定 Ch2 SPI制御 +SPIにて各設定	必要	L	H	L	H	H/L	H/L	無効	無効	H:Enable L:Disable	H:Disable L:Enable	H:Enable L:Disable	H:Disable L:Enable	H/L	H/L	H/L	H/L	無効	0:下側 回生 1:上側 回生	

No.	ファンクションモード	SPIレジスタの各種設定 (SPIによるモーター制御レジスタを除く)	端子設定				端子入力								出力				SPI CONFIGレジスタ設定	
			ISEL 1	ISEL 2	OSEL 1	OSEL 2	PWM 1	PWM 2	PWM 3	PWM 4	EN1(OUT1&OUT 2)	ENB1(OUT1&OUT 2)	EN2(OUT3&OUT 4)	ENB2(OUT3&OUT 4)	OUT 1	OUT 2	OUT 3	OUT 4	Ch1 CONFIG 1 DATA[2 0]	Ch2 CONFIG 2 DATA[2 0]
																			下側回生 または 上側回生	
11	2ch(SMALL)モード Ch1 SPI制御 Ch2 ダイレクトPWM	不要	H	H	L	H	無効	無効	H/L	H/L	H:Enable L:Disable	H:Disable L:Enable	H:Enable L:Disable	H:Disable L:Enable	H/L	H/L	H/L	H/L	下側回生 (Initial)	無効
12	2ch(SMALL)モード Ch1 SPI制御 +SPIにて各設定 Ch2 ダイレクト PWM+SPIにて各設定	必要	H	H	L	H	無効	無効	H/L	H/L	H:Enable L:Disable	H:Disable L:Enable	H:Enable L:Disable	H:Disable L:Enable	H/L	H/L	H/L	H/L	0:下側 回生 1:上側 回生	無効
13	Halfモード Ch1/Ch2 ダイレクト PWM	不要	L	L	H	L	H/L	H/L	H/L	H/L	H:Enable L:Disable	H:Disable L:Enable	H:Enable L:Disable	H:Disable L:Enable	H/L	H/L	H/L	H/L	無効	無効
14	Halfモード Ch1/Ch2 ダイレクト PWM+SPIにて各設定	必要	L	L	H	L	H/L	H/L	H/L	H/L	H:Enable L:Disable	H:Disable L:Enable	H:Enable L:Disable	H:Disable L:Enable	H/L	H/L	H/L	H/L	無効	無効

7.6. DIAG 出力(表 7.10)

本端子 (DIAG1, DIAG2) は、オープンドレインタイプの出力端子となっており、VDDIO (MCU 電源) にプルアップ抵抗を接続して使用ください。SPI 通信を使用しない場合は、VDDIO 端子を VCC 電源に接続し、本端子 (DIAG1, DIAG2) の外付けプルアップ抵抗も VCC 電源に接続してご使用ください。

下記異常発生時に本端子が“L”を出力致します。

- X : Don't Care, H : High, L : Low, Hi-Z : High Impedance

表 7.10 DIAG ファンクション(2ch モード時)

ファンクション	EN1	ENB1	EN2	ENB2	DIAG クリア時 EN/ENB パルス 入力 必要有無	DIAG1 端子	DIAG2 端子	モーター駆動出力			
								OUT1	OUT2	OUT3	OUT4
正転(正常動作)	H	L	H	L	-	H	H	H	L	H	L
逆転(正常動作)	H	L	H	L	-	H	H	L	H	L	H
ショートブレーキ(正常動作)	H	L	H	L	-	H	H	L/H	L/H	L/H	L/H
EN1 Disable	L	X	X	X	無	L	H/L	Hi-Z	Hi-Z	H/L/Hi-Z	H/L/Hi-Z
EN2 Disable	X	X	L	X	無	H/L	L	H/L/Hi-Z	H/L/Hi-Z	Hi-Z	Hi-Z
ENB1 Disable	X	H	X	X	無	L	H/L	Hi-Z	Hi-Z	H/L/Hi-Z	H/L/Hi-Z
ENB2 Disable	X	X	X	H	無	H/L	L	H/L/Hi-Z	H/L/Hi-Z	Hi-Z	Hi-Z
Sleep モード	X	L/H	X	L/H	-	H	H	Hi-Z	Hi-Z	Hi-Z	Hi-Z
過熱検出時(TSD)	X	X	X	X	無	L	L	Hi-Z	Hi-Z	Hi-Z	Hi-Z
Ch1 過電流検出時(ISD)	X	X	X	X	有	L	H/L	Hi-Z	Hi-Z	H/L/Hi-Z	H/L/Hi-Z
Ch2 過電流検出時(ISD)	X	X	X	X	有	H/L	L	H/L/Hi-Z	H/L/Hi-Z	Hi-Z	Hi-Z
VBAT 低電圧検出時	X	X	X	X	無	L	L	Hi-Z	Hi-Z	Hi-Z	Hi-Z
VCC 低電圧検出時	X	X	X	X	無	L	L	Hi-Z	Hi-Z	Hi-Z	Hi-Z
VCC 低電圧検出時(POR)	X	X	X	X	無	L	L	Hi-Z	Hi-Z	Hi-Z	Hi-Z
Ch1 動作時負荷オープン検出時	X	X	X	X	無	L	H/L	H/L/Hi-Z	H/L/Hi-Z	H/L/Hi-Z	H/L/Hi-Z
Ch2 動作時負荷オープン検出時	X	X	X	X	無	H/L	L	H/L/Hi-Z	H/L/Hi-Z	H/L/Hi-Z	H/L/Hi-Z
Ch1 非動作時負荷オープン検出時	X	X	X	X	無	L	H/L	H/L/Hi-Z	H/L/Hi-Z	H/L/Hi-Z	H/L/Hi-Z
Ch2 非動作時負荷オープン検出時	X	X	X	X	無	H/L	L	H/L/Hi-Z	H/L/Hi-Z	H/L/Hi-Z	H/L/Hi-Z
初期診断・EN 診断の診断 NG (VBAT/VCC 低電圧、過熱検出)	X	X	X	X	無	L	L	注 1	注 1	注 1	注 1
初期診断・EN 診断の診断 NG(Ch1 過電流、動作時/非動作時負荷オー プン検出)	X	X	X	X	無	L	H/L	注 1	注 1	注 1	注 1
初期診断・EN 診断の診断 NG (Ch2 過電流、動作時/非動作時負 荷オープン検出)	X	X	X	X	無	H/L	L	注 1	注 1	注 1	注 1
初期診断および EN 診断がスタートし ない場合 (VBAT/VCC 低電圧、過熱検出)	X	X	X	X	無	L	L	Hi-Z	Hi-Z	Hi-Z	Hi-Z

ファンクション	EN1	ENB1	EN2	ENB2	DIAG クリア時 EN/ENB パルス 入力 必要有無	DIAG1 端子	DIAG2 端子	モーター駆動出力			
								OUT1	OUT2	OUT3	OUT4
初期診断および EN 診断がスタートしない場合 (Ch1 過電流、動作時/非動作時負荷オープン検出)	X	X	X	X	無	L	H/L	Hi-Z	Hi-Z	注 1	注 1
初期診断および EN 診断がスタートしない場合 (Ch2 過電流、動作時/非動作時負荷オープン検出)	X	X	X	X	無	H/L	L	注 1	注 1	Hi-Z	Hi-Z
SPI 通信途絶検出時	X	X	X	X	無	L	L	注 2	注 2	注 2	注 2
SPI 通信 CRC エラー検出時	X	X	X	X	無	L	L	H/L/Hi-Z	H/L/Hi-Z	H/L/Hi-Z	H/L/Hi-Z
SPI 通信 SCLK クロック数異常検出時	X	X	X	X	無	L	L	H/L/Hi-Z	H/L/Hi-Z	H/L/Hi-Z	H/L/Hi-Z
SPI 通信異常アドレス検出時	X	X	X	X	無	L	L	H/L/Hi-Z	H/L/Hi-Z	H/L/Hi-Z	H/L/Hi-Z

注 1： 表 7.1 H-Bridge モーターファンクション 1 に準じた動作

注 2： CONFIG1 データ DATA[8] で設定した動作

表 7.11 DIAG ファンクション(2ch 結合モード時)

ファンクション	EN1	ENB1	EN2	ENB2	DIAG クリア時 EN/ENB パルス 入力 必要有無	DIAG1 端子	DIAG2 端子	モーター駆動出力			
								OUT1	OUT2	OUT3	OUT4
正転(正常動作)	H	L	H	L	-	H	H	H	H	L	L
逆転(正常動作)	H	L	H	L	-	H	H	L	L	H	H
ショートブレーキ(正常動作)	H	L	H	L	-	H	H	L/H	L/H	L/H	L/H
EN1&EN2 Disable	L	X	L	X	無	L	L	Hi-Z	Hi-Z	Hi-Z	Hi-Z
ENB1&ENB2 Disable	X	H	X	H	無	L	L	Hi-Z	Hi-Z	Hi-Z	Hi-Z
Sleep モード	X	L/H	X	L/H	-	H	H	Hi-Z	Hi-Z	Hi-Z	Hi-Z
過熱検出時(TSD)	X	X	X	X	無	L	L	Hi-Z	Hi-Z	Hi-Z	Hi-Z
Ch1 過電流検出時(ISD)	X	X	X	X	有	L	H	Hi-Z	Hi-Z	Hi-Z	Hi-Z
Ch2 過電流検出時(ISD)	X	X	X	X	有	H	L	Hi-Z	Hi-Z	Hi-Z	Hi-Z
VBAT 低電圧検出時	X	X	X	X	無	L	L	Hi-Z	Hi-Z	Hi-Z	Hi-Z
VCC 低電圧検出時	X	X	X	X	無	L	L	Hi-Z	Hi-Z	Hi-Z	Hi-Z
VCC 低電圧検出時(POR)	X	X	X	X	無	L	L	Hi-Z	Hi-Z	Hi-Z	Hi-Z
Ch1-Ch2 動作時負荷オープン検出時	X	X	X	X	無	L	L	H/L/Hi-Z	H/L/Hi-Z	H/L/Hi-Z	H/L/Hi-Z
Ch1-Ch2 非動作時負荷オープン検出時	X	X	X	X	無	L	L	H/L/Hi-Z	H/L/Hi-Z	H/L/Hi-Z	H/L/Hi-Z

ファンクション	EN1	ENB1	EN2	ENB2	DIAG クリア時 EN/ENB パルス 入力 必要有無	DIAG1 端子	DIAG2 端子	モーター駆動出力			
								OUT1	OUT2	OUT3	OUT4
初期診断・EN 診断の診断 NG (VBAT/VCC 低電圧、過熱検出)	X	X	X	X	無	L	L	注 1	注 1	注 1	注 1
初期診断・EN 診断の診断 NG(Ch1- Ch2 過電流、動作時/非動作時負荷 オープン検出)	X	X	X	X	無	L	L	注 1	注 1	注 1	注 1
初期診断および EN 診断がスタートし ない場合 (VBAT/VCC 低電圧、過熱検出)	X	X	X	X	無	L	L	Hi-Z	Hi-Z	Hi-Z	Hi-Z
初期診断および EN 診断がスタートし ない場合 (Ch1-Ch2 過電流、動作時/非動作 時負荷オープン検出)	X	X	X	X	無	L	L	Hi-Z	Hi-Z	Hi-Z	Hi-Z
SPI 通信途絶検出時	X	X	X	X	無	L	L	注 2	注 2	注 2	注 2
SPI 通信 CRC エラー検出時	X	X	X	X	無	L	L	H/L/Hi-Z	H/L/Hi-Z	H/L/Hi-Z	H/L/Hi-Z
SPI 通信 SCLK クロック数異常検出時	X	X	X	X	無	L	L	H/L/Hi-Z	H/L/Hi-Z	H/L/Hi-Z	H/L/Hi-Z
SPI 通信異常アドレス検出時	X	X	X	X	無	L	L	H/L/Hi-Z	H/L/Hi-Z	H/L/Hi-Z	H/L/Hi-Z

注 1： 表 7.2 H-Bridge モーターファンクション 2 に準じた動作

注 2： CONFIG1 データ DATA[8] で設定した動作

注： 2ch 結合モード時、ISEL1/2、EN1/2、ENB1/2、OUT1/2、OUT3/4 を外部配線にて短絡して使用します。

表 7.12 各種異常検出時の DIAG ファンクション(詳細説明)

検出回路	検出時モーター出力	DIAG	復帰方法	SPI
天地絡検出(ラッチ)	7.6.2 過電流検出の場合を参照ください			
天地絡検出(自動復帰)	7.6.2 過電流検出の場合を参照ください			
過熱検出	OFF(Hi-Z)	過熱温度検出中は”L”を保持。ヒス温度以下になると”L”解除して”H”へ自動復帰	温度が下がり150°C以下で自動復帰	自動復帰
動作時負荷オープン検出	ファンクション動作	負荷オープン状態中は”L”を出力。また、モーターが再度接続した場合は、”H”へ自動復帰する	モーターが再度接続されれば、そのまま動作中となる	自動復帰
VBAT 低電圧検出	OFF(Hi-Z)	検出時”L”を出力。解除電圧以上になると、”H”へ自動復帰	自動復帰	自動復帰
VCC 低電圧 POR 検出	OFF(Hi-Z)	検出時”L”を出力。(検出電圧+ヒス電圧)以上になると、”H”へ自動復帰	自動復帰	POR 電圧以下になると、Reset が入力されるため、復帰時は初期値になる
VCC 低電圧検出	OFF(Hi-Z)	検出時”L”を出力。(検出電圧+ヒス電圧)以上になると、”H”へ自動復帰	自動復帰	SPIにて 1WC 実施まで、異常フラグ”1”を保持。1WC 実施で bit クリア

7.6.1. VBAT、VCC 電圧異常の場合

- ・ VBAT、VCC 電圧異常は、正常電圧になった場合モーター動作は自動復帰します。
- ・ DIAG 出力も、VBAT、VCC 電圧が正常電圧になった場合自動復帰します。

VCC 電圧異常 (VCC 低電圧検出) の異常 bit (STATUS1 DATA[10]) は、SPI で異常 Bit クリアするまでラッチされます。一方 VBAT 電圧異常 (VBAT 低電圧検出) の異常 bit (STATUS1 DATA[11]) はラッチされず、VBAT 電圧が正常に戻ると自動的にクリアされます。

VCC 電圧異常 (VCC 低電圧検出) の異常 bit (STATUS1 DATA[10]) は、EN または ENB の Enable→Disable の切り替えでも異常 bit がクリアされます。

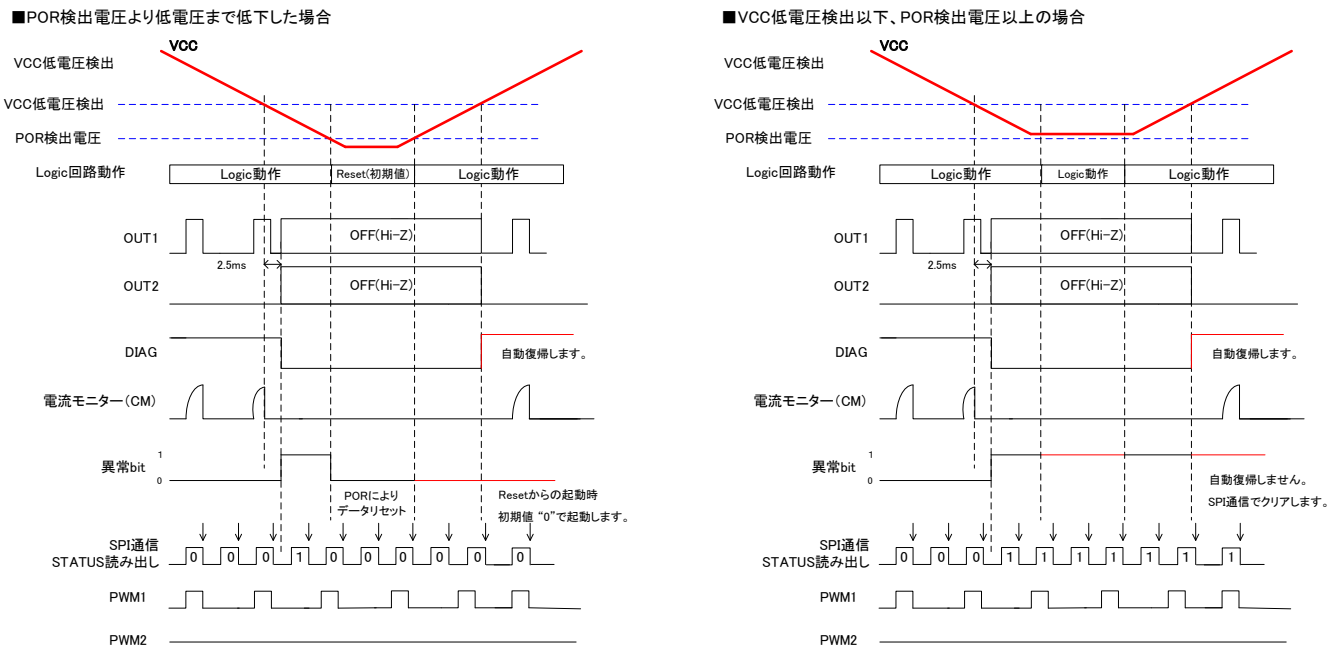


図 7.11 VCC 低電圧検出タイミングチャート

注：本仕様書で使用しているタイミングチャートは機能・動作を説明するためのもので、一部省略/簡略している場合があります。

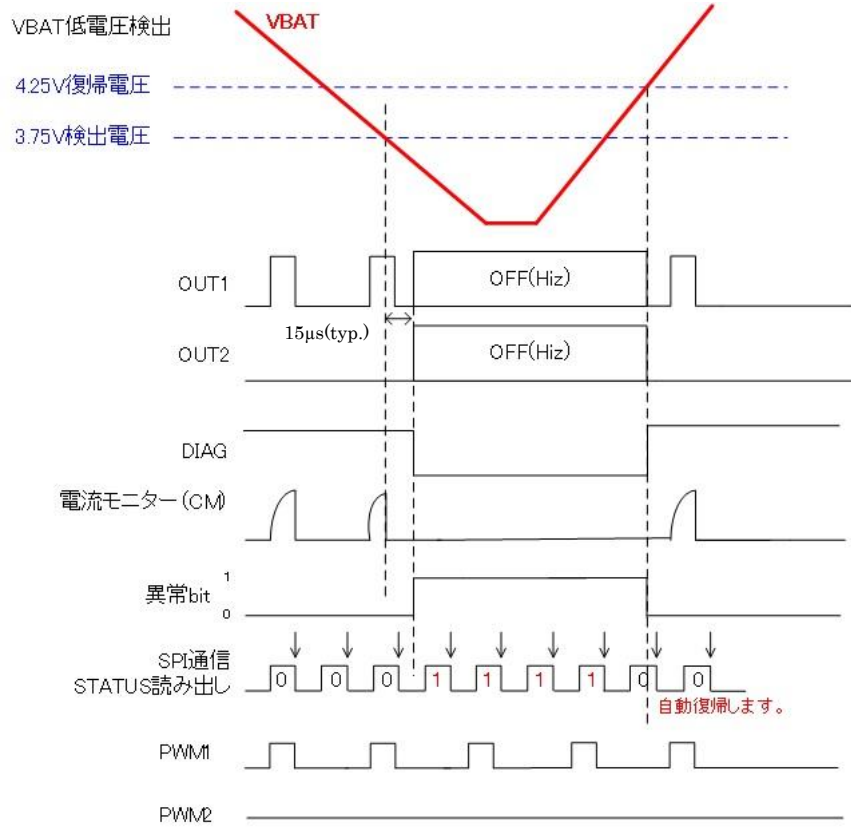


図 7.12 VBAT 低電圧検出タイミングチャート

注：本仕様書で使用しているタイミングチャートは機能・動作を説明するためのもので、一部省略／簡略している場合があります。

7.6.2. DIAG ファンクション過電流検出の場合

DIAG 端子の L 出力ラッチクリアは、EN 端子立ち上がりエッジまたは ENB 端子立ち下がりエッジでクリアされます。

表 7.13 過電流検出時の OUT1/2, OUT3/4、異常 bit、DIAG ファンクション(詳細説明)

表 7.13 の条件①；過電流検出が 1 μ s 継続

表 7.13 の条件②；EN 又は ENB の Disable→Enable タイミング

表 7.13 の条件③；SPI 通信による出力 Hi-Z 解除設定(CONFIG7 の Bit[31],[28])

No	モーター駆動方法	検出モード	OUT1/2, OUT3/4	異常 bit	DIAG
1	ダイレクト PWM	自動復帰	①で Hi-Z ②または③、または 300ms 経過後に Hi-Z 解除(②または③成立で 300ms はクリアする)	① で bit=1 OUT1/2(or OUT3/4)の出力 Hi-Z 解除から 3.25 μ s 後に過電流検出未検出の場合に bit=0 注 OUT の Hi-Z 解除タイミングは(補足 1)(補足 2)参照 注 bit=1 は EN/ENB Disable でクリアしない	①で Lo、 ②で Hi 復帰
2		ラッチ	①で Hi-Z ②または③で Hiz 解除	同上	同上
3	SPI_PWM	自動復帰	①で Hi-Z ②または③、または 300ms 経過後に Hi-Z 解除条件成立(②または③成立で 300ms はクリアする)	同上	同上
4		ラッチ	①で Hi-Z ②または③で Hi-Z 解除条件成立	同上	同上

(補足 1)

OUT1/2, OUT3/4 の Hi-Z 解除タイミングについて

- ・ SPI_PWM 駆動の場合；解除条件成立後、次の PWM 周期のタイミングで解除します
次の PWM 周期とは、以下のとおり
(1)正転 or 逆転駆動の Duty ON のタイミング
(Duty ON 区間設定が：0%または 100% の場合時、製品内部の PWM 駆動周期の開始タイミング)
(2)ブレーキまたは出力 Hi-Z 動作⇒正転 or 逆転駆動の Duty ON のタイミング (Duty ON 区間設定が：0%～または 100% の場合時、製品内部の PWM 駆動周期の開始タイミング)
- ・ダイレクト PWM 駆動の場合；解除条件成立後、即 Hi-Z を解除します

(補足 2)

Half-Bridge モードの過電流動作 (ダイレクト PWM 駆動限定動作モード)

- ・過電流検出したドライバー端子 (OUT1 or OUT2 or OUT3 or OUT4)のみ Hi-Z にします
- ・Hi-Z の解除は、SPI 通信による Hiz 解除受信直後、又は EN/ENB Disable→Enable タイミングで行います

注：H-bridge、Half-bridge 問わず、ダイレクト PWM 駆動は、PWM 指示と非同期で即 Hi-Z 解除します

7.6.3. 過熱検出の場合

DIAG 端子の L 出力ラッチクリアは、自動で行われます(自動復帰タイプ)。

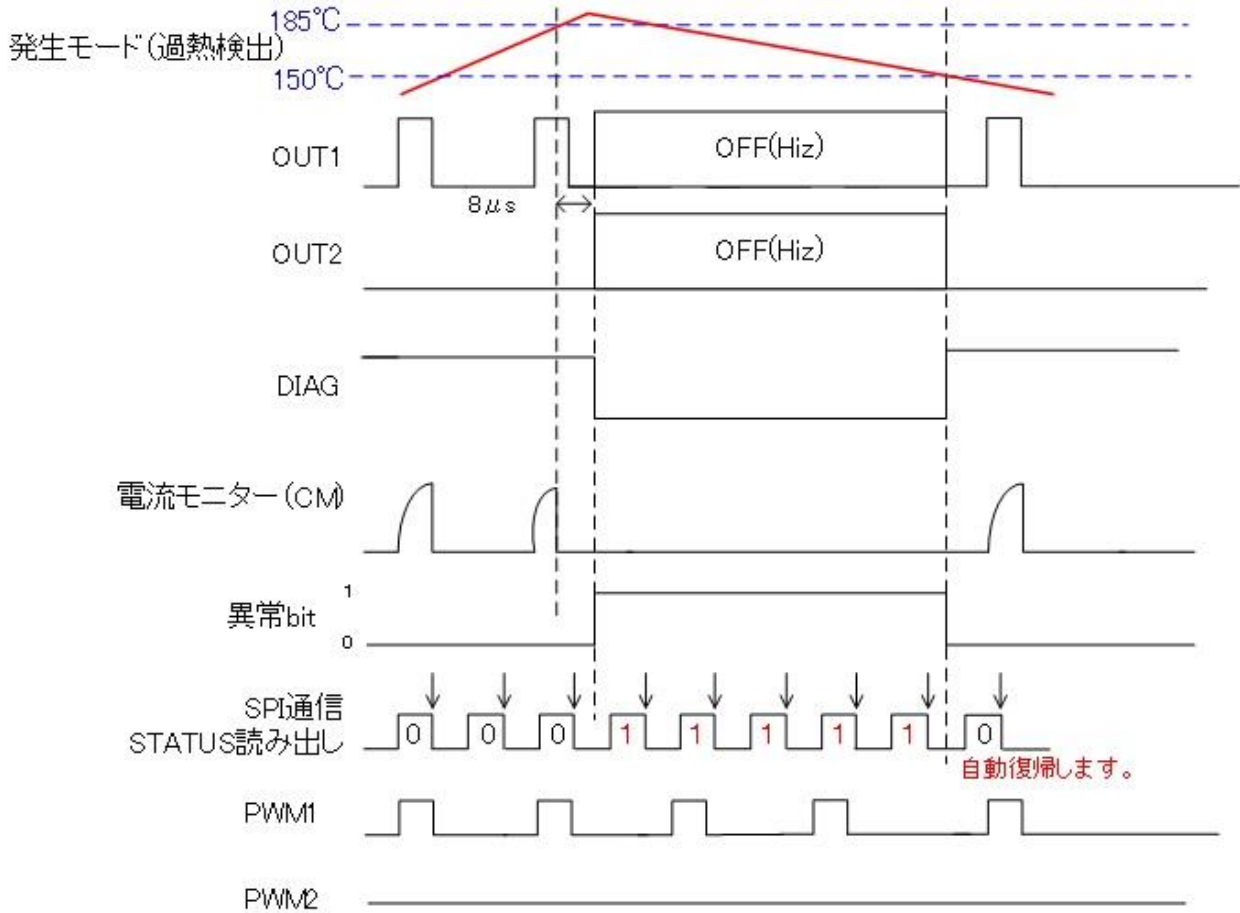


図 7.13 過熱検出タイミングチャート

注：本仕様書で使用しているタイミングチャートは機能・動作を説明するためのもので、一部省略/簡略している場合があります。

7.7. 電流リミットコントロール

本 IC は、電流リミットのコントロールにチョッパタイプを採用しており、スロットルの高速動作によるトランジェントパルスやモーターシャフト動作が不能になった場合の、モーターロック時の大電流動作時に電流リミットを動作させて、アクチュエーターを保護させながら本 IC の損失も低減させる機能です。(天地絡時等の故障は、過電流保護回路が有効です。)

電流リミットコンパレーターは、ローサイド側に配置され、閾値の高い方を Ilim-H、低い方を Ilim-L としています。したがって、回生動作(Slow Decay)は、Lo-side 側で行います。

また、内部にブランキング時間を設けており、それを超えると電流リミットがかかったものとみなします。Ilim-H 値は、6.5 A(typ.)、Ilim-L=Ilim-H-0.25 A(typ.)に設定しています。

電流リミット値は下記のように 2 種類を選択できるように SPI で設定する事が可能です。それぞれ組み合わせで 16 通りの組み合わせが可能です。

	Ch1(OUT1/OUT2)		Ch2(OUT3/OUT4)	
	Ilim-H	Ilim-L	Ilim-H	Ilim-L
2ch モード (2 個のモーターを駆動する場合)	6.5A (初期値)	6.5 A - 0.25 A (初期値)	6.5 A (初期値)	6.5 A - 0.25 A (初期値)
		6.5 A - 0.5 A		6.5 A - 0.5 A
	4.6A	4.6 A - 0.25 A	6.5A (初期値)	6.5 A - 0.25 A (初期値)
		4.6 A - 0.5 A		6.5 A - 0.5 A
	6.5A (初期値)	6.5 A - 0.25A (初期値)	4.6A	4.6 A - 0.25 A
		6.5 A - 0.5 A		4.6 A - 0.5 A
	4.6A	4.6 A - 0.25 A	4.6A	4.6 A - 0.25 A
		4.6 A - 0.5 A		4.6 A - 0.5 A

2ch 結合モードでは、組み合わせが下記の 4 通りとなります。

	Ch1(OUT1/OUT2), Ch2(OUT3/OUT4)		Total	
	Ilim-H	Ilim-L	Ilim-H	Ilim-L
2ch 結合モード (1 個のモーターを駆動する場合)	6.5 A (初期値)	6.5 A - 0.25 A (初期値)	13 A (初期値)	13 A - 0.5 A (初期値)
		6.5 A - 0.5 A		13 A - 1.0 A
	4.6 A	4.6 A - 0.25 A (初期値)	9.2 A	9.2 A - 0.5 A (初期値)
		4.6 A - 0.5 A		9.2 A - 1.0 A

Half-Bridge モード中の電流モニターは OUT1/2・OUT3/4 の Hi-side 側電流の和が CM1/2 端子に現れますが、IC 内部の電流リミット制御は無効です。

7.7.1. チョッパ型電流リミット制御(基本動作) 図 7.14

以下に、チョッパ型電流リミット制御の基本動作について説明致します。
($I_{lim-H}=6.5A$ 、 $I_{lim-L}=I_{lim-H} \cdot 0.25A$ 設定時)

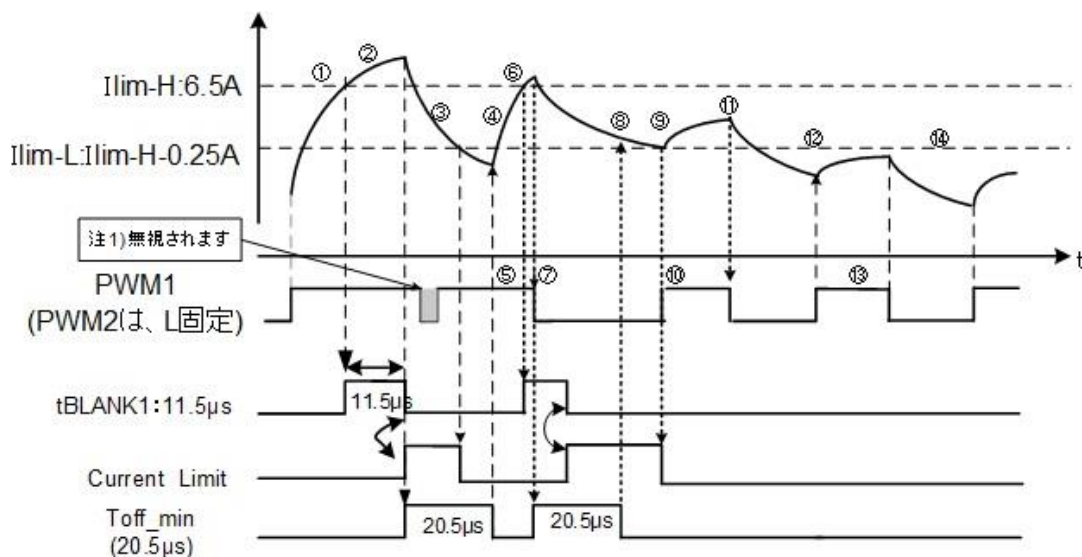


図 7.14 チョッパ型電流リミット制御

注：本仕様書で使用しているタイミングチャートは機能・動作を説明するためのもので、一部省略/簡略している場合があります。

<基本動作>

- ① $I_{lim-H}(6.5 A)$ で電流を検出します。
 - ② 検出後 Blanking カウンターがカウント開始。 $(t_{BLANK1} : 11.5 \mu s)$ 時間後、電流値が I_{lim-H} ($6.5 A$)以上電流が流れているため、 t_{BLANK1} の立ち下がりエッジで Current Limit 信号が立ち上がります。また、同時に $Toff_min$ が”H”になりカウントスタートします。
 - ③ Blanking 後、モーター駆動出力を自動的にショートブレーキモード(下側同時 ON)にすることで電流の回生を行います。
 - ④ $Toff_min(20.5 \mu s)$ 後、 I_{lim-L} を下回っている場合、PWM 端子の状態に従って出力動作します。
 - ⑤ PWM1 が”H”になっているため、モーター駆動電流が増加します。
- 注1の PWM1 信号は $Toff_min$ が”H”のため無視されます。

7.7.2. 正転時 PWM 信号が入力された場合 1 (図 7.14)

- ⑥ $Toff_min$ の立ち下がり後モーター動作復帰後、再度電流が $I_{lim-H}(6.5 A)$ で電流を検出します $t_{BLANK1}(11.5 \mu s)$ カウンター開始。
- ⑦ Blanking 中 PWM1=L になった場合、ショートブレーキ(下側同時 ON)となり、電流が回生を行います。
- ⑧ $Toff_min(20.5 \mu s)$ 後の電流値が、 I_{lim-L} 以上のためショートブレーキを継続。
- ⑨ I_{lim-L} を検知したため、Current Limit が”L”となり、通常モードへ復帰します。
- ⑩ PWM が”H”を継続しているため、モーター駆動電流が増加します。

7.7.3. 正転時 PWM 信号が入力された場合 2 (図 7.14)

- ⑪ PWM1 の立ち下がり後ショートブレーキモードへ移行します。
- ⑫ PWM1=Hi 信号により、通常モードへ復帰します。
- ⑬ PWM1 が”H”を継続しているため、モーター駆動電流が増加します。
- ⑭ PWM1=Lo 信号により、ショートブレーキモードの動作になりモーター駆動電流が減少します。

7.7.4. 電流リミットコントロール時電流モニター箇所

モーター駆動出力の Lo-side ドライバー側で検出致します。(図 7.15)

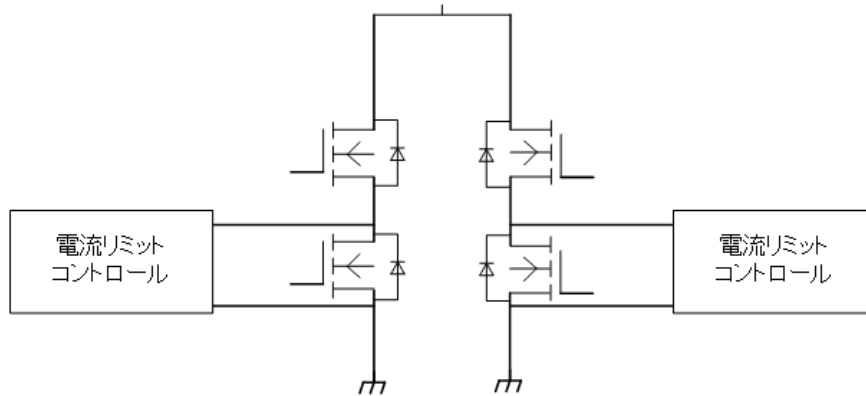


図 7.15 電流リミットコントロール時電流モニター箇所

7.7.5. 動作イメージ図(図 7.16)

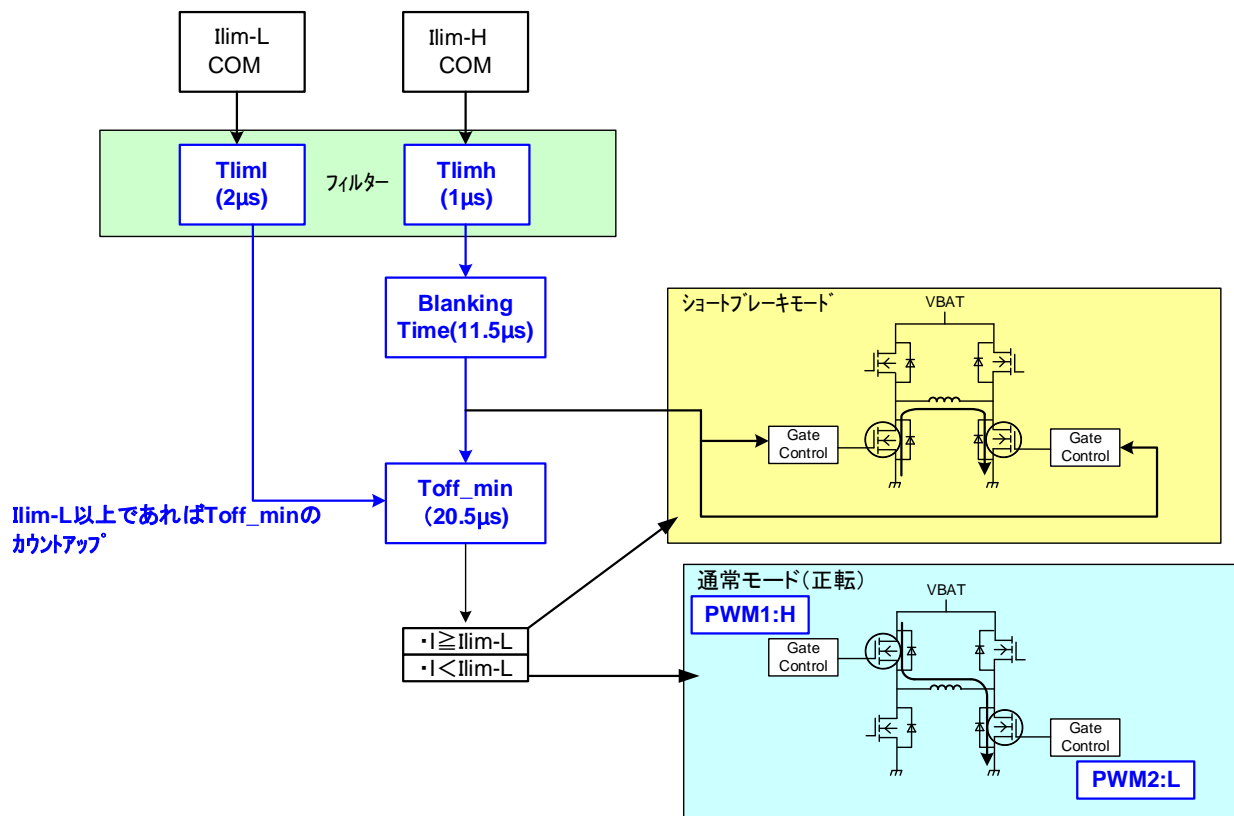


図 7.16 電流リミットコントロール回路 動作イメージ図

注: ブロック図内の機能ブロック/回路などは機能を説明する為、一部省略、簡素化している場合があります。

7.7.6. 電流リミットコントロール温度調整機能(図 7.17)

電流リミットコントロール回路動作においてジャンクション温度 T_j が上昇した場合、 T_{war} 温度 (150 °C ~ 177 °C) 検出後電流リミット閾値を 2.5 A に減少させます。
また、 I_{lim-H} の閾値が下がる事で、 I_{lim-L} も同様に下がります。

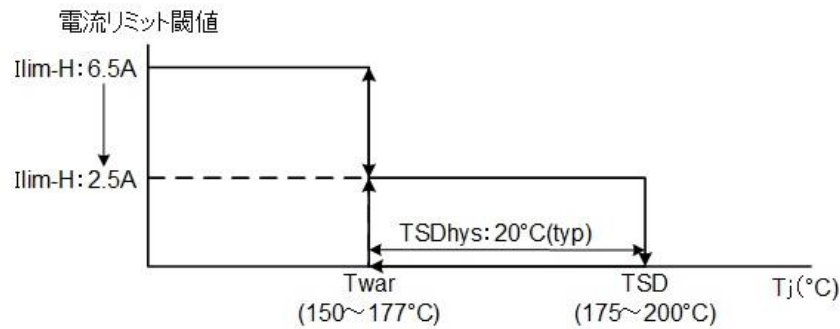


図 7.17 電流リミットコントロール温度調整機能

注：本仕様書で使用しているタイミングチャートは機能・動作を説明するためのもので、一部省略／簡略している場合があります。

7.8. Hi-side 側電流モニター:CM 端子(図 7.18、図 7.19、図 7.20、図 7.21)

モーター駆動出力の H-Bridge 回路のハイサイド側(Nch)側に流れる電流(0~6A)をリアルタイムでモニターし、そこに流れる電流値の 0.24 %の電流値を出力し、CM1 端子および CM2 端子に外付け抵抗(220Ω)を GND 間に挿入する事で、電流をモニターする事ができます。また、その値を MCU 側に取り込み、モーターの状態(例えばモーターロックや、動作時の負荷オープン検出等)を監視する事が可能です。

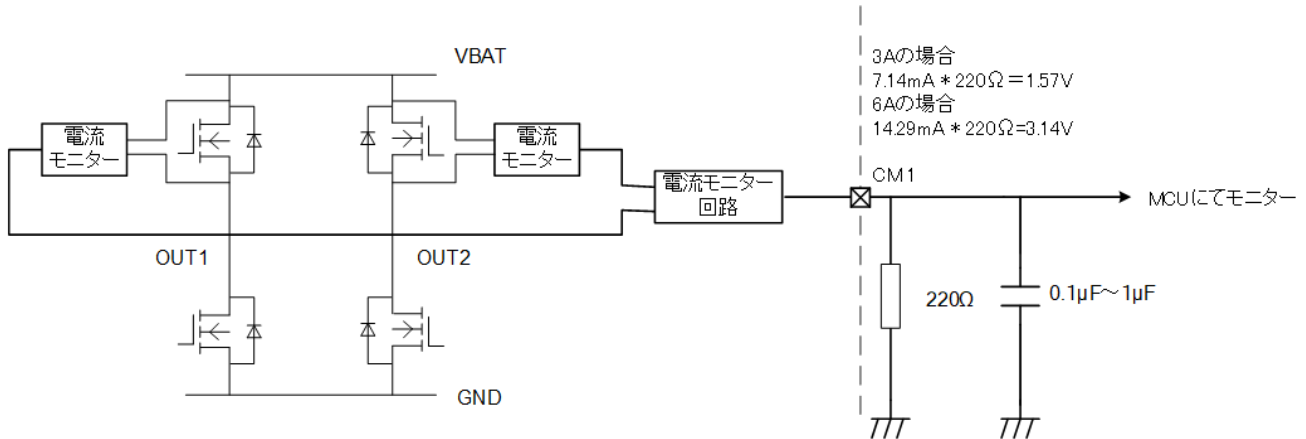


図 7.18 Hi-side 側電流モニター構成図

また、本端子は負荷オープン検出にも使用するため、抵抗（外付け）を接続して使用ください。

(下記(注)参照)

本電流モニターは、EN/ENB が Disable 状態でモーター出力が OFF 時も有効です。

但し、Sleep 状態(SLEEPB : L)はモニターが出来ません。

注：ブロック図内の機能ブロック/回路などは機能を説明する為、一部省略、簡素化している場合があります。

注：上図の抵抗(220Ω)は、MCU(ADC)の電源が 5V の場合を想定しています。

本出力回路は 5V 電源回路で構成しているため、MCU の電源を 5V 以下で使用する場合は、MCU 端子の耐圧オーバーにご注意ください。(ツェナーダイオード等を追加してください。)

また、外付け抵抗の 220 Ω に関しては、抵抗値のばらつきで同時に出力電圧もばらつきますので、十分な評価が必要となります。

注：Hi-side 側電流モニターは、動作時負荷オープン検出にも使用するため、抵抗(220 Ω)+コンデンサー (0.1 μF~1 μF) を必ず接続して使用ください。

接続されない場合は、動作時負荷オープン検出が未検出となります。

注：Large モード(2 チャネル結合モード)使用の場合も電流モニターの範囲は、0~6 A となりますので、使い方にはご注意ください。

例として 3 A が流れている場合の動作を示します。
 但し、正転から逆転を繰り返すことは禁止として、ショートブレーキを挟んで駆動させる事が前提となります。

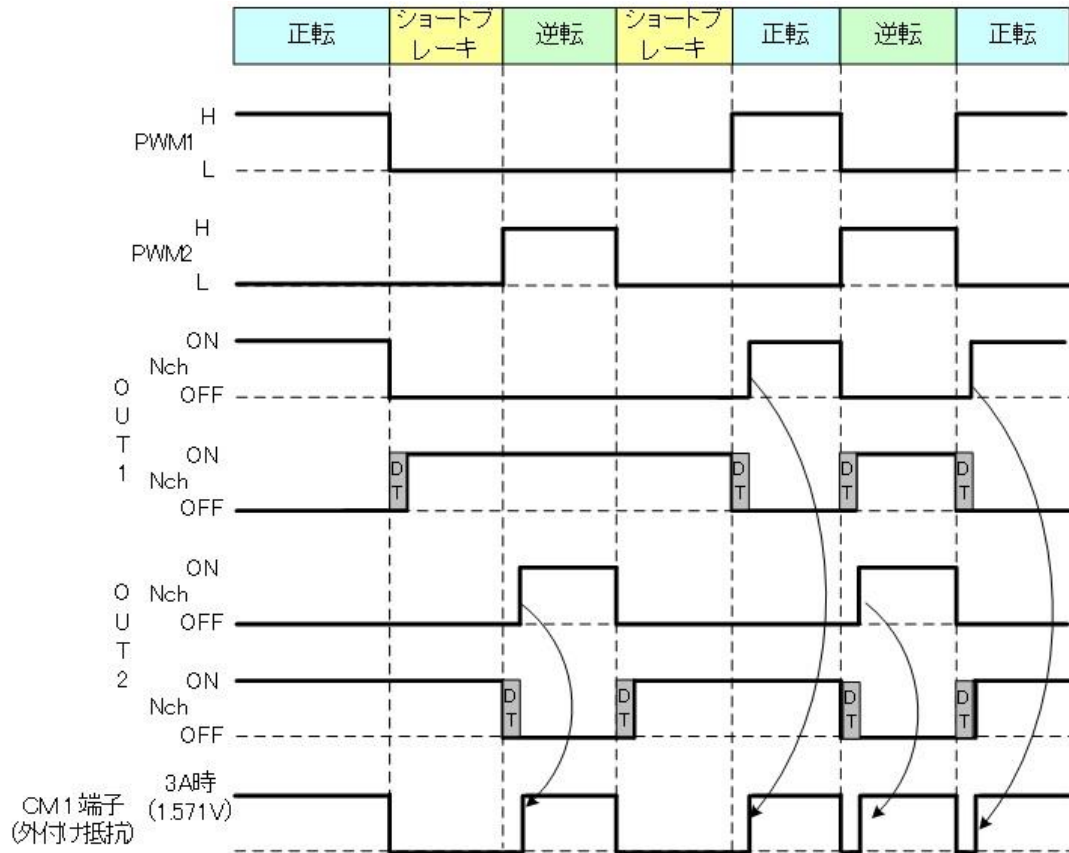


図 7.19 Hi-side 側電流モニタータイミングチャート

注：本仕様書で使用しているタイミングチャートは機能・動作を説明するためのもので、一部省略／簡略している場合があります。

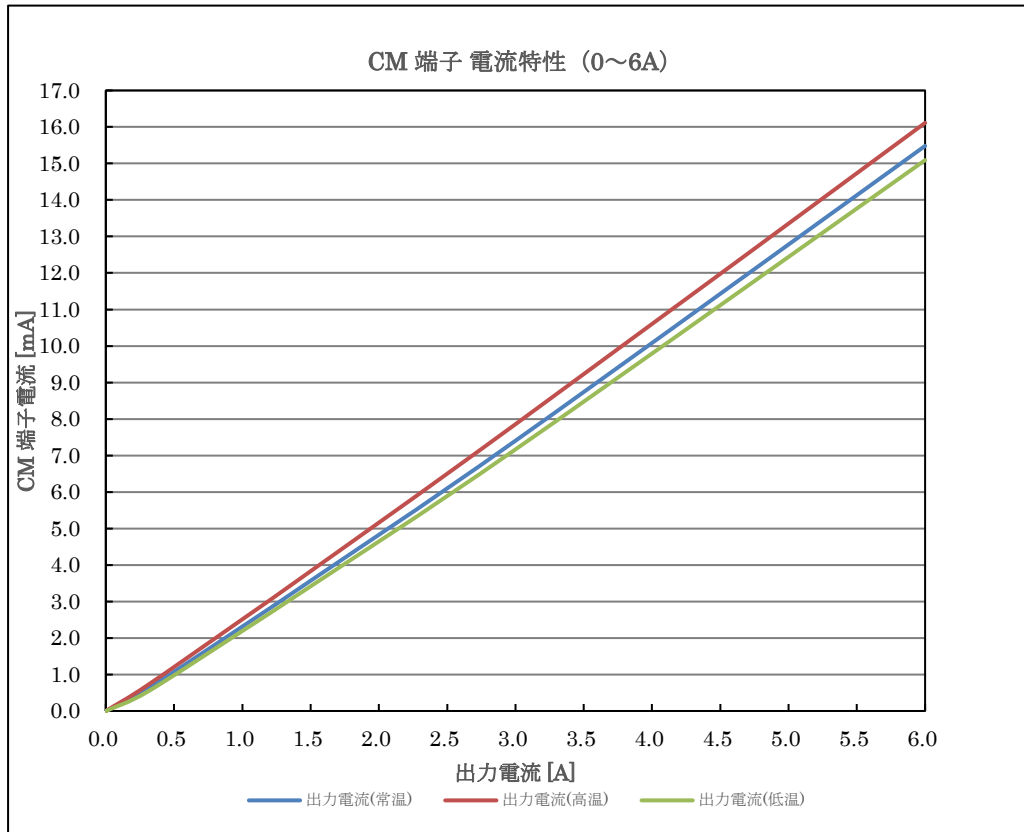


図 7.20 参考:CM 端子電流—出力電流 電流特性(0A~6A)

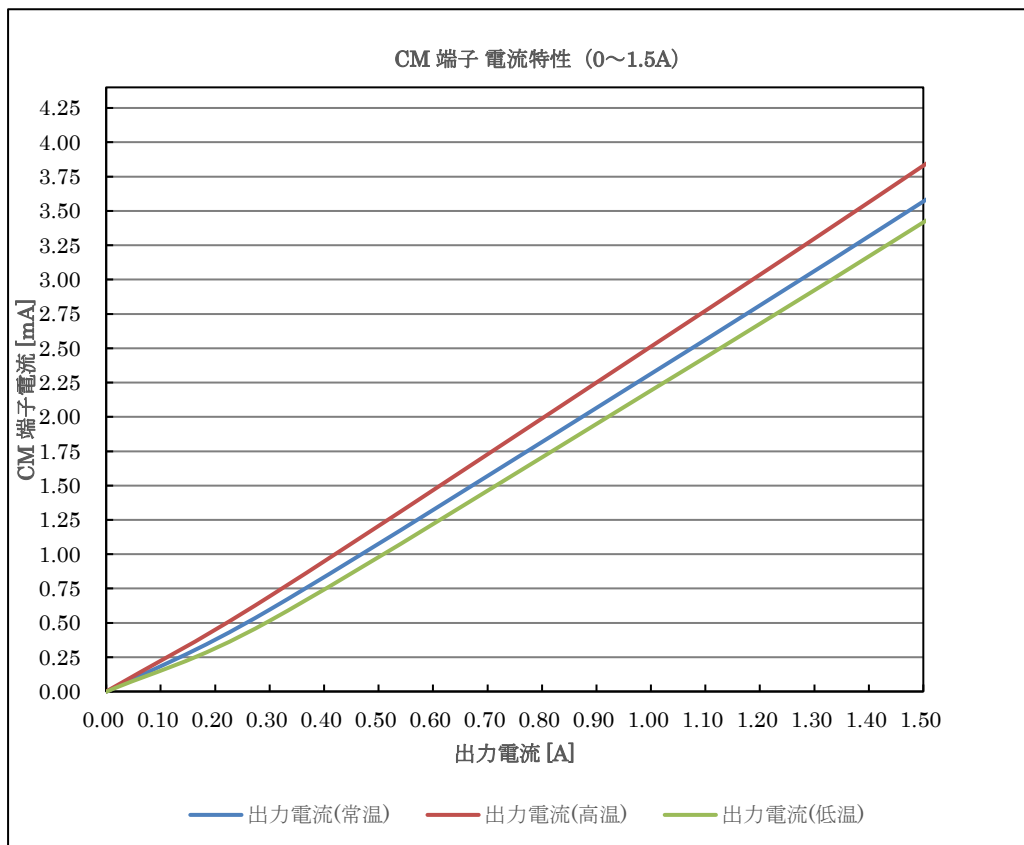


図 7.21 参考:CM 端子電流—出力電流 電流特性(0A~1.5A)

7.9. 負荷オープン検出

本 IC は OUT1, OUT2 間、OUT3, OUT4 間に接続されたモーターがオープンになった場合、オープン検出します。

検出された場合は、DIAG 端子を”L”にし、SPI レジスタに負荷オープンしたことを伝えるファンクション動作します。また、下記のように 2 つの環境(動作/非動作)でそれぞれ検出が可能です。

7.9.1. 動作時(出力 ON 時)負荷オープン検出回路について

CM(電流モニター)機能を使用して、負荷オープンの判別を行います。したがって、CM 端子と GND 間に抵抗を挿入してください。

動作時の負荷オープン検出の設計仕様について、ブロック回路図 (図 7.22) と動作波形 (負過電流波形と内部信号: 図 7.23) を以下に示します。

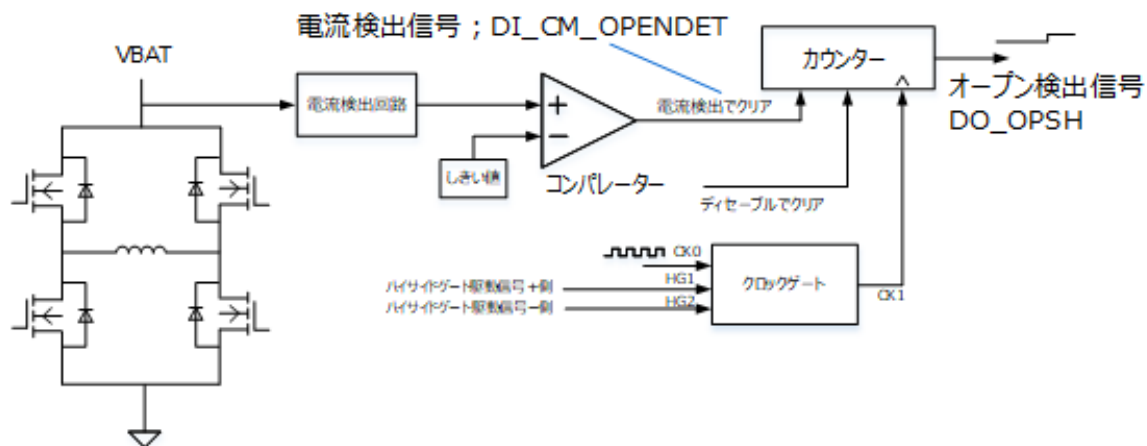


図 7.22 動作時負荷オープン検出 ブロック回路図

注: ブロック図内の機能ブロック/回路などは機能を説明する為、一部省略、簡素化している場合があります。

<オープン検出信号 DO_OPSH(内部信号)の詳細仕様>

- オープン検出カウンターの動作仕様
 - 「監視対象条件」 (注 1) のとき
 - DI_CM_OPENDET=Lo (電流閾値以下) ⇒ カウント UP
 - DI_CM_OPENDET=Hi (電流閾値以上) ⇒ カウンタークリア (クリア状態固定)
 - 「監視対象条件」 (注 1) 以外
 - 「監視マスク条件」 (注 2) ⇒ カウンタークリア (クリア状態固定)
 - 「監視マスク条件」 (注 2) 以外 ⇒ カウント UP 停止 (カウント値保持)
- オープン検出信号 DO_OPSH の動作仕様
 - カウント値が 100 ms に達したら、オープン検出信号 = 1
 - カウンタークリア条件が成立したら、オープン検出信号 = 0 (自動復帰)
 - 注 EN/ENB ディセーブル、異常検出時は、監視はせず検出信号の状態を保持する
- オープン検出信号 DO_OPSH の取扱い
 - オープン検出信号は状態認識信号であり、モーター動作には影響しない
 - オープン検出信号=1 の期間、DIAG=Lo を出力
 - SPI レジスタには、オープン検出信号 DO_OPSH を常時書き込む

注 1) 「監視対象条件」

OUT1_Hi-side, OUT2_Hi-side = (ON, OFF) または (OFF, ON)

OUT3_Hi-side, OUT4_Hi-side = (ON, OFF) または (OFF, ON)

注 2) 「監視マスク条件」 (出力電流流れないため)

- 初期診断中
- EN または ENB ディセーブル時 (出力 Hi-Z のため)
- 異常検出による出力 Hi-Z 制御時
- Sleep モード時 (Logic 動作しないので監視不可)

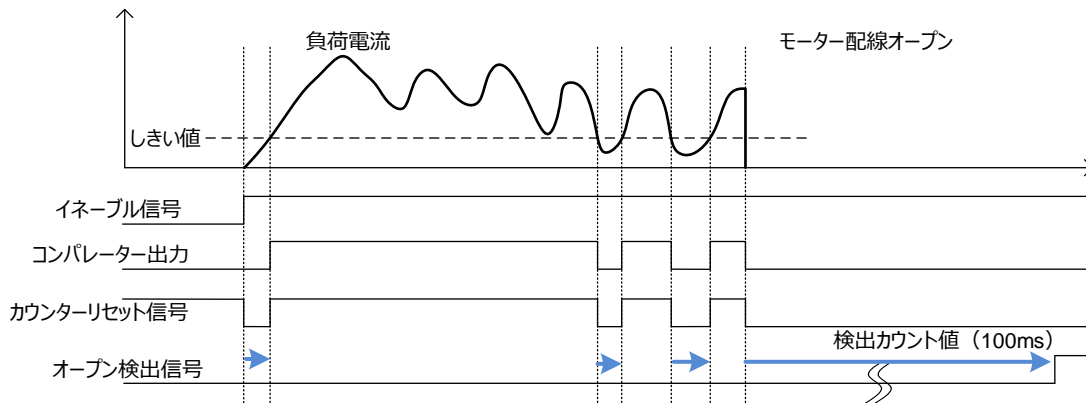


図 7.23 動作時負荷オープン検出 動作波形

モーター動作状態で、かつ、負荷電流がしきい値を下回ったら、カウンターのリセット状態が解除されカウントアップを行い、検出カウント値に達したらオープン検出信号を出力します。

7.9.2. 非動作時負荷オープン検出回路について

非動作時の負荷オープン検出は、以下動作します。

- 初期診断では非動作時負荷オープン検出用のコンパレータ回路のみ動作確認を行います。
- 非動作時負荷オープン検出タイミングは初期診断後、ユーザー側が確認したい任意のタイミングで SPI 信号にて検出スタートさせます。
- 検出時間は、負荷条件に合わせて SPI で時間を選択します (CONFIG1/2 を参照ください)。
- 非動作時負荷オープン検出は、Enable 状態で、モーター停止時 (ブレーキ、SPI 制御による出力 OFF (Hi-Z)) に SPI 通信にて、CONFIG7 DATA[30]/[27]=1 (Ch1/Ch2 非動作時負荷オープン検出 実行) を送信して検出動作を実行します。
- 実行ステップは以下の通りです。
 - ステップ 1) Lo 側でショートブレーキ状態を作りモーター入力の残存電荷を放電します。
 - ステップ 2) 片方の Hi-side 側を ON させて、反対側の電圧をモニターして判定します。
 - ステップ 3) ステップ 1 と同じ
 - ステップ 4) ステップ 2 とは逆の Hi-side 側を ON させて、その反対側の電圧をモニターして判定します。
- 反対側の電圧をモニターするしきい電圧は、 $1/2 \times V_{BAT}$ (typ.) に設定されています。

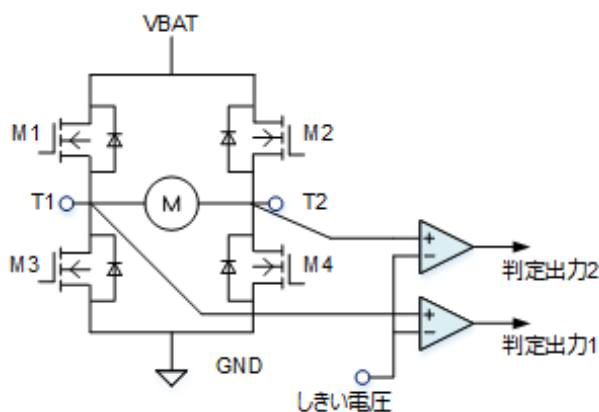
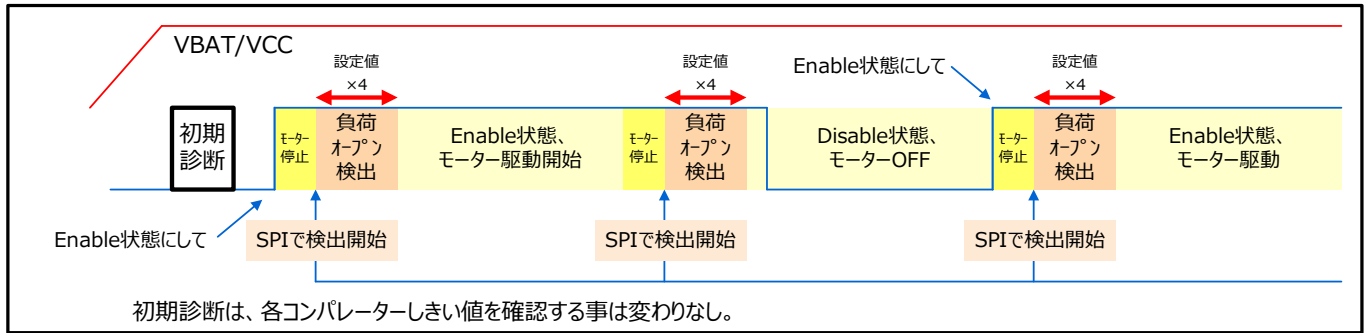


図 7.24 非動作時負荷オープン検出 ブロック図

注：ブロック図内の機能ブロック／回路などは機能を説明する為、一部省略、簡素化している場合があります。

- VBAT/VCC 低電圧検出動作中でも出力は OFF (Hi-Z) していますが、この場合は動作電圧範囲外となるため、動作しません。
- VBAT/VCC 低電圧検出・過電流検出・過熱検出・初期診断の動作は、非動作時負荷オープン検出より優先して動作します。
- 非動作時負荷オープン検出中に、これら異常検出 (VBAT/VCC 低電圧検出・過電流検出・過熱検出) や初期診断動作を検出した場合、非動作時負荷オープン検出は動作を中断して、異常検出や初期診断による出力 OFF (Hi-Z) 動作を実行します。
- 異常検出 (VBAT/VCC 低電圧検出・過電流検出・過熱検出) や初期診断の動作により、非動作時負荷オープン検出動作が中断した場合、非動作時負荷オープン検出の異常 bit (STATUS1 DATA[18]/[17]) は“0” (未検出) のままです。



非動作時の負荷オープン検出 タイミングイメージ図

注：ブロック図内の機能ブロック／回路などは機能を説明する為、一部省略、簡素化している場合があります。

7.9.3. 非動作時の天地絡検出

7.9.2 の非動作時の負荷オープン検出回路の実行ステップを使用して、天地絡検出も行います。天絡はステップ 1 における Lo-side 側の過電流状態で、地絡はステップ 2 またはステップ 4 における Hi-side 側の過電流状態で検出します。但し、過大な電流が流れ、注意が必要です。この天地絡検出（過電流検出）動作は、非動作時負荷オープン検出より優先して動作します。非動作時負荷オープン検出を実行中に過電流検出（天地絡検出）した場合、非動作時負荷オープン検出は動作を中断して過電流検出動作を実行します。また、過電流検出（天地絡検出）して非動作時負荷オープン検出動作を中断した場合、非動作時負荷オープン検出の異常 bit (STATUS1 DATA[18]/[17]) は“0” (未検出) のままです。

7.10. スリープ機能

本 IC にはスリープ機能が内蔵されています。SLEEPB 端子を L にすると、スリープ状態になり、消費電流を抑えることが可能です。

SLEEPB 端子	ファンクション
H	通常動作
L	主要な回路を全て OFF

注：スリープ状態から復帰（起動）する場合、OSC 回路やチャージポンプ回路が OFF していますので、起動時間が必要となります。動作開始時間を考慮に入れてシステム設計を行うようお願い致します。

スリープモード時、動作中の内蔵機能は下表の通りです(入力回路のみ)。

表 7.14

モード	回路ブロック											
	入力回路 (SLEEPB 端子)	入力回路 (SLEEPB 端子以外)	電源監視	過熱検出	電流リミット	過電流検出	電流モニター	DIAG 回路	内部 OSC 回路	SPI 回路	CP 回路	モーター出力回路
Small	●	●	●	●	●	●	●	●	●	●	●	●
Large	●	●	●	●	●	●	● (注 1)	●	●	●	●	●
Half-Bridge	●	●	●	●	×	●	● (注 2)	●	●	●	●	●
Disable	●	●	●	●	●	●	●	●	●	●	●	●(出力 OFF)
Sleep Mode	●	×	×	×	×	×	×	×	×	×	×	×

●：動作、×：動作 STOP

注 1：電流モニターの範囲は、0~6 A となりますので、使い方にはご注意ください(抵抗(220 Ω)+コンデンサ(0.1 μF~1 μF)の場合)。

注 2：電流モニターは OUT1/2・OUT3/4 の Hi-side 側電流の和が CM1/2 端子に現れますが、IC 内部の電流リミット制御は無効です。

7.11. OSC 回路(発振回路)(図 7.25)

OSC 回路は、16MHz の発振を行います。
 OSC の開始トリガーは無く、VCC の立ち上がりに合わせて自動的に発振を開始します。

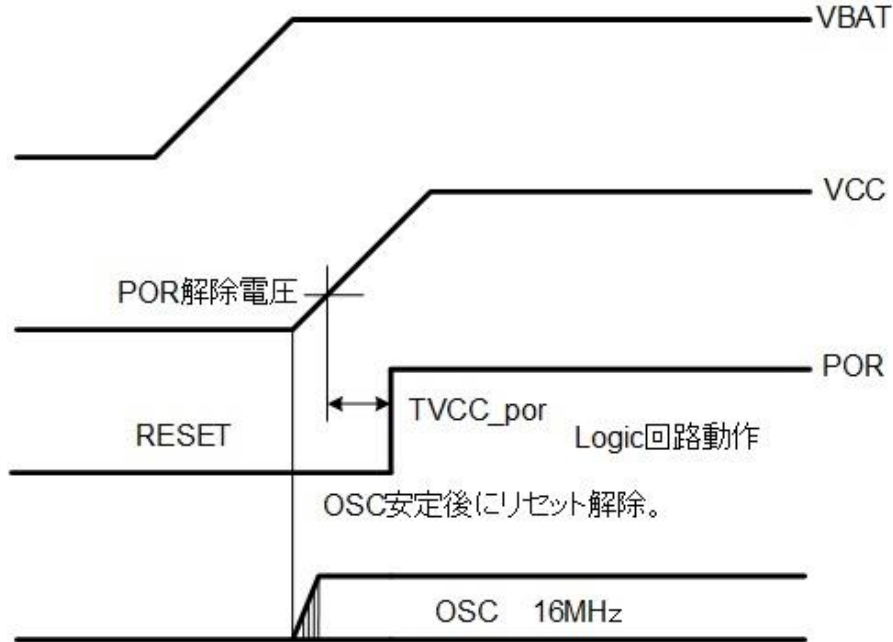


図 7.25 OSC 回路起動時動作

注：本仕様書で使用しているタイミングチャートは機能・動作を説明するためのもので、一部省略／簡略している場合があります。

7.12. SPI 通信回路

本 IC は、本 IC と外部 MCU の間の双方向通信を行う為に SPI 通信回路を内蔵しています。本 IC をスレーブ側、外部 MCU をマスター側として通信します。

本 IC は、SPI 通信を介して外部 MCU との間で、モーターの各種制御設定、各種異常検出モニター、モーター駆動制御（駆動モード、PWM Duty）を送受信できます。

本 IC と外部 MCU の接続は、パラレル接続とデジチェーン接続が可能です。

7.12.1. SPI 通信動作

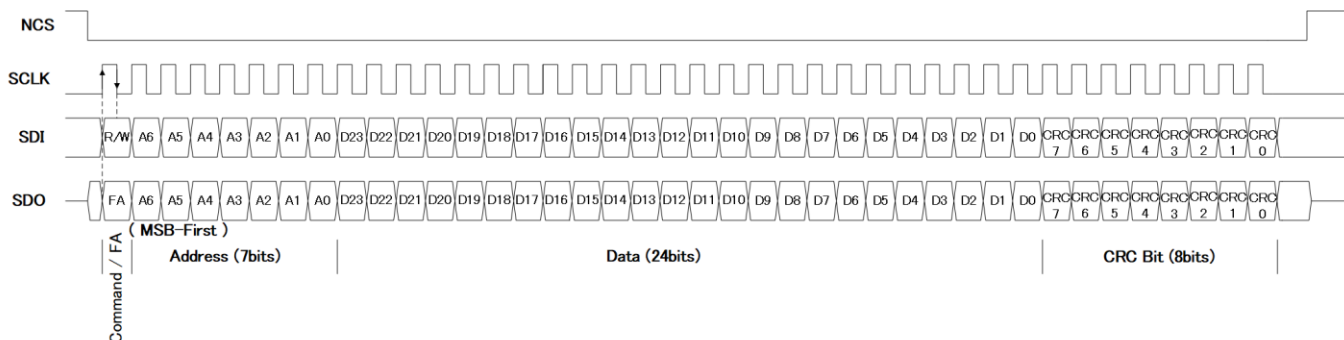


図 7.26 SPI 通信フォーマット

NCS はチップセレクト入力です。NCS が Lo の時、外部 MCU との通信が可能 (Lo アクティブ) になります。本 IC は NCS の立ち上がりエッジで受信コマンド確定となります。NCS が Lo の時、SCLK に同期してシリアルデータを送受信します。NCS が Hi の時、SDO はハイインピーダンス (Hi-Z) になります。

SCLK は本 IC と外部 MCU の通信を同期する為のクロック入力です。外部 MCU は SCLK の立ち上がりエッジに同期して本 IC の SDI へ送信データを出力します。本 IC は SCLK の立ち下がりエッジに同期して受信データを読み込みます。また、本 IC は SCLK の立ち上がりエッジに同期して SDO からデジチェーン接続された次の IC もしくは外部 MCU へ送信データを出力します。デジチェーン接続された次の IC もしくは外部 MCU は SCLK の立ち下がりエッジに同期して受信データを読み込みます。

SDI は本 IC が受信するシリアルデータです。SDI はシリアルデータを MSB から LSB の順に受信します。SDI は SCLK の立ち下がりエッジに同期してデータを読み込みます。外部 MCU からの送信データは SCLK の立ち上がりエッジに同期して出力されます。

SDO は本 IC が送信するシリアルデータです。SDO はシリアルデータを MSB から LSB の順に送信します。SDO は SCLK の立ち上がりエッジに同期してデータを出力します。NCS が Hi の時、SDO はハイインピーダンス (Hi-Z) になります。

図 7.26 のように、シリアルデータのデータ長は 40bit で構成され、この 40bit 長を 1 フレームとします。通信動作としては、リード (READ) 動作とライト (WRITE) 動作の 2 種類があり、外部 MCU がシリアルデータのコマンドビット ("R/W" bit) でリード/ライト動作を選択します。

外部 MCU と本 IC の接続がパラレル接続時は 1 フレームごとに NCS を Lo にして通信します。デジチェーン接続時は NCS を Lo にして複数個 (最大 8 個) の本 IC と連続で通信可能です。例えば、本 IC を 8 個デジチェーン接続する場合は、NCS が Lo の期間で 8 フレーム (40bit×8=320bit) の連続通信が可能です。

7.12.1.1. SPI 通信リード動作

<リード動作>

リード動作時のデータ構成を表 7.15、表 7.16 に示します。

表 7.15 リード時コマンド データ構成

	40ビット			
	bit39	bit38 ~ bit32	bit31 ~ bit8	bit7 ~ bit0
MCU 送信・ IC 受信(SDI)	コマンド RW[39]	アドレス ADR[38:32]	空 Dummy[31:8]	CRC データ CRC[7:0]

- bit39 : リード/ライト動作を選択する bit。コマンド RW[39]=0x0 でリード動作を指定します
- bit38-32 : リードアドレスを指定する bit。外部 MCU が読み出すアドレスを ADR[38:32]に指定します。
- bit31-8 : 空 bit。リードコマンドでは未使用です。
- bit7-0 : CRC データの bit。外部 MCU で演算された CRC データです。CRC 演算範囲は、bit39-bit8 (RW、ADR、Dummy) です。CRC 判定エラー時、コマンド (リードコマンド) は実行されません。
- 本 IC はリードコマンドで指定されたアドレス ADR[38:32]に対応するデータ DATA[31:8]を次のフレームで送信 (リプライ) します。

表 7.16 リード時読み出し(リプライ) データ構成

	40ビット			
	bit39	bit38 ~ bit32	bit31 ~ bit8	bit7 ~ bit0
IC 送信(SDO)・ MCU 受信	SPI エラーフラグ FA[39]	アドレス ADR[38:32]	データ DATA[31:8]	CRC データ CRC[7:0]

- bit39 : 1つ前のフレームのエラー有無の bit。エラー検出時、SPI 通信エラーフラグ FA[39]=0x1 を出力します。
- bit38-32 : 外部 MCU が指定したアドレスの bit。
- bit31-8 : データ DATA[31:8]の bit。リードコマンド時、外部 MCU が指定したアドレスに対応する本 IC のレジスタのデータを本 IC から外部 MCU へ送信 (リプライ) します。
- bit7-0 : CRC データ。本 IC で演算された CRC データです。CRC 演算範囲は bit39-bit8 (FA、ADR、DATA) です。

7.12.1.2. SPI 通信ライト動作

<ライト動作>

ライト動作時のデータ構成を表 7.17、表 7.18 に示します。

表 7.17 ライト時コマンド データ構成

	40ビット			
	bit39	bit38 ~ bit32	bit31 ~ bit8	bit7 ~ bit0
MCU 送信・ IC 受信(SDI)	コマンド RW[39]	アドレス ADR[38:32]	データ DATA[31:8]	CRC データ CRC[7:0]

- bit39 : リード/ライト動作を選択する bit。コマンド RW[39]=0x1 でライト動作を指定します
- bit38-32 : ライトアドレスを指定する bit。本 IC が書き込むアドレスを ADR[38:32]に指定します。
- bit31-8 : データ DATA[31:8]の bit。本 IC に書き込むデータです。
- bit7-0 : CRC データの bit。外部 MCU で演算された CRC データです。CRC 演算範囲は、bit39-bit8 (RW、ADR、DATA) です。CRC 判定エラー時、コマンド (ライトコマンド) は実行されません。

- 本 IC はライトコマンドで指定されたアドレス $ADR[38:32]$ に対応するレジスターにデータ $DATA[31:8]$ のデータをライト（書き込み）します。

表 7.18 ライト後読み出し(リプライ) データ構成

	40ビット			
	bit39	bit38 ~ bit32	bit31 ~ bit8	bit7 ~ bit0
IC 送信(SDO)・ MCU 受信	SPI エラーフラグ FA[39]	アドレス ADR[38:32]	データ DATA[31:8]	CRC データ CRC[7:0]

- bit39 : 1 つ前のフレームのエラー有無の bit。エラー検出時、SPI 通信エラーフラグ FA[39]=0x1 を出力します。
- bit38-32 : 外部 MCU が指定したアドレスの bit。
- bit31-8 : データ DATA[31:8] の bit。ライトコマンド時、外部 MCU が指定したアドレスに対応する本 IC のレジスターにライトしたデータを本 IC から外部 MCU へ送信（リプライ）します。
- bit7-0 : CRC データ。本 IC で演算された CRC データです。CRC 演算範囲は bit39-bit8 (FA、ADR、DATA) です。
- 本 IC がライト後読み出し（リプライ）データを外部 MCU へ送信することで、外部 MCU は正しくライトされたか確認することができます。

7.12.1.3. SPI 通信エラー

<SPI 通信エラー>

SPI 通信で次の(1)、(2)、(3)の場合、本 IC は通信エラーを検出します。通信エラー検出時はコマンド実行やレジスター書き込み実行せず、SPI 通信エラーフラグ FA[0]=0x1 を出力します。現フレームの通信エラー有無は、次のフレームの SPI 通信エラーフラグに出力します。

また、SPI 通信エラー(1)、(2)、(3)の時、DIAG 端子から“L”を出力します。SPI 通信が正常に復帰すると、DIAG 端子も“L”出力から“H”出力へ自動復帰します。

- (1) CRC エラー
 - 受信データの誤り検出の場合
- (2) SCLK クロック数異常
 - NCS=L 時の SCLK クロック数が規定より少ない、あるいは多い場合
- (3) 異常アドレス検出
 - レジスターが存在しないアドレスにアクセスした場合

CRC エラー (CRC 演算) について

SPI 通信の各送受信データには CRC 検査符号が含まれます。CRC 検査符号は、1 フレーム (40bit 長) の bit7-bit0 です。本 IC が受信した外部 MCU からのデータが CRC エラーであった場合、そのデータは破棄され取り込まれません。本 IC からの送信データに対しては外部 MCU で CRC エラー検出を行い、処理してください。

本 IC の CRC 演算パラメーターは下記です。

- 生成多項式 : $X^8 + X^4 + X^3 + X^2 + 1$
- ビットシフト方向 : Normal (左ビットシフト)
- 初期値 : 0x00 (All "0")

7.12.2. SPI 接続方法

7.12.2.1. SPI パラレル接続

■ SPI パラレル接続

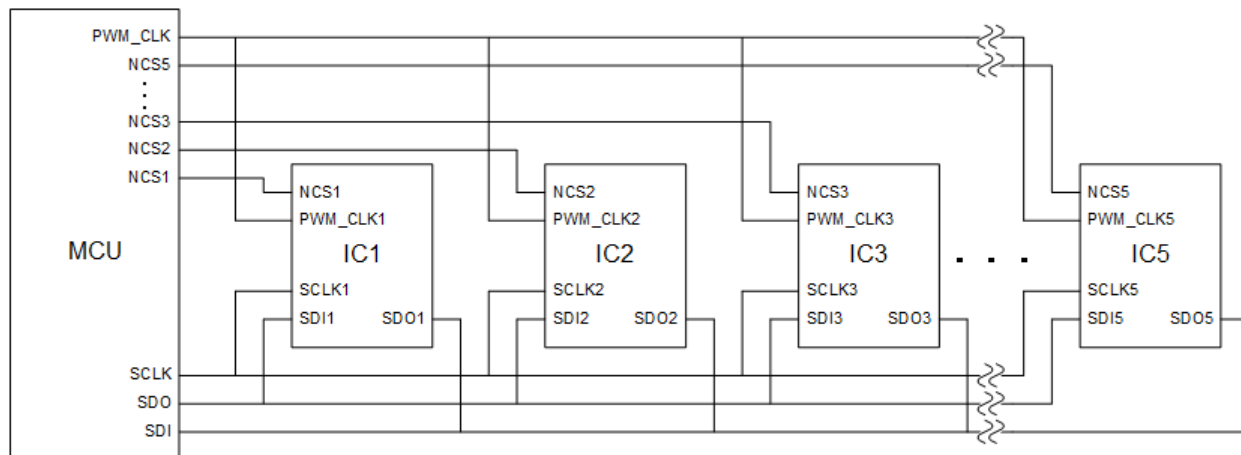


図 7.27 SPI パラレル接続例(5IC 接続の場合)

SPI パラレル接続例 (図 7.27) では、通信クロック (SCLK)、データ出力 (SDO)、データ入力 (SDI) を並列に接続し、外部 MCU (マスター側) から各 IC (スレーブ側 : IC1~5) に独立したチップセレクト信号を割り当てる事で個別にアクセスします。全ての IC (スレーブ側 : IC1~5) が 1 本の通信クロック (SCLK) と 2 本のデータライン (SDO, SDI) を共有しているため、チップセレクト信号 (NCS) が Lo になっている IC (スレーブ側) だけが、通信クロックおよびデータを受け、応答を返します。

7.12.2.2. SPI デイジーチェーン接続

■ SPI デイジーチェーン接続

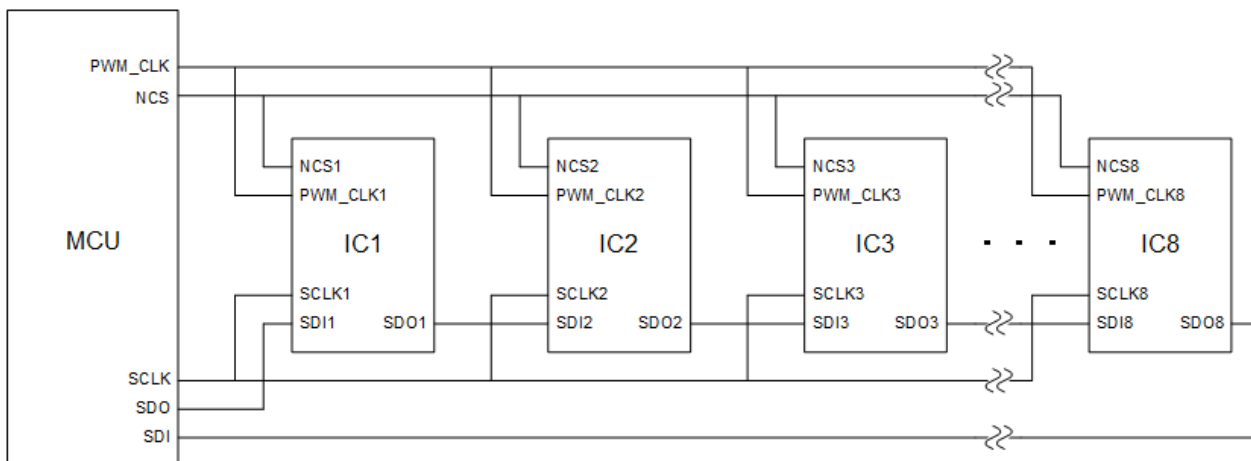


図 7.28 SPI デイジーチェーン接続例(8IC 接続の場合)

注 : ブロック図内の機能ブロック / 回路などは機能を説明する為、一部省略、簡素化している場合があります。

外部 MCU (マスター側) からのチップセレクト信号 (NCS) 1 本で全ての IC (スレーブ側) の NCS 入力を制御します。全ての IC (スレーブ側) が、同じクロック信号を受け動作します。デイジーチェーン接続された最初の IC (スレーブ側 : IC1) だけが外部 MCU (マスター側) から直接データを受け取

り、他の IC (スレーブ側 : IC2~8) は、デジチェーン接続された直前に位置する IC の SDO 出力から、それぞれの SDI 入力にデータを受け取ります。

SPI デジチェーン接続例 (図 7.27) では、IC1 はチップセレクト信号 (NCS) が Lo の期間、直接外部 MCU からデータを受け取り、データは IC1 の内部シフトレジスタに送り込まれます。外部 MCU が NCS を Lo にしている期間中、そのデータはそのまま IC1 の SDO1 出力に伝搬されます。IC1 の SDO1 は IC2 の SDI2 に接続され、IC1 の SDO1 から出力されたデータが IC2 の内部シフトレジスタに送り込まれます。IC2 が IC1 からデータを受け取っている期間に、外部 MCU はそれと並行して別のコマンドを IC1 に送信することができます。この新しいコマンドは、IC1 のシフトレジスタ内にある直前のデータを上書きします。NCS が Lo の期間中、IC1~IC8 が各々の IC に対するコマンドを受け取るまで、データはデジチェーン接続全体を通して伝搬します。各々の IC のシフトレジスタに格納されたコマンドは、NCS の立ち上がりで実行されます。

本 IC を 8 個デジチェーン接続する場合、NCS の Lo 期間は 8 フレーム分の長さになります。

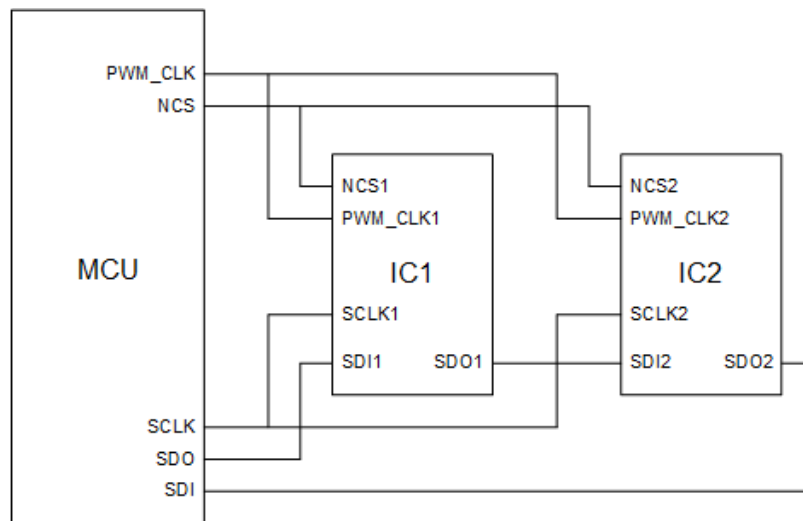


図 7.29 2IC のデジチェーン接続例

注：ブロック図内の機能ブロック/回路などは機能を説明する為、一部省略、簡素化している場合があります。

● READ コマンド通信タイミング：2IC のシリアル(デジチェーン)接続の場合

- NCS の立ち上がりで 2IC 分のコマンドが確定します。
- 通信クロック (SCLK) が 40 クロック以上入ってきた時、IC1 に入力されたデータは IC1 の SDO からシフトアウトされ、IC2 の SDI に入力されます。80bit 入力された時点で IC1 に READ コマンド (・2), IC2 に READ コマンド (・1) が格納され NCS の立ち上がりで確定します。
- 次のコマンド送信 (Command N+1) 時、外部 MCU から READ コマンド (Command N) に対応する 80bit 分の READ データが送信されます。(・1) に対する応答が (・3), (・2) に対する応答が (・4) となります。

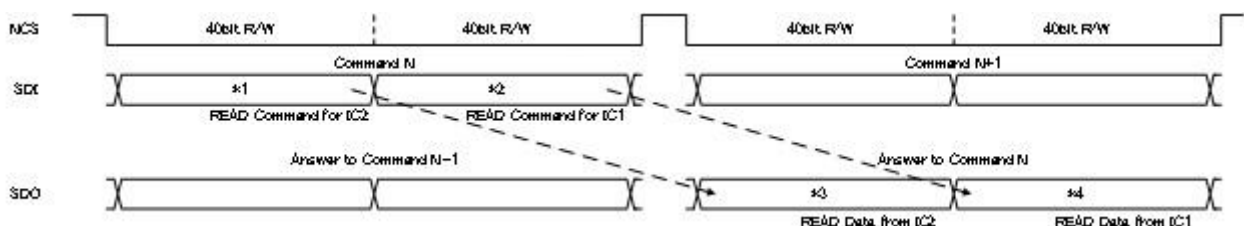


図 7.30 2IC デジチェーン接続 READ タイミング

注：本仕様書で使用しているタイミングチャートは機能・動作を説明するためのもので、一部省略/簡略している場合があります。

- WRITE コマンド通信タイミング：2IC のシリアル(デジチェーン)接続の場合
 - NCS の立ち上がりで 2IC 分のコマンドが確定します。
 - 通信クロック (SCLK) が 40 クロック以上入ってきた時、IC1 に入力されたデータは IC1 の SDO からシフトアウトされ、IC2 の SDI に入力されます。80bit 入力された時点で IC1 に WRITE コマンド(・2), IC2 に WRITE コマンド(・1)が格納され NCS の立ち上がりで 2IC 分のコマンドが確定し、データを書き込みます。
 - 次のコマンド送信(Command N+1)時、外部 MCU からの WRITE コマンド(Command N)に対応する 80bit 分のデータ(WRITE したデータ含む)が送信されます。(・1)に対する応答が(・3), (・2)に対する応答が(・4)となります。

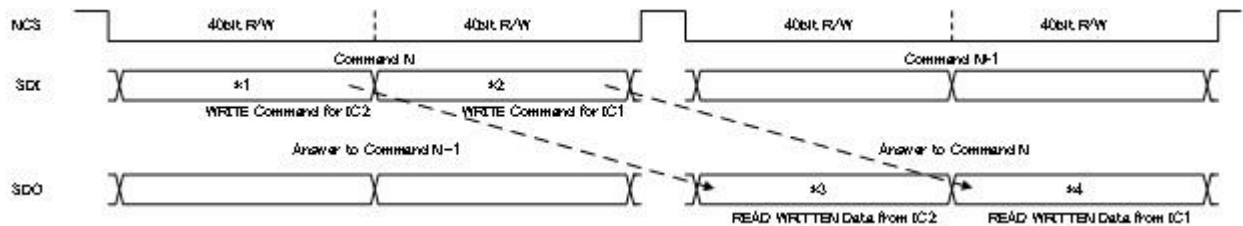


図 7.31 2IC デジチェーン接続 WRITE タイミング

注：本仕様書で使用しているタイミングチャートは機能・動作を説明するためのもので、一部省略/簡略している場合があります。

7.12.3. SPI 通信によるモーター制御機能

ISEL1/ISEL2 端子="H" (VCC へ接続) にして SPI モーター駆動モードを設定した場合に、SPI 通信によるモーター制御が可能となります。

ISEL1/ISEL2 端子の設定 ("H" or "L") 状態は、アドレス $ADR[38:32]=0x01$ の STATUS1 レジスターより読み出すことができます。

7.12.3.1. ISEL1/ISEL2 端子="H"時の動作

- SPI 通信によるモーター制御：有効
アドレス $ADR[38:32]=0x06, 0x07, 0x08, 0x09$ の CONFIG3/4/5/6 レジスターに書き込んだデータで駆動します。表 7.19 参照ください。
- PWM1/2/3/4 端子入力：無効
入力信号があっても受け付けません。
- 出力 Dr 回路 (IC 内部回路) 用クロック：有効
外部入力クロック (PWM_CLK 端子への入力) を選択します。各種異常検出回路は内蔵クロックを使用します。フィルター時間が外部クロックで変わらないようにするためです。
- PWM_CLK 端子入力クロック異常検出：有効
PWM_CLK 端子入力クロック停止時は内蔵クロックに切り替えて動作します。PWM_CLK 端子入力クロック異常を SPI で MCU へ通知します。外部クロックから内蔵クロックに切り替わった時、源発振 16MHz の 8 分周回路 2MHz にて、CONFIG3/4/5/6 レジスターの設定を引き継いで、出力 (OUT1/2, OUT3/4) を駆動します。

7.12.3.2. ISEL1/ISEL2 端子="L"時の動作

- SPI 通信によるモーター制御：無効
アドレス $ADR[38:32]=0x06,0x07,0x08,0x09$ の $CONFIG3/4/5/6$ レジスタに書き込んだデータは無効です。
 $WRITE$ が実行された時はデータ破棄し、書き換わらないようにします。
初期値：All"0"のままです。
- PWM1/2/3/4 端子入力：有効
入力信号に従って出力 (OUT1/2, OUT3/4) を駆動します。
- 出力 Dr 回路 (IC 内部回路) 用クロック：無効
外部入力クロック (PWM_CLK 端子への入力) は使用しません。
- PWM_CLK 端子入力クロック異常検出：有効
ISEL1/ISEL2 端子="L"の場合は、PWM_CLK 端子を GND へ接続して使用してください。
PWM_CLK 端子入力クロック異常を検出しますが、そのステータスは無視してください。

7.12.3.3. PWM_CLK 端子による外部クロック供給

PWM_CLK 端子に、外部より PWM 周波数の基準クロックが供給されます。

PWM_CLK 端子に外部供給された PWM 周波数の基準クロックより、SPI 通信で接続 (パラレルまたはデジタイゼーション) された各 IC の PWM 制御クロック周波数を生成します。

各 Ch (Ch1, Ch2) の PWM 制御クロック周波数は、SPI 通信にて CONFIG レジスタの設定より選択できます。

7.12.3.4. SPI 通信によるモーター動作設定

アドレス $ADR[38:32]=0x08,0x09$ に、モーター動作設定 (正転/逆転/ブレーキ/出力 OFF(Hi-Z)) と駆動周期設定と Duty ON 期間設定 (PWM Duty ON 区間) を書き込みます。

CONFIG5/6 データ $DATA[31:30]$ を設定することで、モーター動作を選択します。

CONFIG5/6 データ $DATA[29:19]$ を設定することで、PWM 駆動周期を設定します。

CONFIG5/6 データ $DATA[18:8]$ を設定することで、データ $DATA[29:19]$ で設定した PWM 駆動周期に対する Duty ON 期間を設定し PWM Duty ON 区間とします。

アドレス $ADR[6:0]=0x04/0x05$ に、PWM Duty OFF 区間の下側回生または上側回生の設定を書き込みます。

CONFIG1/2 データ $DATA[20]$ を設定することで、PWM Duty OFF 区間の下側回生または上側回生を選択します。

7.12.3.5. SPI 通信によるモーター動作制御の各設定の更新タイミング

＊ SPI 受信後、次の PWM 周期のタイミングで更新可能な設定は以下の通りです。

- ベース周波数設定
- ON 遅延時間設定
- Duty ON 期間設定
- 駆動周期設定
- モーター動作設定
 - 正転⇔逆転
 - 正転／逆転⇒ブレーキの動作設定

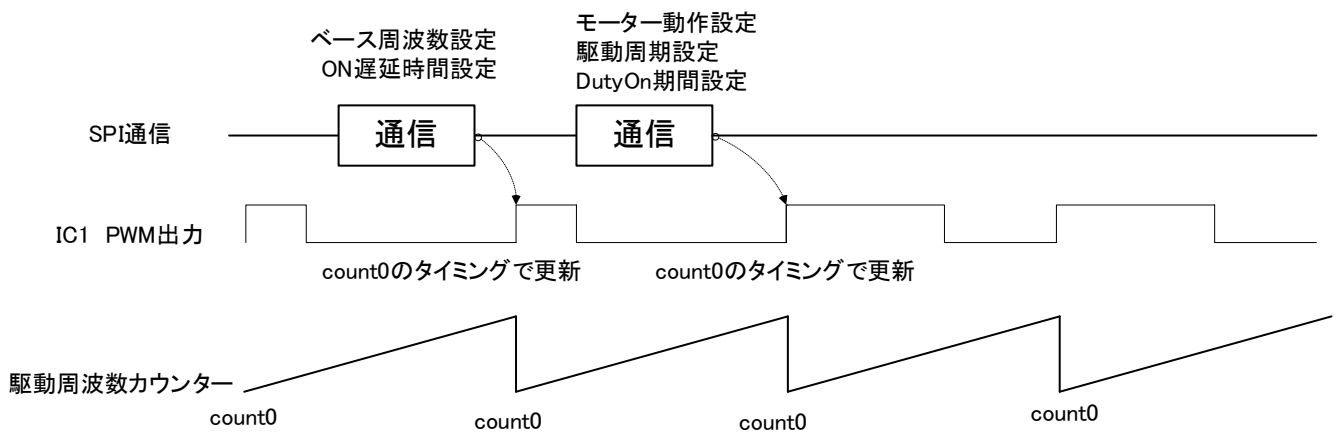


図 7.32 SPI 通信によるモーター動作制御 SPI 設定更新タイミング 1

注：ブレーキ／出力 OFF(Hi-Z)⇒正転／逆転の動作設定と出力 OFF(Hi-Z)の動作設定は、SPI 受信後、すなわち、NCS の立ち上がり後 1000ns 以内のタイミング（表 10.11 SPI 通信 電気的特性 参照）で設定が更新され、次の PWM 周期タイミングを待たずに PWM 出力に反映されます。

7.12.3.6. 複数の H ブリッジ使用(デジーチェーン接続)時の ON 遅延時間

複数の H ブリッジをデジーチェーン接続して SPI 通信によるモーター制御で使用する場合、PWM Duty ON タイミングが全て同時に ON にならないように、SPI 通信で ON 遅延時間を設定します。

ON 遅延時間の算出式は以下のとおり。

$$\text{式 7.1) } \text{ON 遅延時間} = (1/\text{fdiv}) \times \text{ON 遅延時間設定レジスター値}$$

fdiv：ベース周波数=外部クロック周波数 × ベース周波数レジスター設定値（分周比）

- ON 遅延時間設定レジスター値 ≤ 駆動周期設定レジスター値
- ON 遅延時間設定レジスター値 = 駆動周期設定レジスター値の場合は、駆動周期 1 周期分遅延します。

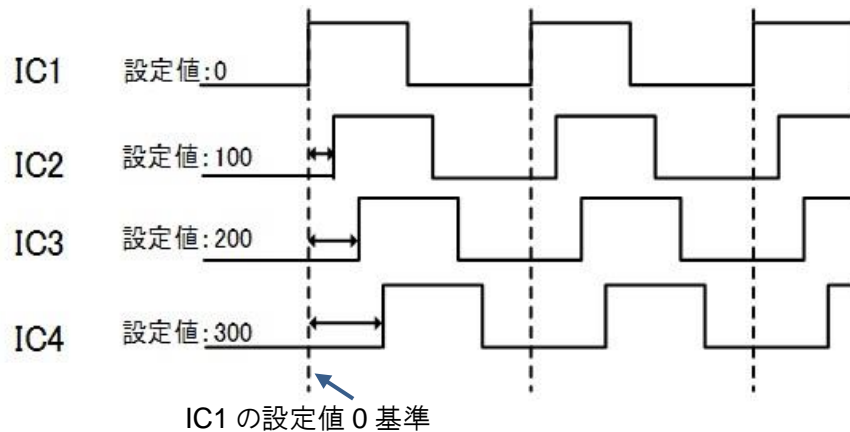


図 7.33 複数の H ブリッジ使用時の ON 遅延時間タイミング

7.12.4. PWM_CLK 端子入力クロック異常検出

PWM_CLK 端子に入力される外部クロックが停止したことを監視する機能を内蔵しています。PWM_CLK (2 MHz) が 8 μ s (typ.) の期間停止すると、外部クロックが停止したと判定します。本機能は、VCC 電源が起動し内部ロジックのリセット解除後に監視を開始します。

PWM_CLK を使用しない場合、すなわち、PWM_CLK 端子に外部クロック (2 MHz) が入力されない場合は、正常なモーター動作中も、異常検出フラグ “1” が SPI レジスタ (STATUS1 DATA[12]) に立った状態になります。

7.12.5. SPI 通信途絶検出

本 IC は、SPI 通信が途中で途絶したことを監視する機能を内蔵しています。SPI 通信途絶判定時間は SPI で設定し、IC 側で監視します。また、SPI 通信途絶検出後の IC 動作は、“直前の動作を継続する” または “出力 (OUT1/2, OUT3/4) OFF (Hi-Z) する” を SPI の設定で選択できます。

SPI 通信途絶判定時間の設定、SPI 通信途絶後の IC 動作選択の設定は、表 7.19 SPI レジスタマップを参照してください。

また、SPI 通信途絶検出時、DIAG 端子から “L” を出力します。SPI 通信が正常に復帰すると、DIAG 端子も “L” 出力から “H” 出力へ自動復帰します。ただし、SPI 通信途絶検出した場合、SPI の異常 bit はラッチ (1WC) します。

7.12.6. PWM 入力モーター駆動と SPI によるモーター駆動が混在するデジチェーン接続

デジチェーンで接続された各 IC のモーター制御は、PWM 入力モーター駆動と SPI によるモーター駆動が混在可能です。PWM 入力モーター駆動と SPI によるモーター駆動がデジチェーン接続で混在する場合は、ISEL1/ISEL2 端子の設定と PWM_CLK 端子処理を図 7.31 のようにします。

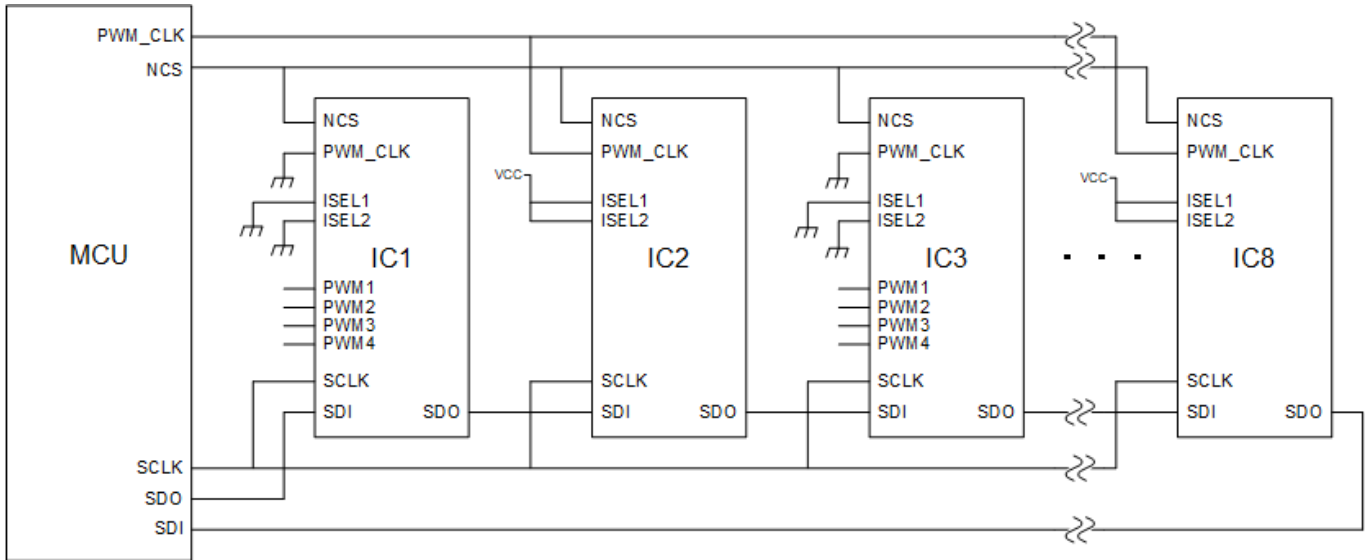


図 7.34 PWM 入力モーター駆動と SPI によるモーター駆動が混在するデジチェーン接続 例

注：ブロック図内の機能ブロック／回路などは機能を説明する為、一部省略、簡素化している場合があります。

- デジチェーン接続に PWM1/2 制御と SPI によるモーター動作制御が混在（図 7.34）
- ISEL1 端子=L：PWM1/2 制御、ISEL1 端子=H：SPI によるモーター動作制御
- PWM1/2/3/4 制御（ISEL1/ISEL2=L）の IC は PWM_CLK 入力せず（GND 接続）、飛ばして配線します。

7.12.7.1. SPI DATA[31:8]一覧

表 7.20 STATUS1 (ADR[38:32]:0x01)

Bit	NAME	INIT (初期値)	Command (R/W)	Description
31	ISEL1 端子状態検出	0	R	ISEL1 端子の状態読み出し 0:L(GND 接続) 1:H(VCC 接続)
30	ISEL2 端子状態検出	0	R	ISEL2 端子の状態読み出し 0:L(GND 接続) 1:H(VCC 接続)
29 28	OSEL1/OSEL2 端子状態検出	0 0	R R	OSEL1/OSEL2 端子の状態読み出し 00:OSEL1/2=L/L(2ch 結合モード:OSEL1/2ともに GND 接続) 01:OSEL1/2=L/H(2ch モード:OSEL1=GND、OSEL2=VCCに接続) 10:OSEL1/2=H/L(Half モード:OSEL1=VCC、OSEL2=GNDに接続) 11:OSEL1/2=H/H(禁止モード:全出力 OFF(Hi-Z)にラッチする)
27	初期診断・EN 診断 エラー (VBAT 低電圧)	1	R	VBAT 低電圧検出回路の初期診断・EN 診断のエラー検出 (VBAT 低電圧検出回路の閾値が異常の場合) 0:未検出 1:検出
26	初期診断・EN 診断 スタート異常 (VBAT 低電圧)	1	R	VBAT 低電圧検出回路の初期診断・EN 診断のスタート異常 (VBAT 低電圧検出回路が正常値(未検出状態)にならずスタートしない場合) 0:未検出 1:検出
25	初期診断・EN 診断 エラー (VCC 低電圧)	1	R	VCC 低電圧検出回路の初期診断・EN 診断のエラー検出 (VCC 低電圧検出回路の閾値が異常の場合) 0:未検出 1:検出
24	初期診断・EN 診断 スタート異常 (VCC 低電圧)	1	R	VCC 低電圧検出回路の初期診断・EN 診断のスタート異常 (VCC 低電圧検出回路が正常値(未検出状態)にならずスタートしない場合) 0:未検出 1:検出
23	初期診断・EN 診断 エラー (過熱検出)	1	R	過熱検出回路の初期診断・EN 診断のエラー検出 (過熱検出回路の閾値が異常の場合) 0:未検出 1:検出
22	初期診断・EN 診断 スタート異常 (過熱検出)	1	R	過熱検出回路の初期診断・EN 診断のスタート異常 (過熱検出回路が正常値(未検出状態)にならずスタートしない場合) 0:未検出 1:検出
21	初期診断・EN 診断 Ch1 側の診断結果	1	R	Ch1(OUT1/2)側の初期診断・EN 診断の診断とスタート異常の結果(過電流検出・動作時/非動作時負荷オープン検出回路の診断結果) 0:未検出 1:STATUS2の診断結果のいずれかのビットに異常発生
20	初期診断・EN 診断 Ch2 側の診断結果	1	R	Ch2(OUT3/4)側の初期診断・EN 診断の診断とスタート異常の結果(過電流検出・動作時/非動作時負荷オープン検出回路の診断結果) 0:未検出 1:STATUS3の診断結果のいずれかのビットに異常発生
19	過熱検出	0	R	IC の過熱を検出 0:未検出 1:検出
18	Ch1 非動作時負荷オープン検出	0	R	Ch1(OUT1/2)側の非動作時負荷オープンを検出 0:未検出 1:検出
17	Ch2 非動作時負荷オープン検出	0	R	Ch2(OUT3/4)側の非動作時負荷オープンを検出 0:未検出 1:検出
16	SPI 通信途絶検出	0	R (1WC)	SPI 通信途絶を検出 0:未検出 1:検出
15	SPI 通信 CRC エラー検出	0	R (1WC)	SPI 通信 CRC エラーを検出 0:未検出 1:検出
14	SPI 通信 SCLK クロック数 異常検出	0	R (1WC)	SPI 通信 SCLK クロック数異常を検出 0:未検出 1:検出

13	SPI 通信異常アドレス検出	0	R (1WC)	SPI 通信異常アドレスを検出 0:未検出 1:検出
12	外部クロック異常検出 (PWM_CLK 入力)	0	R (1WC)	外部クロックの異常(停止)を検出 0:未検出 1:検出
11	VBAT 低電圧検出	0	R	VBAT 低電圧異常を検出 0:未検出 1:検出
10	VCC 低電圧検出	0	R (1WC)	VCC 低電圧異常を検出 0:未検出 1:検出
9	Ch1 側の状態	0	R	Ch1(OUT1/2)側の状態 (過電流検出・動作時負荷オープン検出回路の検出状態) 0:未検出 1:STATUS2 [19:15] のいずれかのビットに異常発生
8	Ch2 側の状態	0	R	Ch2(OUT3/4)側の状態 (過電流検出・動作時負荷オープン検出回路の検出状態) 0:未検出 1:STATUS3 [19:15] のいずれかのビットに異常発生

表 7.21 STATUS2 (ADR[38:32] : 0x02)

Bit	NAME	INIT (初期値)	Command (R/W)	Description
31	-	0	R	-
30	-	0	R	-
29	-	0	R	-
28	-	0	R	-
27	初期診断・EN 診断 エラー (Ch1 過電流検出)	1	R	Ch1(OUT1/2)側の過電流検出回路の初期診断・EN 診断のエラー検出(過電流検出回路の閾値が異常の場合) 0:未検出 1:検出
26	初期診断・EN 診断 スタート異常 (Ch1 過電流検出)	1	R	Ch1(OUT1/2)側の過電流検出回路の初期診断・EN 診断のスタート異常(過電流検出回路が正常値(未検出状態)にならずスタートしない場合) 0:未検出 1:検出
25	-	0	R	-
24	-	0	R	-
23	初期診断・EN 診断 エラー (Ch1 動作時負荷オープン検出)	1	R	Ch1(OUT1/2)側の動作時負荷オープン検出回路の初期診断・EN 診断のエラー検出(動作時負荷オープン検出回路の閾値が異常の場合) 0:未検出 1:検出
22	初期診断・EN 診断 スタート異常 (Ch1 動作時負荷オープン検出)	1	R	Ch1(OUT1/2)側の動作時負荷オープン検出回路の初期診断・EN 診断のスタート異常(動作時負荷オープン検出回路が正常値(未検出状態)にならずスタートしない場合) 0:未検出 1:検出
21	初期診断・EN 診断 エラー (Ch1 非動作時負荷オープン検出)	1	R	Ch1(OUT1/2)側の非動作時負荷オープン検出回路の初期診断・EN 診断のエラー検出(非動作時負荷オープン検出回路の閾値が異常の場合) 0:未検出 1:検出
20	初期診断・EN 診断 スタート異常 (Ch1 非動作時負荷オープン検出)	1	R	Ch1(OUT1/2)側の非動作時負荷オープン検出回路の初期診断・EN 診断のスタート異常(非動作時負荷オープン検出回路が正常値(未検出状態)にならずスタートしない場合) 0:未検出 1:検出
19	OUT1 Hi-side 過電流検出 (地絡検出)	0	R	OUT1 Hi-side 過電流を検出(地絡を検出) 0:未検出 1:検出
18	OUT2 Hi-side 過電流検出 (地絡検出)	0	R	OUT2 Hi-side 過電流を検出(地絡を検出) 0:未検出 1:検出
17	OUT1 Lo-side 過電流検出 (天絡検出)	0	R	OUT1 Lo-side 過電流を検出(天絡を検出) 0:未検出 1:検出
16	OUT2 Lo-side 過電流検出 (天絡検出)	0	R	OUT2 Lo-side 過電流を検出(天絡を検出) 0:未検出 1:検出
15	Ch1 動作時負荷オープン検出	0	R	Ch1(OUT1/2)側の動作時負荷オープンを検出 0:未検出 1:検出
14	-	0	R	-
13	-	0	R	-
12	-	0	R	-
11	-	0	R	-
10	-	0	R	-
9	-	0	R	-
8	-	0	R	-

表 7.22 STATUS3 (ADR[38:32]:0x03)

Bit	NAME	INIT (初期値)	Command (R/W)	Description
31	-	0	R	-
30	-	0	R	-
29	-	0	R	-
28	-	0	R	-
27	初期診断・EN 診断 エラー (Ch2 過電流検出)	1	R	Ch2(OUT3/4)側の過電流検出回路の初期診断・EN 診断のエラー検出(過電流検出回路の閾値が異常の場合) 0:未検出 1:検出
26	初期診断・EN 診断 スタート異常 (Ch2 過電流検出)	1	R	Ch2(OUT3/4)側の過電流検出回路の初期診断・EN 診断のスタート異常(過電流検出回路が正常値(未検出状態)にならずスタートしない場合) 0:未検出 1:検出
25	-	0	R	-
24	-	0	R	-
23	初期診断・EN 診断 エラー (Ch2 動作時負荷オープン検出)	1	R	Ch2(OUT3/4)側の動作時負荷オープン検出回路の初期診断・EN 診断のエラー検出(動作時負荷オープン検出回路の閾値が異常の場合) 0:未検出 1:検出
22	初期診断・EN 診断 スタート異常 (Ch2 動作時負荷オープン検出)	1	R	Ch2(OUT3/4)側の動作時負荷オープン検出回路の初期診断・EN 診断のスタート異常(動作時負荷オープン検出回路が正常値(未検出状態)にならずスタートしない場合) 0:未検出 1:検出
21	初期診断・EN 診断 エラー (Ch2 非動作時負荷オープン検出)	1	R	Ch2(OUT3/4)側の非動作時負荷オープン検出回路の初期診断・EN 診断のエラー検出(非動作時負荷オープン検出回路の閾値が異常の場合) 0:未検出 1:検出
20	初期診断・EN 診断 スタート異常 (Ch2 非動作時負荷オープン検出)	1	R	Ch2(OUT3/4)側の非動作時負荷オープン検出回路の初期診断・EN 診断のスタート異常(非動作時負荷オープン検出回路が正常値(未検出状態)にならずスタートしない場合) 0:未検出 1:検出
19	OUT3 Hi-side 過電流検出 (地絡検出)	0	R	OUT3 Hi-side 過電流を検出(地絡を検出) 0:未検出 1:検出
18	OUT4 Hi-side 過電流検出 (地絡検出)	0	R	OUT4 Hi-side 過電流を検出(地絡を検出) 0:未検出 1:検出
17	OUT3 Lo-side 過電流検出 (天絡検出)	0	R	OUT3 Lo-side 過電流を検出(天絡を検出) 0:未検出 1:検出
16	OUT4 Lo-side 過電流検出 (天絡検出)	0	R	OUT4 Lo-side 過電流を検出(天絡を検出) 0:未検出 1:検出
15	Ch2 動作時負荷オープン 検出	0	R	Ch2(OUT3/4)側の動作時負荷オープンを検出 0:未検出 1:検出
14	-	0	R	-
13	-	0	R	-
12	-	0	R	-
11	-	0	R	-
10	-	0	R	-
9	-	0	R	-
8	-	0	R	-

表 7.23 CONFIG1 (ADR[38:32] : 0x04)

Bit	NAME	INIT (初期値)	Command (R/W)	Description	
31	-	0	R	-	
30	-	0	R	-	
29	-	0	R	-	
28	-	0	R	-	
27	-	0	R	-	
26	-	0	R	-	
25	-	0	R	-	
24	-	0	R	-	
23	-	0	R	-	
22	Ch1 非動作時負荷オープン 検出時間設定	0	R/W	Ch1(OUT1/2)側の非動作時負荷オープン の 1 ステップごとの時間の設定 00:100 μs 01:50 μs 10:500 μs 11:- 注 Ch1 の検出時間の合計は上記時間×4 です。	
21		0	R/W		
20	Ch1 PWM Duty OFF 区間 下側再生・上側再生設定	0	R/W	Ch1(OUT1/2)側の PWM Duty OFF 区間の下側再生または上側再生を設定 0:下側再生 1:上側再生	
19	VBAT 低電圧解除 遅延時間 (Ch1&Ch2 共通)	0	R/W	VBAT 低電圧解除時の遅延時間(デジタルフィルタ)の設定 (Ch1(OUT1/2)&Ch2(OUT3/4)共通) 0:0 μs(フィルタなし) 1:100 μs	
18	Ch1 電流リミットしきい値上限値	0	R/W	Ch1(OUT1/2)側の電流リミットしきい値 上限値の設定 0:6.5 A 1:4.6 A	
17	Ch1 電流リミットしきい値下限値	0	R/W	Ch1(OUT1/2)側の電流リミットしきい値 下限値の設定 0:上限値 - 0.25A 1:上限値 - 0.5 A	
16	Ch1 動作時負荷オープン 検出しきい値設定	0	R/W	Ch1(OUT1/2)側の動作時負荷オープン検出しきい値の設定 CM1 端子に 220Ω の抵抗が接続される場合 00:200 mA 01:100 mA 10:300 mA 11:200 mA	
15		0	R/W		
14	Ch1 SR モード	SR2	0	R/W	Ch1(OUT1/2)側の SR モードの設定 000: 電圧 SR Normal(制御 OFF, 17.50 V/μs(設計値)) 001: 電圧 SR Slow1(1.09 V/μs(設計値)) 010: 電圧 SR Slow2(2.19 V/μs(設計値)) 011: 電圧 SR Slow3(4.38 V/μs(設計値)) 100: 電圧 SR Slow4(8.75 V/μs(設計値)) 101: 電圧 SR Fast2(21.88 V/μs(設計値)) 110: 電圧 SR Fast1(26.25 V/μs(設計値)) 111: 電圧 SR Normal(制御 OFF, 17.50 V/μs(設計値))
13		SR1	0	R/W	
12		SR0	0	R/W	
11	Ch1 過電流検出モード (ラッチ or 自動復帰)	0	R/W	Ch1(OUT1/2)側の過電流検出モードの設定 0:過電流検出ラッチモード 1:自動復帰モード	
10	SPI 通信途絶判定時間 設定(Ch1&Ch2 共通)	0	R/W	Ch1(OUT1/2) & Ch2(OUT3/4)の SPI 通信途絶判定時間の設定 00:10 ms 01:100 ms 10:1 s 11:途絶判定無効	
9		0	R/W		
8	SPI 通信途絶時 動作モード設定 (Ch1&Ch2 共通)	0	R/W	Ch1(OUT1/2) & Ch2(OUT3/4)の SPI 通信途絶判定時の動作の設定 0:出力(OUT1/2, OUT3/4)OFF(Hi-Z) 1:直前の動作継続	

表 7.24 CONFIG2 (ADR[38:32]:0x05)

Bit	NAME	INIT (初期値)	Command (R/W)	Description	
31	-	0	R	-	
30	-	0	R	-	
29	-	0	R	-	
28	-	0	R	-	
27	-	0	R	-	
26	-	0	R	-	
25	-	0	R	-	
24	-	0	R	-	
23	-	0	R	-	
22	Ch2 非動作時負荷オープン 検出時間設定	0	R/W	Ch2(OUT3/4)側の非動作時負荷オープン の 1 ステップごとの時間の設定 0: 100 μs 01: 50 μs 10: 500 μs 11: - 注 Ch2の検出時間の合計は上記時間×4 です。	
21		0	R/W		
20	Ch2 PWM Duty OFF 区間 下側回生・上側回生設定	0	R/W	Ch2(OUT3/4)側の PWM Duty OFF 区間の下側回生または上側回生を設定 0: 下側回生 1: 上側回生	
19	-	0	R	-	
18	Ch2 電流リミットしきい値上限値	0	R/W	Ch2(OUT3/4)側の電流リミットしきい値 上限値の設定 0: 6.5 A 1: 4.6 A	
17	Ch2 電流リミットしきい値下限値	0	R/W	Ch2(OUT3/4)側の電流リミットしきい値 下限値の設定 0: 上限値 - 0.25 A 1: 上限値 - 0.5 A	
16	Ch2 動作時負荷オープン 検出しきい値設定	0	R/W	Ch2(OUT3/4)側の動作時負荷オープン検出しきい値の設定 CM2 端子に 220 Ω の抵抗が接続される場合 00: 200 mA 01: 100 mA 10: 300 mA 11: 200 mA	
15		0	R/W		
14	Ch2 SR モード	SR2	0	R/W	Ch2(OUT3/4)側の SR モードの設定 000: 電圧 SR Normal(制御 OFF, 17.50 V/μs(設計値)) 001: 電圧 SR Slow1(1.09 V/μs(設計値)) 010: 電圧 SR Slow2(2.19 V/μs(設計値)) 011: 電圧 SR Slow3(4.38 V/μs(設計値)) 100: 電圧 SR Slow4(8.75 V/μs(設計値)) 101: 電圧 SR Fast2(21.88 V/μs(設計値)) 110: 電圧 SR Fast1(26.25 V/μs(設計値)) 111: 電圧 SR Normal(制御 OFF, 17.50 V/μs(設計値))
13		SR1	0	R/W	
12		SR0	0	R/W	
11	Ch2 過電流検出モード (ラッチ or 自動復帰)	0	R/W	Ch2(OUT3/4)側の過電流検出モードの設定 0: 過電流検出ラッチモード 1: 自動復帰モード	
10	-	0	R	-	
9	-	0	R	-	
8	-	0	R	-	

表 7.25 CONFIG3 (ADR[38:32] : 0x06)

Bit	NAME	INIT (初期値)	Command (R/W)	Description
31	Ch1 ベース周波数 設定	0	R/W	Ch1(OUT1/2)側のベース周波数の設定。外部入力クロックに対する分周比の 設定 00:1/1 分周 01:1/2 分周 10:1/4 分周 11:1/20 分周
30		0	R/W	
29	-	0	R	-
28	-	0	R	-
27	-	0	R	-
26	-	0	R	-
25	-	0	R	-
24	-	0	R	-
23	-	0	R	-
22	-	0	R	-
21	-	0	R	-
20	-	0	R	-
19	-	0	R	-
18	Ch1 ON 遅延時間設定 (カウンター値: 0~2047)	0	R/W	Ch1(OUT1/2)側の SPI 制御によるモーター駆動時の ON 遅延時間設定
17		0	R/W	
16		0	R/W	
15		0	R/W	
14		0	R/W	
13		0	R/W	
12		0	R/W	
11		0	R/W	
10		0	R/W	
9		0	R/W	
8		0	R/W	

表 7.26 CONFIG4 (ADR[38:32] : 0x07)

Bit	NAME	INIT (初期値)	Command (R/W)	Description
31	Ch2 ベース周波数 設定	0	R/W	Ch2(OUT3/4)側のベース周波数の設定。外部入力クロックに対する分周比の 設定 00: 1/1 分周 01: 1/2 分周 10: 1/4 分周 11: 1/20 分周
30		0	R/W	
29	-	0	R	-
28	-	0	R	-
27	-	0	R	-
26	-	0	R	-
25	-	0	R	-
24	-	0	R	-
23	-	0	R	-
22	-	0	R	-
21	-	0	R	-
20	-	0	R	-
19	-	0	R	-
18	Ch2 ON 遅延時間設定 (カウンター値: 0~2047)	0	R/W	Ch2(OUT3/4)側の SPI 制御によるモーター駆動時の ON 遅延時間設定
17		0	R/W	
16		0	R/W	
15		0	R/W	
14		0	R/W	
13		0	R/W	
12		0	R/W	
11		0	R/W	
10		0	R/W	
9		0	R/W	
8	0	R/W		

表 7.27 CONFIG5 (ADR[38:32] : 0x08)

Bit	NAME	INIT (初期値)	Command (R/W)	Description
31 30	Ch1 モーター動作設定 (正転/逆転/ブレーキ /出力 OFF(Hi-Z))	0 0	R/W R/W	Ch1(OUT1/2)側のモーター動作の設定 00:出力 OFF(Hi-Z) 01:正転 10:逆転 11:ブレーキ(下側 or 上側は CONFIG1 bit20 との組合せ)
29 28 27 26 25 24 23 22 21 20 19	Ch1 駆動周期設定 (カウンター値: 0~2047)	0 0 0 0 0 0 0 0 0 0 0	R/W R/W R/W R/W R/W R/W R/W R/W R/W R/W R/W	Ch1(OUT1/2)側の SPI 制御によるモーター駆動時の駆動周期の設定 駆動周波数 fpwm の算出式は以下のとおり。 fpwm= fdiv ÷(駆動周期設定レジスター値 + 1) fdiv: ベース周波数 外部入カクロック周波数 × ベース周波数設定値(分周比)
18 17 16 15 14 13 12 11 10 9 8	Ch1 Duty ON 期間設定 (カウンター値: 0~2047)	0 0 0 0 0 0 0 0 0 0 0	R/W R/W R/W R/W R/W R/W R/W R/W R/W R/W R/W	Ch1(OUT1/2)側の SPI 制御によるモーター駆動時の PWM Duty ON 期間設定 PWM_Duty ON 区間 = Duty ON 期間設定(カウンター値) ÷(駆動周期設定(カウンター値) + 1) Duty ON 期間設定レジスター値 ≤ 駆動周期設定レジスター値 を設定します ・1)Duty ON 期間設定レジスター値 = 駆動周期設定レジスター値の場合、 PWM Duty ON 区間 100% ・2)Duty ON 期間設定レジスター値 > 駆動周期設定レジスター値の場合、 PWM Duty ON 区間 100% ・3)Duty ON 期間設定レジスター値 = 0 の場合 PWM Duty ON 区間 0%

表 7.28 CONFIG6 (ADR[38:32] : 0x09)

Bit	NAME	INIT (初期値)	Command (R/W)	Description
31 30	Ch2 モーター動作設定 (正転/逆転/ブレーキ /出力 OFF(Hi-Z))	0 0	R/W R/W	Ch2(OUT3/4)側のモーター動作の設定 00:出力 OFF(Hi-Z) 01:正転 10:逆転 11:ブレーキ(下側 or 上側は CONFIG2 bit20 との組合せ)
29 28 27 26 25 24 23 22 21 20 19	Ch2 駆動周期設定 (カウンター値: 0~2047)	0 0 0 0 0 0 0 0 0 0 0	R/W R/W R/W R/W R/W R/W R/W R/W R/W R/W R/W	Ch2(OUT3/4)側の SPI 制御によるモーター駆動時の駆動周期の設定 駆動周波数 fpwm の算出式は以下のとおり。 $fpwm = fdiv \div (\text{駆動周期設定レジスター値} + 1)$ fdiv: ベース周波数 外部入カクロック周波数 × ベース周波数設定値(分周比)
18 17 16 15 14 13 12 11 10 9 8	Duty ON 期間設定 (カウンター値: 0~2047)	0 0 0 0 0 0 0 0 0 0 0	R/W R/W R/W R/W R/W R/W R/W R/W R/W R/W R/W	Ch2(OUT3/4)側の SPI 制御によるモーター駆動時の PWM Duty ON 期間設定 PWM_Duty ON 区間 = Duty ON 期間設定(カウンター値) ÷(駆動周期設定(カウンター値) + 1) Duty ON 期間設定レジスター値 ≤ 駆動周期設定レジスター値 を設定します ・1)Duty ON 期間設定レジスター値 = 駆動周期設定レジスター値の場合、 PWM Duty ON 区間 100% ・2)Duty ON 期間設定レジスター値 > 駆動周期設定レジスター値の場合、 PWM Duty ON 区間 100% ・3)Duty ON 期間設定レジスター値 = 0 の場合 PWM Duty ON 区間 0%

表 7.29 CONFIG7 (ADR[38:32]:0x0A)

Bit	NAME	INIT (初期値)	Command (R/W)	Description
31	Ch1 過電流検出(天地絡)時 出力 OFF 解除	0	W	Ch1(OUT1/2)側の過電流検出(天地絡)時の出力 OFF(ラッチ)解除の コマンド 0:出力 OFF 解除しない 1:出力 OFF 解除する(ワンショットパルス)
30	Ch1 非動作時負荷オープン 検出実行	0	W	Ch1(OUT1/2)側の非動作時負荷オープン検出の実行コマンド 0:実行しない 1:検出実行する(ワンショットパルス)
29	Ch1 CONFIG3/CONFIG5 設定更新	0	W	Ch1(OUT1/2)側の CONFIG3/CONFIG5 の設定の更新コマンド 0:WRITE された CONFIG3/CONFIG5 のレジスターを更新し、PWM 動作 に反映 1:WRITE された CONFIG3/CONFIG5 のレジスターを維持、この Bit が 次に"0"WRITE された時にレジスターを更新し、PWM 動作に反映 なお、config7 を有効にした場合、config3、config5 の値に設定(下図参照)
28	Ch2 過電流検出(天地絡)時 出力 OFF 解除	0	W	Ch2(OUT3/4)側の過電流検出(天地絡)時の出力 OFF(ラッチ)解除の コマンド 0:出力 OFF 解除しない 1:出力 OFF 解除する(ワンショットパルス)
27	Ch2 非動作時負荷オープン 検出実行	0	W	Ch2(OUT3/4)側の非動作時負荷オープン検出の実行コマンド 0:実行しない 1:検出実行する(ワンショットパルス)
26	Ch2 CONFIG4/CONFIG6 設定更新	0	W	Ch2(OUT3/4)側の CONFIG4/CONFIG6 の設定の更新コマンド 0:WRITE された CONFIG4/CONFIG6 のレジスターを更新し、PWM 動作 に反映 1:WRITE された CONFIG4/CONFIG6 のレジスターを維持、この Bit が 次に"0"WRITE された時にレジスターを更新し、PWM 動作に反映 なお、config7 を有効にした場合、config4、config6 の値に設定(下図参照)
25	OUT1 過電流検出 (天地絡)時出力 OFF 解除 (Half モード時のみ有効)	0	W	Half モード時 OUT1 過電流検出(天地絡)時の出力 OFF(ラッチ)解除のコマンド 0:出力 OFF 解除しない 1:出力 OFF 解除する(ワンショットパルス)
24	OUT2 過電流検出 (天地絡)時出力 OFF 解除 (Half モード時のみ有効)	0	W	Half モード時 OUT2 過電流検出(天地絡)時の出力 OFF(ラッチ)解除のコマンド 0:出力 OFF 解除しない 1:出力 OFF 解除する(ワンショットパルス)
23	OUT3 過電流検出 (天地絡)時出力 OFF 解除 (Half モード時のみ有効)	0	W	Half モード時 OUT3 過電流検出(天地絡)時の出力 OFF(ラッチ)解除のコマンド 0:出力 OFF 解除しない 1:出力 OFF 解除する(ワンショットパルス)
22	OUT4 過電流検出 (天地絡)時出力 OFF 解除 (Half モード時のみ有効)	0	W	Half モード時 OUT4 過電流検出(天地絡)時の出力 OFF(ラッチ)解除のコマンド 0:出力 OFF 解除しない 1:出力 OFF 解除する(ワンショットパルス)
21	-	0	R	-
20	-	0	R	-
19	-	0	R	-
18	-	0	R	-
17	-	0	R	-
16	-	0	R	-
15	-	0	R	-
14	-	0	R	-
13	-	0	R	-
12	-	0	R	-
11	-	0	R	-
10	-	0	R	-
9	-	0	R	-
8	-	0	R	-

7.12.7.2. 2ch 結合モード(LARGE モード)時の SPI 設定レジスター(有効/無効)

2ch 結合モード (LARGE モード) 時の SPI 設定レジスターは Ch1 側の設定が有効となり、Ch1 側の SPI 設定にて出力 (OUT1/2, OUT3/4) を制御します。詳細は下表のとおり。

	NAME	Ch	SPI 通信によるモーター駆動 ISEL1=H(有効), ISEL2=Don't Care(無効)	ダイレクト PWM モーター駆動 ISEL1=L(有効), ISEL2=Don't Care(無効)
アナログパラメーター設定	CONFIG1	Ch1	有効	有効
アナログパラメーター設定	CONFIG2	Ch2	無効	無効
ロジックパラメーター設定	CONFIG3	Ch1	有効	無効
ロジックパラメーター設定	CONFIG4	Ch2	無効	無効
モーター動作指示	CONFIG5	Ch1	有効	無効
モーター動作指示	CONFIG6	Ch2	無効	無効
コマンド実行設定	CONFIG7	Ch1	有効	有効
コマンド実行設定	CONFIG7	Ch2	無効	無効

注：2ch 結合モード (LARGE モード) 時、SPI 通信の WRITE 動作は Ch2 側の SPI 設定を正常に書き込み出来ませんが、Ch2 側の設定は IC 動作 (出力の制御) に対しては無効になります。

注：2ch 結合モード (LARGE モード) 時、ISEL1 のみで駆動選択 (SPI 駆動 or ダイレクト PWM 駆動) は実施、ISEL2 は無効となります。

7.13. 電源監視機能

本 IC は、電源監視機能を内蔵しています。

7.13.1. VBAT 低電圧検出回路(図 7.35、図 7.36 参照)

VBAT 電圧が低下し低電圧検出電圧以下になった場合、OUT1/2 と OUT3/4 は、OFF(Hi-Z 状態)になります。また、チャタリングを防止するためにフィルタ(TVBAT_uv : 10.0 μs(typ.)程度)を内蔵しています。H-Bridge 回路が VBAT 低電圧検出により OFF(Hi-Z)状態中でも、VCC 電圧が VCC 低電圧 POR 電圧以上であれば、ロジック回路動作は可能です。

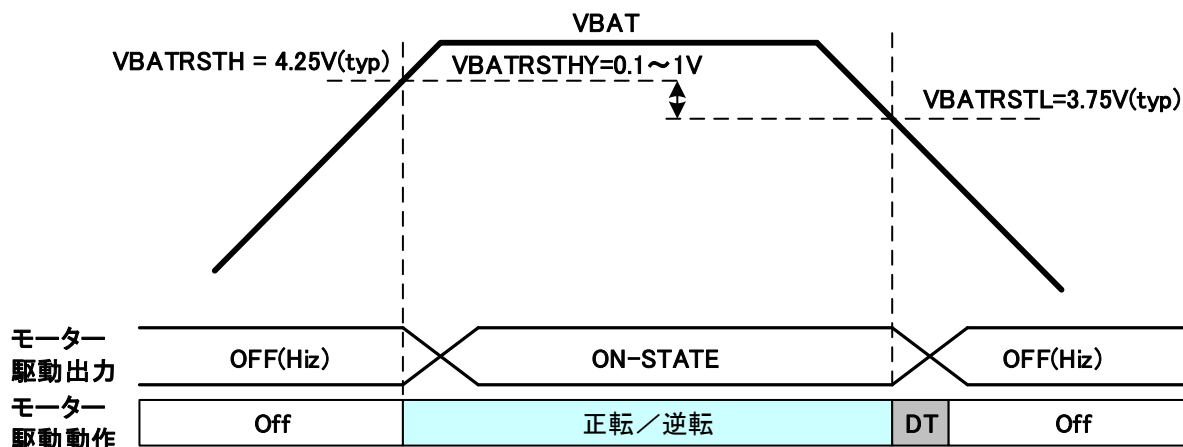


図 7.35 VBAT 低電圧検出閾値特性

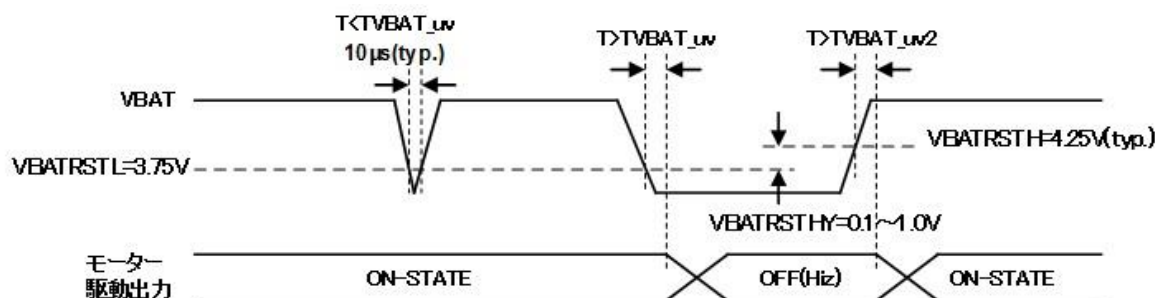


図 7.36 VBAT 低電圧検出タイミングチャート 1

過熱検出回路の検出信号は、VBAT 低電圧以下になると、VBAT 低電圧検出直前の状態 (TSD 検出 または、TSD 未検出) を保持します。また、VBAT 低電圧検出期間中は過熱検出回路の検出信号が保持されるため、VBAT 低電圧検出が解除されるまで、過熱検出回路の検出信号は変化 (検出→未検出、または、未検出→検出) しません。

注：本仕様書で使用しているタイミングチャートは機能・動作を説明するためのもので、一部省略／簡略している場合があります。

7.13.2. VCC 低電圧検出回路(図 7.37~図 7.39 参照)

VCC 電圧が低下し低電圧検出電圧以下 VCCHL(3.5 V(typ.))になった場合、OUT1/2 と OUT3/4 は、OFF(Hi-Z 状態)になります。また、チャタリングを防止するためにフィルター(2.5 ms(typ.))を内蔵しています。SPI の異常 bit は、VCC 低電圧検出動作したことをラッチします。ロジック回路については、低電圧 POR 検出以下 VCCRHL(3.07V(typ.))で RESET されます。また、チャタリングを防止するためにフィルター(13.0 μs(typ.))を内蔵しています。

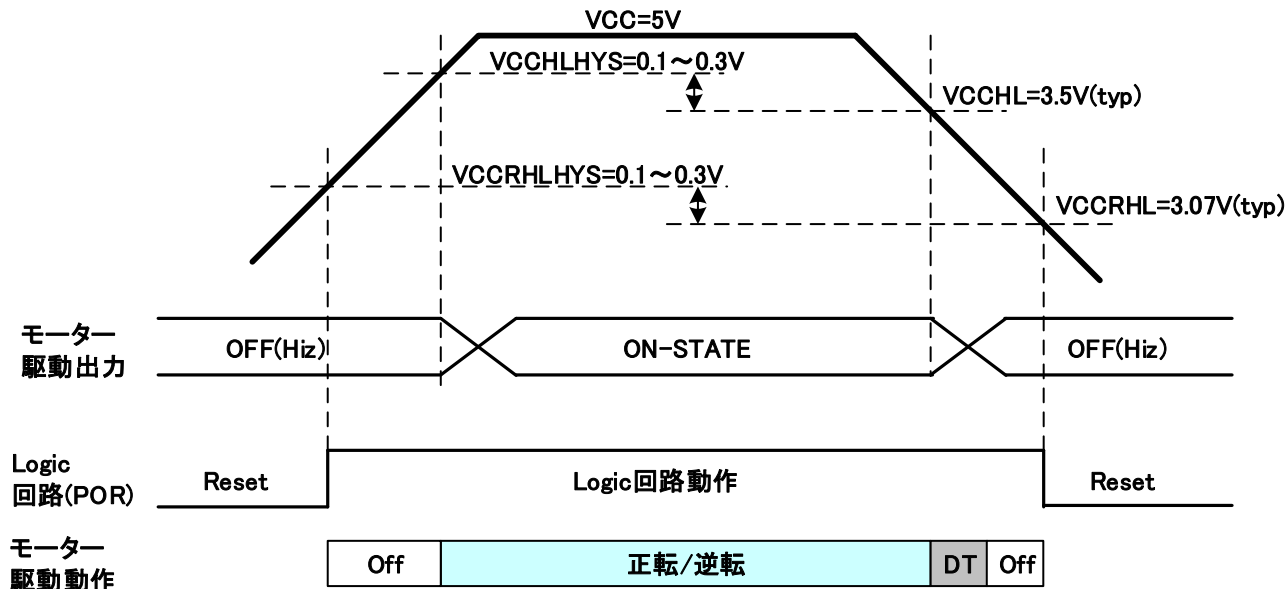


図 7.37 VCC 低電圧検出および POR しきい値特性

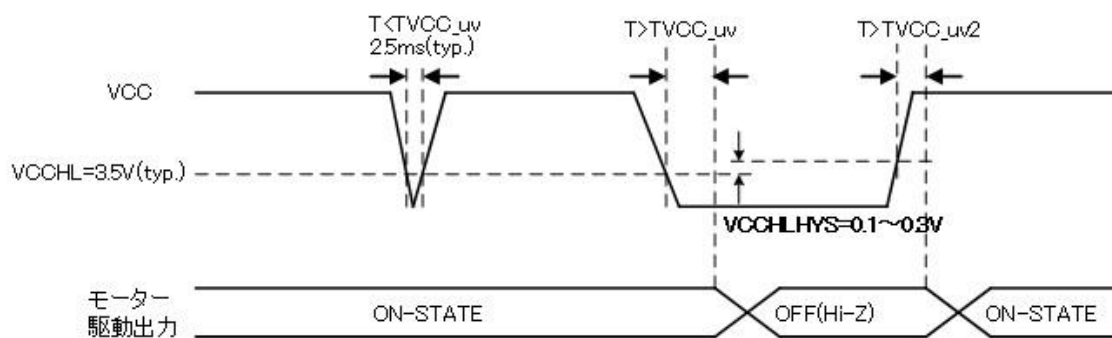


図 7.38 VCC 低電圧検出タイミングチャート 1

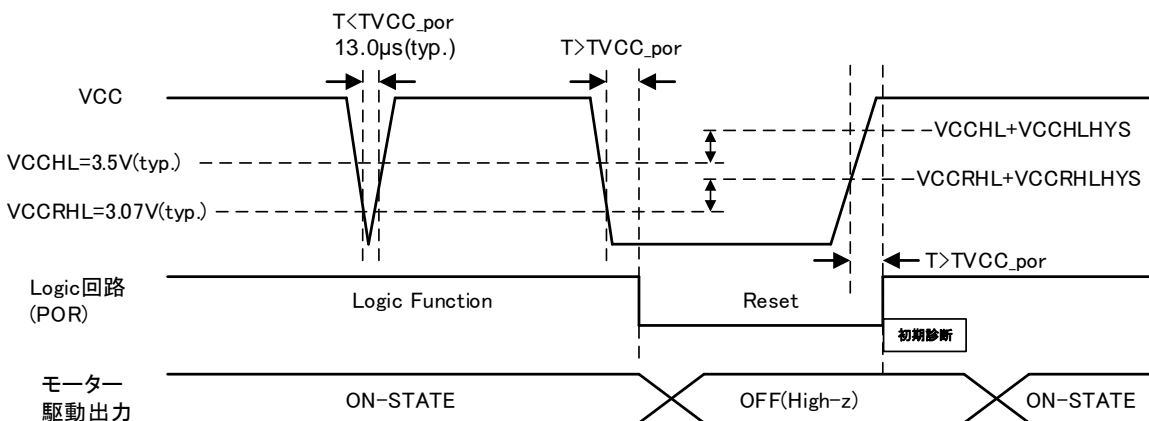


図 7.39 VCC 低電圧 POR 検出タイミングチャート 1

注：本仕様書で使用しているタイミングチャートは機能・動作を説明するためのもので、一部省略/簡略している場合があります。

7.14. 過熱検出回路(図 7.40、図 7.41)

- (1) 本 IC は、過熱検出回路を内蔵しています。TSD 以上の温度になると、正転動作／逆転動作からモーター駆動出力 OUT1/2、OUT3/4 を出力 OFF (Hi-Z 状態) にして IC を保護します。
- (2) この時 DIAG 端子から“L”を出力します。
- (3) また、過熱検出機能動作によって TSD-TSDhys 以下に温度が下がると自動復帰します。
(出力は Hi-Z 状態から、TSD-TSDhys 温度以下になると自動復帰します。)
- (4) DIAG 出力端子も“L”出力から、TSD-TSDhys 温度以下になると自動復帰します。

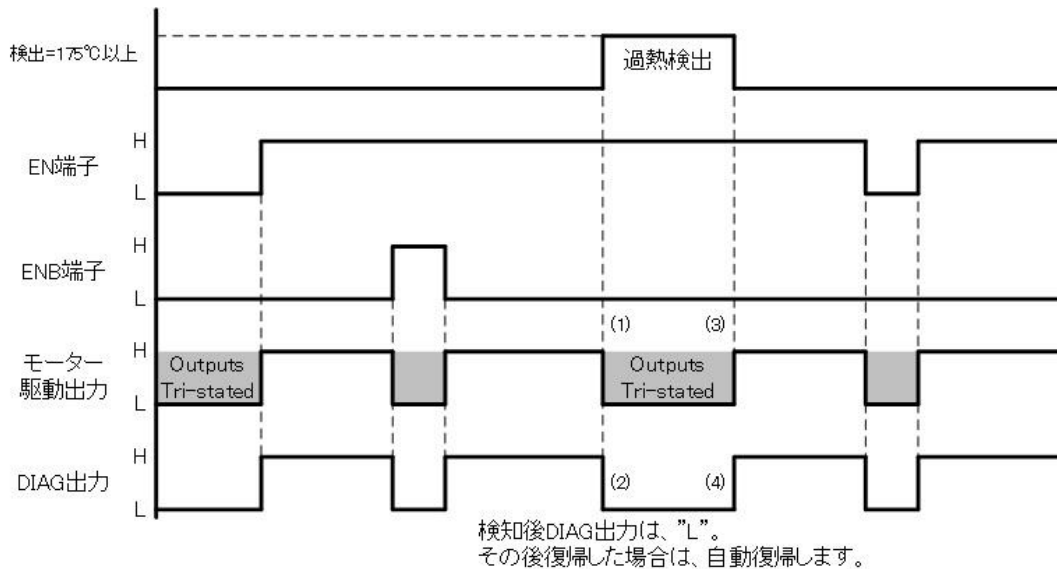


図 7.40 過熱検出動作タイミングチャート

注：本仕様書で使用しているタイミングチャートは機能・動作を説明するためのもので、一部省略／簡略している場合があります。

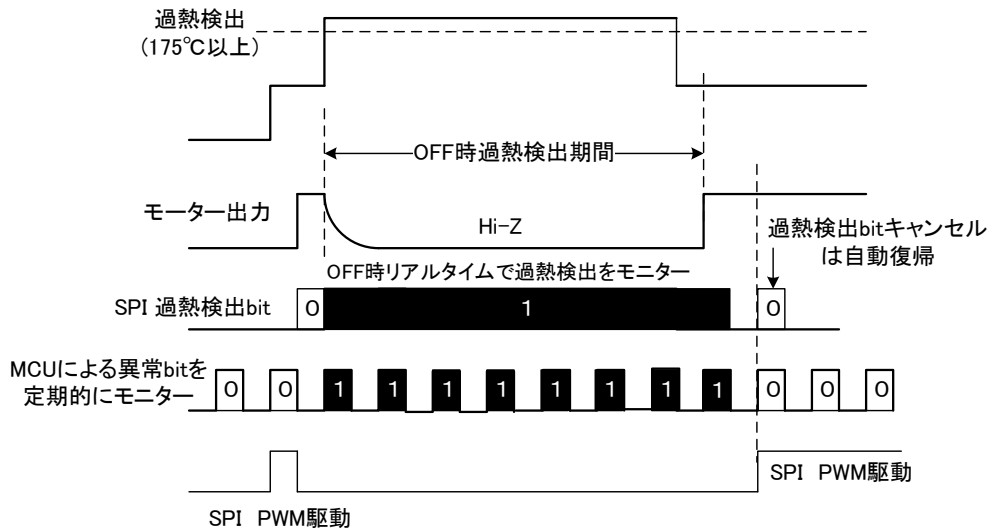


図 7.41 過熱検出動作タイミングチャート詳細

注：本仕様書で使用しているタイミングチャートは機能・動作を説明するためのもので、一部省略／簡略している場合があります。

- 過熱検出回路の検出信号は、VBAT 低電圧以下になると、検出信号は VBAT 検出前の状態を保持します。
- 過熱検出回路の検出信号は、初期診断中、検出信号を強制的に未検出状態と同等にします。
- TSD 発生時 PWM 入力は無効になります。

注：本製品の絶対最大定格の保証保存温度範囲は 150 °C (最大) です。

この温度を越えての保存・使用は、その後の IC の正常動作を保証出来ないだけでなく発煙・発火を起こす場合もあります。如何なる場合もこの温度を超えての保存、使用は避けてください。また、本 IC は上記の過熱検出機能を内蔵していますが、この機能は本 IC の温度を過熱検出シャットダウン温度(TSD)以下に抑えるものではなく、又動作保証範囲外の機能であり補助的なものとしてお考えください。

(本機能につきましては出荷時、個々に実温度での TEST はしておりません。TEST 機能にて擬似的に検出回路動作の確認のみ行っております)

7.15. 過電流検出回路

本 IC は各モーター駆動出力の Hi-side、Lo-side ドライバー毎に過電流検出を内蔵しています。そのため、各モーター駆動出力端子が天絡、地絡、負荷ショートの場合、過電流閾値(11A(typ.))を超えた場合、過電流検出回路が動作してモーター駆動出力を OFF します。OUT1/OUT2 端子、OUT3/4 端子の Hi-side/Lo-side ドライバー全てが OFF します。また、同時に DIAG 端子から”L”を出力します。

過電流検出は、過電流検出後出力を OFF するモードと過電流検出後自動復帰するモードの 2 つを内蔵しており、SPI 設定にて切り替えて使用することが出来ます。但し、Half-Bridge で使用する場合、自動復帰モードは無効となり、過電流が発生した Half-Bridge 出力のみ OFF にラッチされます。

* SPI 設定：過電流検出モード CONFIG1/2 DATA[11]=0 or 1 (ラッチモード or 自動復帰モード)

過電流検出回路 (Ch1 側：4 回路、Ch2 側：4 回路) は、1 つの回路が過電流を検出して過電流異常検出状態になると異常状態を解除するまで、他の過電流検出回路の過電流検出信号を受け付けません。よって、最初に過電流 (天絡または地絡) を検出した過電流検出回路だけに異常フラグが立ちます。

7.15.1. SPI 設定: 過電流検出 自動復帰モードの場合(図 7.42、図 7.43 参照)

Half-Bridge ファンクションでは、本機能は動作しません。したがって、過電流検出モードを自動復帰モード (SPI 設定：CONFIG1/2 DATA[11]=1) に設定しても無視されます。

- モーター駆動出力が天地絡した場合、オーバークレント(I_{ovc})の閾値で tBLANK2=1 μs(T_{ovc})程度を設け、ノイズ等による誤動作防止時間を設定し、それ以上流れていると出力を OFF します。

300ms(typ.)時間が経つと自動復帰を行い、外部の MCU から指示があるまでそれを繰り返します。また、自動復帰した際に出力電流が正常範囲内の場合は、OUT1/OUT2 出力、OUT3/4 出力は通常動作に復帰します。

- MCU からの指示で出力を OFF 動作行います。
MCU からの信号は、EN/ENB 信号で OFF 動作を行います。
- OFF からの復帰は MCU からの入力指示で各ファンクション再起動します。
EN の立ち下がりの 1 パルス、あるいは ENB 立ち上がりの 1 パルスで各ファンクション再起動します。
- tBLANK2 が動作した場合は、tBLANK1 を無視して tBLANK2 を優先して動作します。

過電流検出回路の検出信号は、初期診断中、EN 診断中とも検出信号を強制的に未検出状態と同等にします。

<SPI 設定：過電流検出 自動復帰モードの場合 1 (例：Lo-side SPI 駆動の場合)>

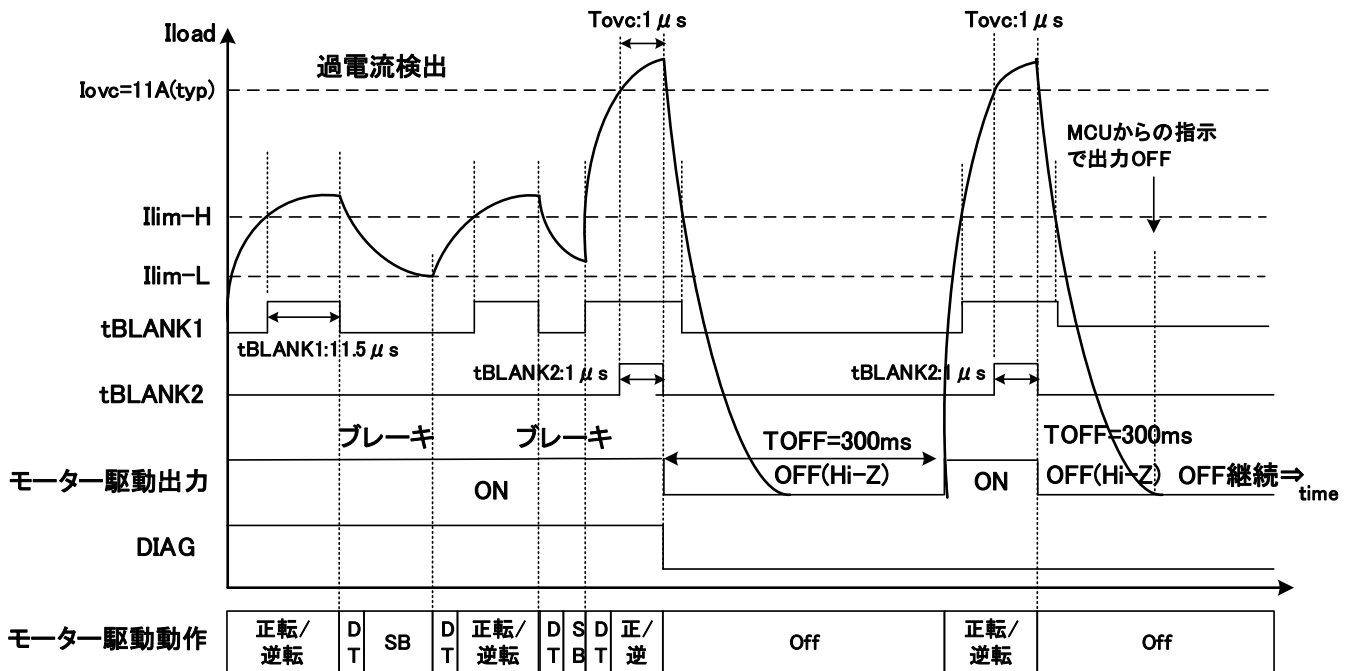


図 7.42 過電流検出動作タイミングチャート 1

<SPI 設定：過電流検出 自動復帰モードの場合 2 (例：Lo-side PWM 駆動の場合)>

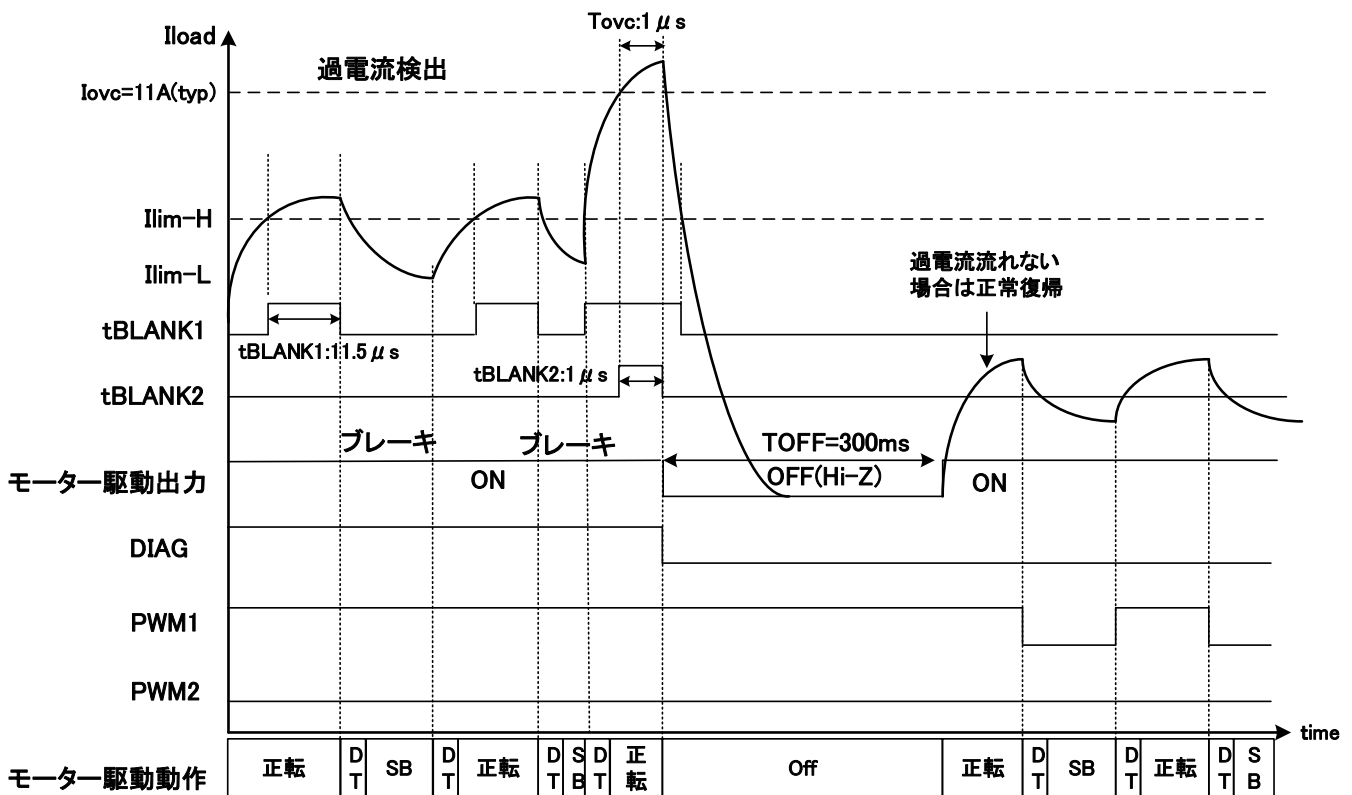
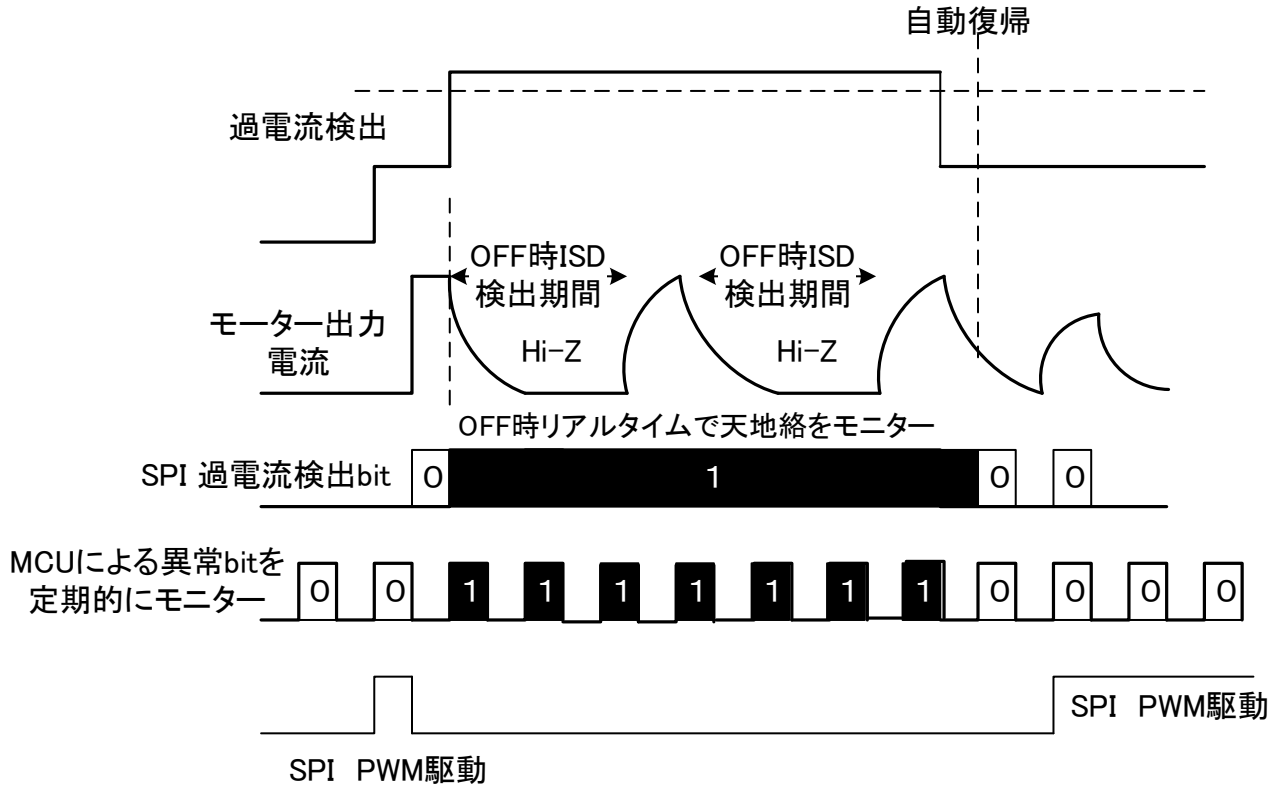


図 7.43 過電流検出動作タイミングチャート 2

注：本仕様書で使用しているタイミングチャートは機能・動作を説明するためのもので、一部省略/簡略している場合があります。

自動復帰モード



注：本仕様書で使用しているタイミングチャートは機能・動作を説明するためのもので、一部省略／簡略している場合があります。

7.15.2. SPI 設定: 過電流検出 ラッチモードの場合(図 7.44 参照)

モーター駆動出力が過電流状態の場合、オーバーカレント(I_{ovc})の閾値で t_{BLANK2}=1μs 程度を設け、

ノイズ等による誤動作防止時間を設定し、それ以上電流が流れていると出力を自動的に OFF します。

OFF からの復帰は MCU からの入力指示で各ファンクション再起動します。EN の立ち下がり、1パルスあるいは ENB 立ち上がりの 1パルスにより、各ファンクション再起動します。また、t_{BLANK2} が動作した場合は、t_{BLANK1} を無視して t_{BLANK2} を優先して動作します。

<SPI 設定: 過電流検出 ラッチモード (例: Lo-side)の場合>

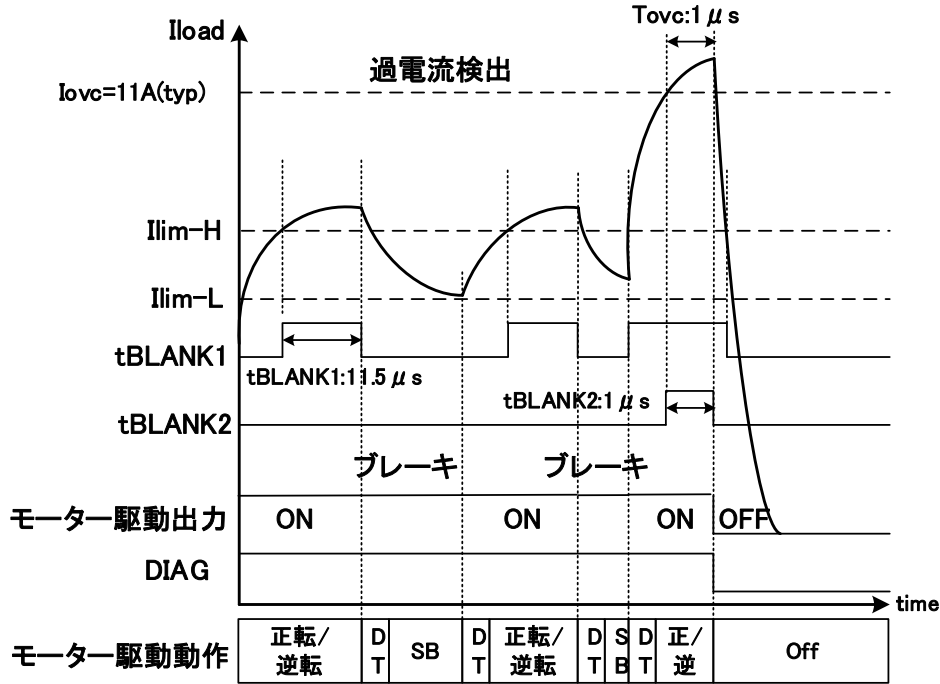
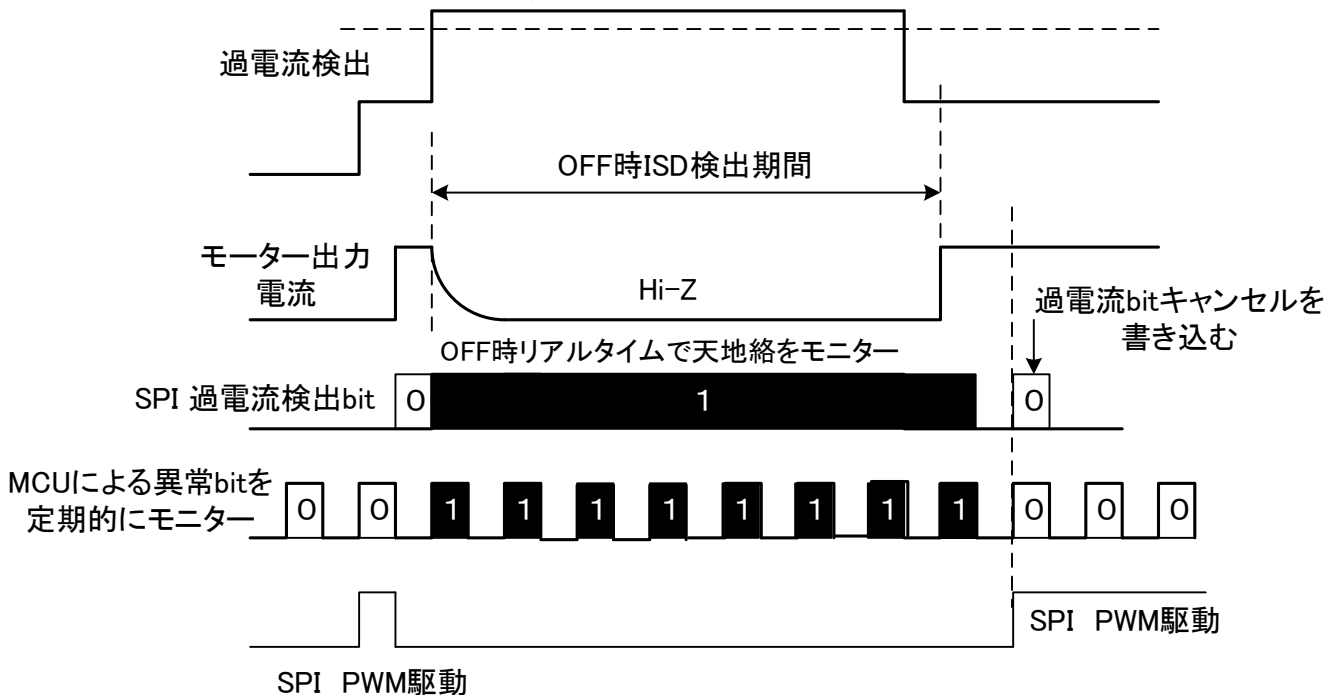


図 7.44 天地絡、負荷ショート時過電流検出動作タイミングチャート 3

・ SPI 通信により出力 OFF 解除 (ラッチ解除) し復帰する場合



注: 本仕様書で使用しているタイミングチャートは機能・動作を説明するためのもので、一部省略/簡略している場合があります。

7.15.3. OFF からの復帰タイミングチャート(過電流検出時)

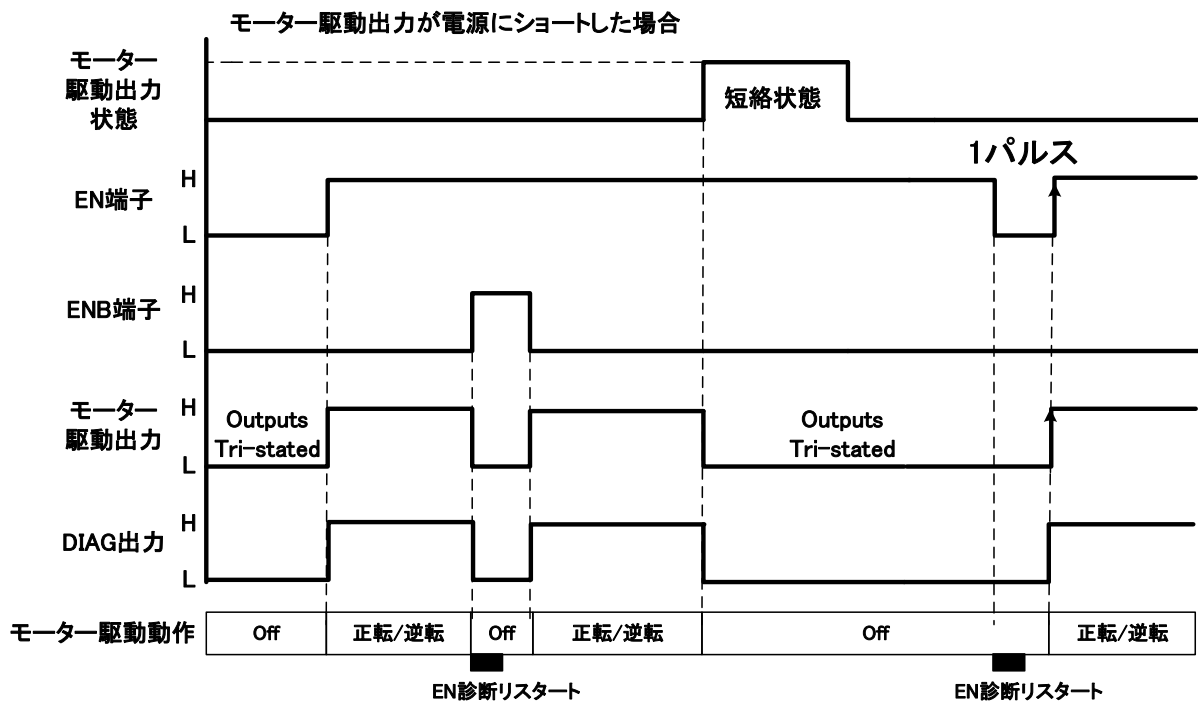


図 7.45 天地絡、負荷ショート時、OFF からの復帰タイミングチャート

DIAG 端子の L 出力ラッチクリアは、EN 端子立ち上がりエッジまたは ENB 端子立ち下がりエッジでクリアされます。

注：本仕様書で使用しているタイミングチャートは機能・動作を説明するためのもので、一部省略/簡略している場合があります。

注：本検出回路は、出力短絡などの異常状態を一時的に回避する機能であって、IC が破壊しないことを保証するものではありません。したがって、出力短絡および出力の天地絡時、地絡時に IC 破壊の恐れがありますので、出力ライン、VBAT、VCC、GND ラインの引き回しの設計は十分注意してください。

7.16. 初期診断、EN 診断

電源監視、過熱検出、過電流検出、動作時負荷オープン検出、非動作時負荷オープン検出のコンパレータ動作を事前にチェックするため、初期診断と EN 診断を内蔵しております。

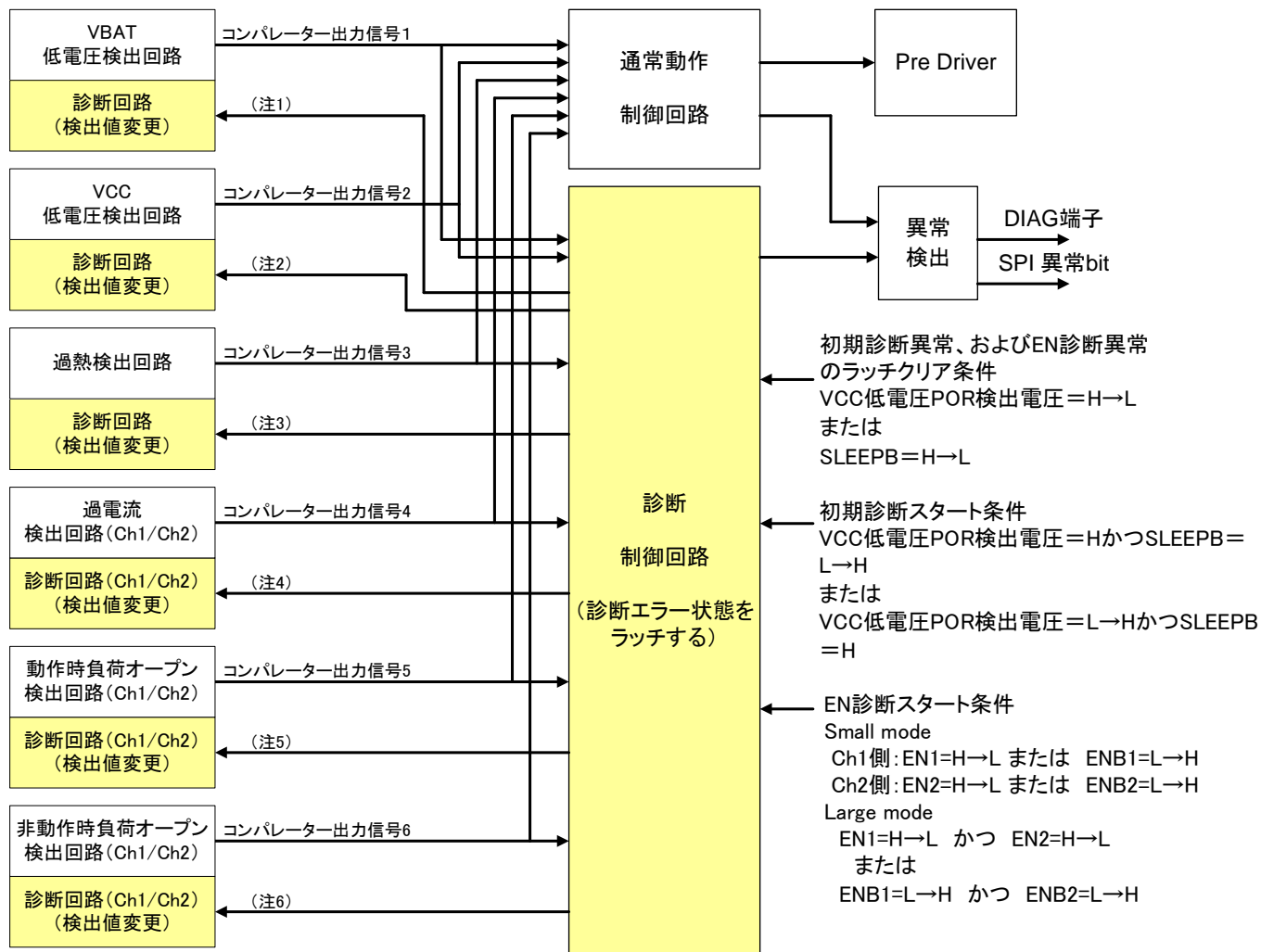


図 7.46 初期診断、EN 診断ブロック図

注：ブロック図内の機能ブロック／回路などは機能を説明する為、一部省略、簡素化している場合があります。

注：初期診断異常および EN 診断異常のラッチクリア条件は SLEEPB=H→L を推奨します。

注：初期診断スタート条件は VCC 低電圧 POR 検出電圧=H かつ SLEEPB=L→H 推奨を推奨します。

注 1～注 6： 初期診断用検査信号

- H： VBAT、VCC、過熱、過電流、動作時負荷オープン、非動作時負荷オープン、通常電圧・電流で“検出状態”
- L： VBAT、VCC、過熱、過電流、動作時負荷オープン、非動作時負荷オープン、通常電圧・電流で“未検出状態”

◆表 7.30 初期診断 動作まとめ

ケース	各検出回路	POR解除後 スタート 成立条件	未検出状態 テスト1	検出状態 テスト2	未検出状態 テスト3	初期診断 結果	初期診断中		初期診断終了後		メモ
							DIAG1, DIAG2 出力	OUT1/2, OUT3/4 出力	DIAG1, DIAG2 出力	OUT1/2, OUT3/4 出力	
1	CP電圧立ち上がり検出回路	○	-	-	-	正常	L	Hz	H	出力	
	VBAT低電圧検出回路	○	○	○	○						
	VCC低電圧検出回路	○	○	○	○						
	過熱検出回路	○	○	○	○						
	過電流検出回路	○	○	○	○						
	動作時負荷オープン検出回路	○	○	○	○						
	非動作時負荷オープン検出回路	○	○	○	○						
2	CP電圧立ち上がり検出回路	○	-	-	-	異常	L	Hz	L	出力	
	VBAT低電圧検出回路	○	○	○	○						
	VCC低電圧検出回路	○	○	○	○						
	過熱検出回路	○	○	○	○						
	過電流検出回路	○	○	○	○						
	動作時負荷オープン検出回路	○	○	○	○						
	非動作時負荷オープン検出回路	○	○	○	○						
3	CP電圧立ち上がり検出回路	○	-	-	-	異常	L	Hz	L	出力	
	VBAT低電圧検出回路	○	○	○	○						
	VCC低電圧検出回路	○	○	○	○						
	過熱検出回路	○	○	○	○						
	過電流検出回路	○	○	○	○						
	動作時負荷オープン検出回路	○	○	○	○						
	非動作時負荷オープン検出回路	○	○	○	○						
4	CP電圧立ち上がり検出回路	○	-	-	-	異常	L	Hz	L	出力	
	VBAT低電圧検出回路	○	○	○	○						
	VCC低電圧検出回路	○	○	○	○						
	過熱検出回路	○	○	○	○						
	過電流検出回路	○	○	○	○						
	動作時負荷オープン検出回路	○	○	○	○						
	非動作時負荷オープン検出回路	○	○	○	○						
5	CP電圧立ち上がり検出回路	○	-	-	-	異常	L	Hz	L	Hz	初期診断がスタートせず。
	VBAT低電圧検出回路	○	-	-	-						
	VCC低電圧検出回路	○	-	-	-						
	過熱検出回路	○	-	-	-						
	過電流検出回路	○	-	-	-						
	動作時負荷オープン検出回路	○	-	-	-						
	非動作時負荷オープン検出回路	○	-	-	-						

- チャージポンプ電圧立ち上がり検出回路(IC 内部機能)は、スタート成立条件ですが診断対象外です。
- ケース 5 の場合では、7つの検出回路が正常値(未検出状態)になるまで待ち続けます。正常値になった場合はそのタイミングで初期診断をスタートし 57μs で初期診断は終了します。(POR解除後 32μs 経過後の場合)
- 未検出状態テスト 1 と 3 は、内部コンパレーターの入力電圧を操作せずコンパレーターの出力が未検出状態であることを確認するテスト
- 検出状態テスト 2 とは、内部コンパレーターの入力電圧を操作してコンパレーターの出力が検出状態であることを確認するテスト
- Half モード時は、動作時負荷オープン検出回路と非動作時負荷オープン検出回路の診断は実施されません。
- VBAT 電圧が VBAT 低電圧検出電圧~VBAT 低電圧解除電圧の範囲にある場合、初期診断 NG となり、DAIG 出力=L、SPI の STATUS1 レジスタの初期診断 NG (異常フラグ: "1") が出力されますので、VBAT 電圧は VBAT 低電圧解除電圧以上の電圧に設定してください。
- VCC 電圧が VCC 低電圧検出電圧~VCC 低電圧解除電圧の範囲にある場合、初期診断 NG となり、DAIG 出力=L、SPI の STATUS1 レジスタの初期診断 NG (異常フラグ: "1") が出力されますので、VCC 電圧は VCC 低電圧解除電圧以上の電圧に設定してください。
- "ー"は、テスト(初期診断)はされない事を意味しています。

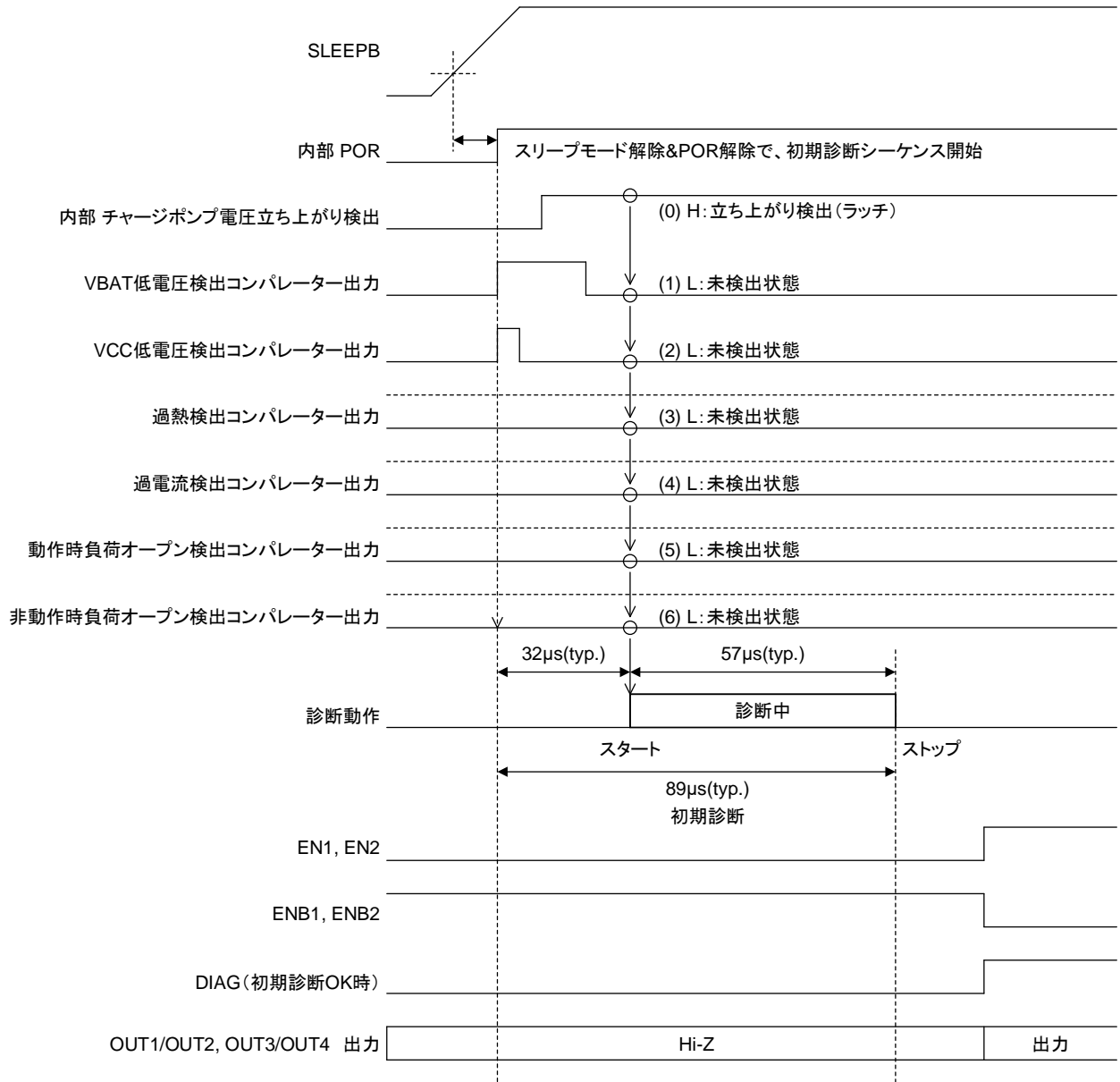


図 7.47 初期診断タイミングチャート

◆表 7.31 EN 診断 動作まとめ

ケース	各検出回路	EN 診断 スタート 成立条件	未検出状態 テスト1	検出状態 テスト2	未検出状態 テスト3	診断 結果	診断動作中		診断終了後		メモ
							DIAG1, DIAG2 出力	OUT1/2, OUT3/4 出力	DIAG1, DIAG2 出力	OUT1/2, OUT3/4 出力	
1	CP電圧立ち上がり検出回路	○	-	-	-	正常	L	Hiz	H	出力	
	VBAT低電圧検出回路	○	-	-	-						
	VCC低電圧検出回路	○	-	-	-						
	過熱検出回路	○	-	-	-						
	過電流検出回路	○	-	○	○						
	動作時負荷オープン検出回路	○	○	○	○						
	非動作時負荷オープン検出回路	○	○	○	○						
2	CP電圧立ち上がり検出回路	○	-	-	-	異常	L	Hiz	L	出力	
	VBAT低電圧検出回路	○	-	-	-						
	VCC低電圧検出回路	○	-	-	-						
	過熱検出回路	○	-	-	-						
	過電流検出回路	○	-	○	○						
	動作時負荷オープン検出回路	○	どれか一つでも NGの場合	○	○						
	非動作時負荷オープン検出回路	○	○	○	○						
3	CP電圧立ち上がり検出回路	○	-	-	-	異常	L	Hiz	L	出力	
	VBAT低電圧検出回路	○	-	-	-						
	VCC低電圧検出回路	○	-	-	-						
	過熱検出回路	○	-	-	-						
	過電流検出回路	○	○	○	○						
	動作時負荷オープン検出回路	○	どれか一つでも NGの場合	○	○						
	非動作時負荷オープン検出回路	○	○	○	○						
4	CP電圧立ち上がり検出回路	○	-	-	-	異常	L	Hiz	L	出力	
	VBAT低電圧検出回路	○	-	-	-						
	VCC低電圧検出回路	○	-	-	-						
	過熱検出回路	○	-	-	-						
	過電流検出回路	○	○	○	○						
	動作時負荷オープン検出回路	○	どれか一つでも NGの場合	○	○						
	非動作時負荷オープン検出回路	○	○	○	○						
5	CP電圧立ち上がり検出回路	○	-	-	-	異常	L	Hiz	L	Hiz	EN 診断が スタートせず
	VBAT低電圧検出回路	○	-	-	-						
	VCC低電圧検出回路	○	-	-	-						
	過熱検出回路	○	一つでも検出 状態(不成 立)の場合	-	-						
	過電流検出回路	○	-	-	-						
	動作時負荷オープン検出回路	○	-	-	-						
	非動作時負荷オープン検出回路	○	-	-	-						

- チャージポンプ電圧立ち上がり検出回路(IC 内部機能)は、スタート成立条件ですが診断対象外です。
- ケース 5 の場合では、7つの検出回路が正常値（未検出状態）になるまで待ち続けます。正常値になった場合は、そのタイミングで EN 診断をスタートし 57 μs で EN 診断を終了します。
(EN/ENB の Disable 状態から 32 μs 経過後の場合)
- 未検出状態テスト 1 と 3 は、内部コンパレーターの入力電圧を操作せずコンパレーターの出力が未検出状態であることを確認するテスト
- 検出状態テスト 2 とは、内部コンパレーターの入力電圧を操作してコンパレーターの出力が検出状態であることを確認するテスト
- “-”は、テスト（診断）はされない事を意味しています。
- VCC 低電圧 POR 検出電圧以下では動作しません。
- Half モード時は、動作時負荷オープン検出回路と非動作時負荷オープン検出回路の EN 診断は実施されません。
- EN または、ENB 信号でディセーブル状態になった場合に EN 診断をスタートします。

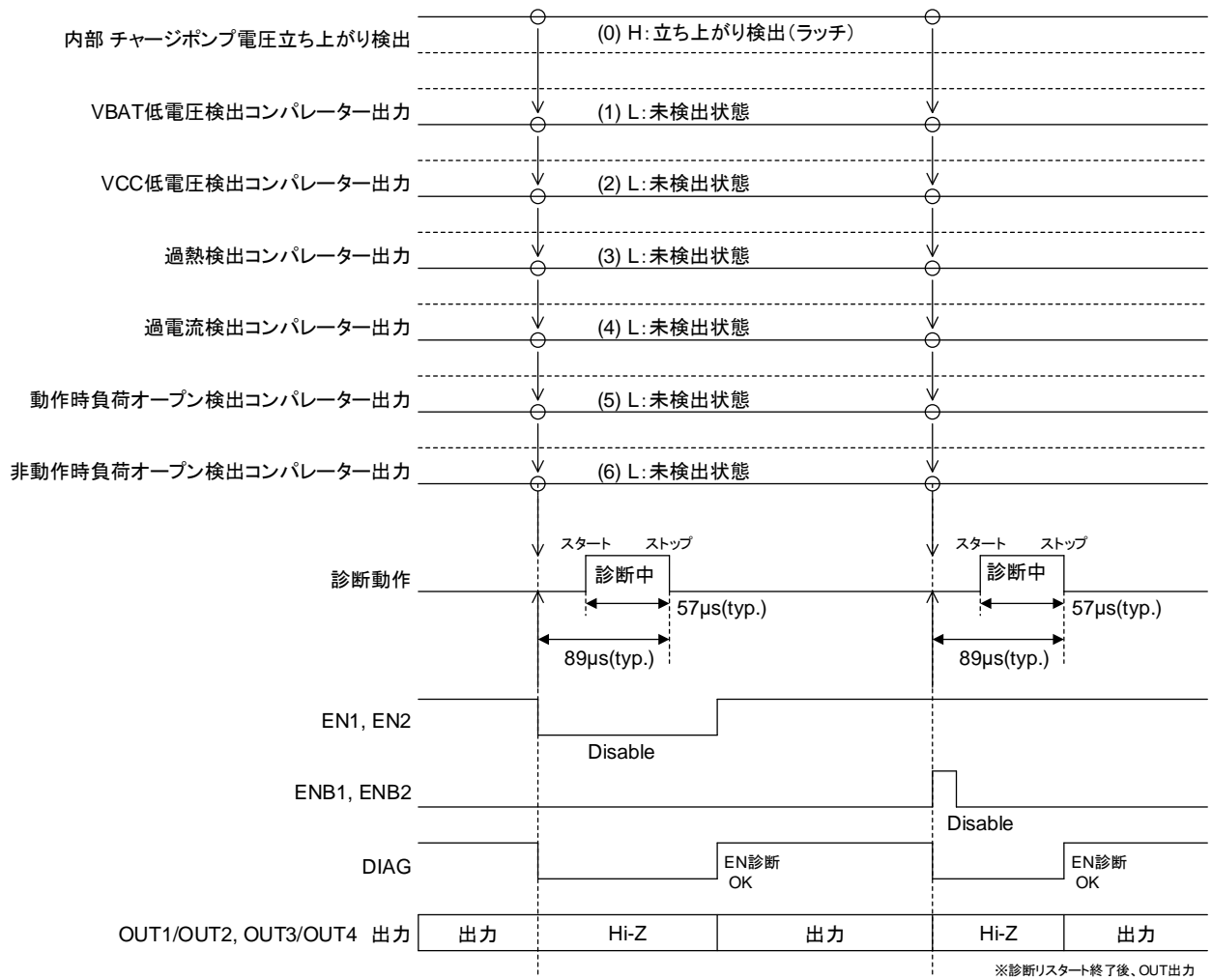


図 7.48 EN 診断タイミングチャート

8. 絶対最大定格

表 8.1 絶対最大定格

(特に規定しない限り、Ta = 25°C)

項目	記号	適用端子	条件	定格	単位
電源電圧1	VBAT	VBAT	DC	-0.3~+28.0	V
電源電圧2	VBAT	VBAT	Transient: 0.5 s	-0.3~+40.0 注5)	V
電源電圧3	VCC VDD VDDIO	VCC VDD VDDIO	DC 注3)	-0.3~+6.0 注6)	V
入力電圧1	VIN	PWM1, PWM2, PWM3, PWM4, EN1, ENB1, EN2, ENB2, ISEL1, ISEL2, SDI, NCS, SCLK, SCLK, PWM_CLK, SLEEPB	DC	-0.3~VCC、VDD、VDDIO+VF かつ VCC、VDD、VDDIO+VF ≤ +6.0 注6)	V
入力電圧2	VIN	OSEL1, OSEL2	DC	-0.3~VCC、VDD、VDDIO+VF かつ VCC、VDD、VDDIO+VF ≤ +6.0 注6)	V
出力電圧1	VOOUT	DIAG1, DIAG2	DC	-0.3~+6.0 注6)	V
出力電圧2	VOOUT	CM1, CM2	DC	-0.3~VCC	V
出力電圧3	VOOUT	SDO	DC	-0.3~VCC、VDD、VDDIO+VF かつ VCC、VDD、VDDIO+VF ≤ +6.0 注6)	V
出力電圧4	VOOUT	OUT1, OUT2, OUT3, OUT4	DC, 注4)	-VF~VBAT+VF かつ VBAT+VF ≤ +40.0 注5)	V
出力電圧5	VOOUT	OUT1, OUT2, OUT3, OUT4	DC, VBAT-OUT1/2, VBAT-OUT3/4 注4)	-VF~+40.0	V
出力電流1	IOOUT	OUT1, OUT2, OUT3, OUT4	注2)	過電流検出値	A
出力電流2	IOOUT	DIAG1, DIAG2	DC	+2.5	mA
出力電流3	IOOUT	CM1, CM2	DC	-25.0	mA
出力電流4	IOOUT	SDO	DC	3.0	mA
保存温度	Tstg	—	—	-55~+150	°C
リード温度・時間	Tsol	—	手半田付け時	260(10 s)	
許容損失	PD	—	—	6.07 (TB9053) 5.18 (TB9054)	W

注：本 IC への注入電流は「+」、本 IC からの流出電流は「-」で表示しています。

絶対最大定格について

絶対最大定格は瞬時たりとも超えてはならない規格です。絶対最大定格を超えると IC の破壊や劣化、損傷の原因となり、IC 以外に損害を与えるおそれがあります。いかなる動作条件においても必ず絶対最大定格を超えないよう設計を行ってください。使用に際しては、記載された動作範囲内で使用ください。

- 注 1) 逆起電圧を含め絶対最大定格を超えないようにしてください。
- 注 2) 連続した出力電流で使用する場合は、ジャンクション温度が 150 °C 以下になるように、基板の熱設計を検討し、十分な評価を行ってから使用ください。
- 注 3) VCC 用 5V 電源は ECU 内部で生成ください。ECU コネクタに印加される各種サージは印加しないでください。
- 注 4) VF 値は、負荷ショート後に出力 OFF した後、回生で DMOS 出力のボディダイオードに流れる電流により発生する電圧値を想定しています。
- 注 5) PGND - VBAT 間電圧差は、最大 40 V 以下にしてください。
- 注 6) AGND - VCC 間電圧差は、最大 6 V 以下にしてください。

8.1. 熱抵抗特性

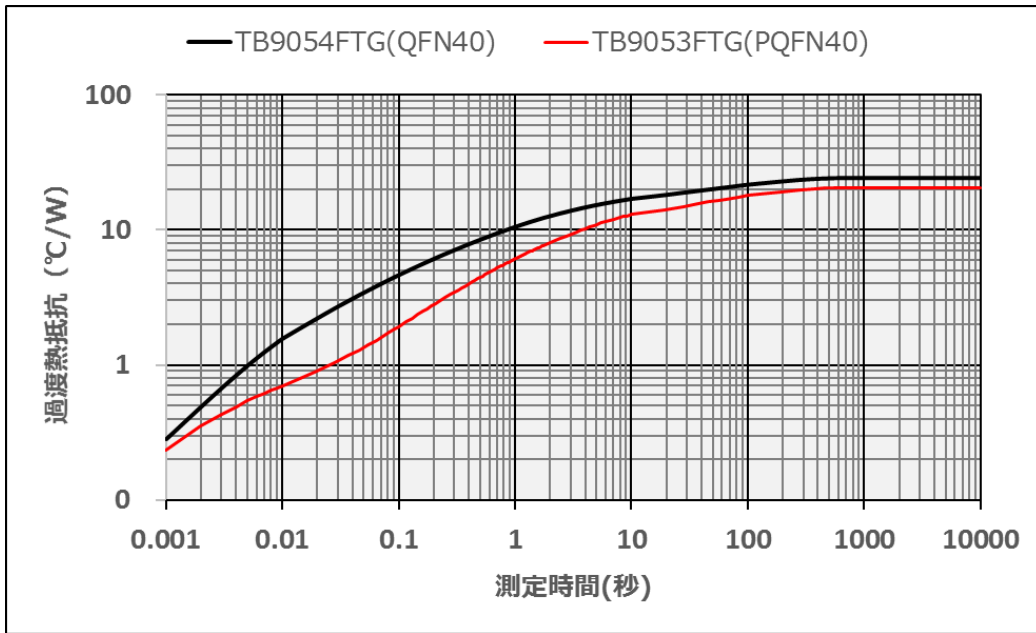


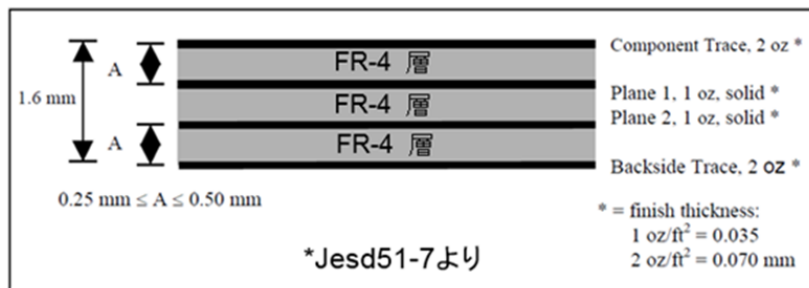
図 8.1 熱抵抗特性

<測定条件>

- 基板サイズ : 114.3 mm x 76.2 mm x 1.6 mm (JDEC 基板 : JESD51-7)
- 層数 : Multi-Layer (Cu 4層)
- Cu 層厚 : 35 μm (1/4層)、70 μm (2/3層)
- Cu 層面積 : 74 x 74 mm²
- Cu VIA 数 : 16 (4 mm x 4 mm)
- 周囲温度 : 125°C (無風)

<データ>

- TB9053FTG : $\theta_{ja} = 20.6 \text{ }^{\circ}\text{C/W}$ 、 $\theta_{jc} = 0.67 \text{ }^{\circ}\text{C/W}$ (Junction – E-Pad)
- TB9054FTG : $\theta_{ja} = 24.1 \text{ }^{\circ}\text{C/W}$ 、 $\theta_{jc} = 2.6 \text{ }^{\circ}\text{C/W}$ (Junction – E-Pad)



9. 動作範囲

9.1. 電源について

本 IC は 3 つの電源 (VBAT, VCC, VDDIO) が外部から供給されます。

(1) VBAT 電源

VBAT 電源はモーター駆動出力用の電源としてバッテリー電源を接続してください。
また、VBAT 電圧の低下検出機能を内蔵しています。

(2) VCC 電源

VCC は、IC 内部のデジタル I/O の電源として使用しており、外部より 5V を供給してください。
VCC は内部アナログ系の電源として各種監視回路の電源として使用しています。また、監視機能としては、VCC 低電圧検出機能と VCC 低電圧 POR 検出機能を内蔵しています。

(3) VDDIO 電源

VDDIO は、IC の SPI 通信回路のデジタル I/O の電源として使用しており、外部より MCU の I/O 電源と同一の電源を供給してください。

本 IC に VDDIO 電源の監視機能はありません。

表 9.1 動作範囲

項目	記号	定格	単位	備考
電源電圧 1	VBAT	4.5~28.0	V	但し、VBAT 低電圧検出電圧あるいは VCC 低電圧検出電圧まではモーターファンクション可能
電源電圧 2	VCC	4.5~5.5	V	但し、VBAT 低電圧検出電圧あるいは VCC 低電圧検出電圧まではモーターファンクション可能
電源電圧 3	VDDIO	3.0~5.5	V	—
動作温度	Tj	-40~150	°C	—

表 9.2 電源スルーレート

特記なき場合の試験条件 VBAT=4.5~28V, VCC=4.5~5.5V, VDDIO=3.0V~5.5V, Tj=-40~150°C

項目	記号	適用端子	試験条件	Min	Typ.	Max	単位
電源スルーレート	VBSLEW	VBAT, VCC, VDD, VDDIO		-2	-	2	V/μs

10. 電気的特性

10.1. 入力回路

表 10.1 入力回路電気的特性

特記なき場合の試験条件 VBAT=4.5~28V, VCC=4.5~5.5V, VDDIO=3.0V~5.5V, Tj=-40~150°C

項目	記号	適用端子	試験条件	Min	Typ.	Max	単位
入力電圧	VIH1	PWM1/PWM2/ PWM3/PWM4, EN1/ENB1/EN 2/ENB2, ISEL1/ISEL2, PWM_CLK, SLEEPB, OSEL1/OSEL2		2.0	-	VCC	V
	VIL1			-0.3	-	0.8	V
	Vhys1			0.1	0.35	1.0	V
入力電流	IIH1	PWM1/PWM2/ PWM3/PWM4, EN1/EN2/ ISEL1/ISEL2, PWM_CLK, SLEEPB, OSEL1/OSEL2	VIN=VCC=5 V 時	25	50	100	μA
	IIH2	ENB1/ENB2		-5	0	5	μA
	IIL1	ENB1/ENB2		-30	-14	-5	μA
	IIL2	PWM1/PWM2/ PWM3/PWM4, EN1/EN2/ ISEL1/ISEL2, PWM_CLK, SLEEPB, OSEL1/OSEL2	VIN=GND	-5	0	5	μA
スリープ開始 時間	tsleep (on)	SLEEPB		1.6	2.3	3.0	ms
スリープ解除 時間	tsleep (off)	SLEEPB		10	32	50	μs
PWM 入力最大 周波数	PWMMAX	PWM1/PWM2 PWM3/PWM4		-	-	20	kHz
EN/ENB 論理 確定時間	TEN_ENB	EN1, ENB1 EN2, ENB2	EN1/2, ENB1/2 端子論理変更時 の論理確定時間	-	3.8	6.0	μs
入力端子ノイ ズフィルター	VI(noise)	EN1, ENB1, EN2, ENB2,		0.2	0.4	1.0	μs
消費電流	ICC	VCC	VCC=5V 時、図 11.1	-	5.4	8.5	mA
	ICC (sleep)	VCC	VCC=5V、Iout=0A、 Sleep モード時	-	-	15	μA
	IDDIO	VDDIO	VDDIO=5V 時、図 11.1	-	0.2	10	μA
	IBAT	VBAT	VBAT=14V 時、図 11.1	-	1.0	2.0	mA
	IBAT (sleep)	VBAT	VBAT=14V、Iout=0A、 Sleep モード時	-	0.3	30	μA

注：PWM1/2/3/4 は、プルダウン抵抗を内蔵しています。

注：EN1/2 は、プルダウン抵抗、ENB1/2 はプルアップ抵抗を内蔵しています。

10.2. 電源監視機能

表 10.2 電源監視機能電気的特性

特記なき場合の試験条件 VBAT=4.5~28V, VCC=4.5~5.5V, VDDIO=3.0V~5.5V, Tj=-40~150°C

項目	記号	適用端子	試験条件	Min	Typ.	Max	単位
VBAT 低電圧 検出電圧	VBATRSTL	VBAT	図 7.35	3.4	3.75	4.0	V
VBAT 低電圧 解除電圧	VBATRSTH	VBAT	図 7.35	3.9	4.25	4.5	V
VCC 低電圧 検出電圧	VCCHL	VCC	図 7.37	3.3	3.5	3.7	V
VCC 低電圧 POR 検出電圧	VCCRHL	VCC	図 7.37	2.85	3.07	3.25	V

10.3. モーター駆動出力回路

表 10.3 モーター駆動出力回路電気的特性

特記なき場合の試験条件 VBAT=4.5~28V, VCC=4.5~5.5V, VDDIO=3.0V~5.5V, Tj=-40~150°C

項目	記号	適用端子	試験条件	Min	Typ.	Max	単位	
H-Bridge 出力 ON 抵抗 (Hi Side+Lo Side)	Ron (H+L)	OUT1,OUT2, OUT3,OUT4	Tj=+25°C, Iout=3A, VBAT=8V	-	200	250	mΩ	
	Ron (H+L)	OUT1,OUT2, OUT3,OUT4	Tj=+150°C, Iout=3A, VBAT=8V	-	280	350	mΩ	
	Ron (H+L)	OUT1,OUT2, OUT3,OUT4	Tj=+150°C, Iout=3A, VBAT=4.5V	-	300	370	mΩ	
出力リーク電流	I _{outleak}	OUT1,OUT2, OUT3,OUT4	OUT1/2: OFF (Hi-Z) OUT3/4: OFF (Hi-Z) Vout=VBAT=28V	-	85	110	μA	
	I _{outleak}	OUT1,OUT2, OUT3,OUT4	OUT1/2: OFF (Hi-Z) OUT3/4: OFF (Hi-Z) Vout=GND	-100	-3	-	μA	
出力 SR	trD/tdD	OUT1,OUT2, OUT3,OUT4	RL=3 Ω、 VBAT=14 V、 図 10.1 参 照	DATA[14:12] =001	-	1.2	-	V/μs
	trD/tdD			DATA[14:12] =010	-	2.7	-	V/μs
	trD/tdD			DATA[14:12] =011	-	4.5	-	V/μs
	trD/tdD			DATA[14:12] =100	-	8.7	-	V/μs
	trD/tdD			DATA[14:12] =000	-	17.7	-	V/μs
	trD/tdD			DATA[14:12] =101	-	22.5	-	V/μs
	trD/tdD			DATA[14:12] =110	-	25.7	-	V/μs
ドライバ ^① -出力 遅延時間	tD(on)	PWM1/2 , PWM3/4 OUT1/2, OUT3/4	VBAT=14 V、出力 SR=17.50 V/μs、図 10.2 測定回路: 図 11.2	-	8.0	13	μs	
	tD(off)			-	8.0	13	μs	
	ΔtD			tD(on)-tD(off)	-	0	5	μs
EN/ENB Disable 遅延時間	tDEN	EN1/2, ENB1/2 OUT1/2, OUT3/4	図 10.3、 出力 SR=17.50V/μs 測定回路: 図 11.2	-	8	13	μs	

10.4. 電流リミットコントロール

表 10.4 電流リミットコントロール電気的特性

特記なき場合の試験条件 VBAT=4.5~28V, VCC=4.5~5.5V, VDDIO=3.0V~5.5V, Tj=-40~150°C

項目	記号	適用端子	試験条件	Min	Typ.	Max	単位
電流リミット H 側 閾値	Ilim-H	OUT1/2, OUT3/4	CONFIG1/2 DATA[18]=0	5.0	6.5	8.2	A
	Ilim-H	OUT1/2, OUT3/4	CONFIG1/2 DATA[18]=1	3.2	4.6	5.8	A
Current Limit 時間	Toff_min	OUT1/2, OUT3/4	図 7.14	15.0	20.5	32.0	μs
電流リミット L 側閾値	Ilim-L	OUT1/2, OUT3/4	図 7.14 CONFIG1/2 DATA[17]=0	Ilim-H -0.10	Ilim-H -0.25	Ilim-H -0.40	A
	Ilim-L	OUT1/2, OUT3/4	図 7.14 CONFIG1/2 DATA[17]=1	Ilim-H -0.32	Ilim-H -0.5	Ilim-H -0.7	A

注：フィルターが内蔵されています。

表 10.5 電流リミットコントロール電気的特性(電流リミット温度検出時)

特記なき場合の試験条件 VBAT=4.5~28V, VCC=4.5~5.5V, VDDIO=3.0V~5.5V, Tj=-40~150°C

項目	記号	適用端子	試験条件	Min	Typ.	Max	単位
電流リミット H 側 閾値	Ilim-H	OUT1/2, OUT3/4		1.8	2.5	3.5	A
電流リミット温度	Twar	-	・	150	166	177	°C

注：・は設計値であり、量産時のテストが不可能な項目です。

10.5. 過熱検出回路

表 10.6 過熱検出回路電気的特性

特記なき場合の試験条件 VBAT=4.5~28V, VCC=4.5~5.5V, VDDIO=3.0V~5.5V, Tj=-40~150°C

項目	記号	適用端子	試験条件	Min	Typ.	Max	単位
過熱検出 シャットダウン温度	TSD	-	・	175	-	200	°C
過熱検出復帰温度	TSDL	-	・	150	-	-	°C

注：・は設計値であり、量産時のテストが不可能な項目です。

10.6. 天地絡、負荷ショート時過電流検出回路

表 10.7 天地絡、負荷ショート時過電流検出回路電気的特性

特記なき場合の試験条件 VBAT=4.5~28V, VCC=4.5~5.5V, VDDIO=3.0V~5.5V, Tj=-40~150°C

項目	記号	適用端子	試験条件	Min	Typ.	Max	単位
過電流回路閾値	lovc(H)	OUT1/2, OUT3/4	上側	8.0	11.0	16.0	A
	lovc(L)		下側	8.5	13.0	17.0	
OFF タイム	TOFF	OUT1/2, OUT3/4	自動復帰モード 図 7.37	200	300	400	ms

10.7. DIAG 出力

表 10.8 DIAG 出力電気的特性

特記なき場合の試験条件 VBAT=4.5~28V, VCC=4.5~5.5V, VDDIO=3.0V~5.5V, Tj=-40~150°C

項目	記号	適用端子	試験条件	Min	Typ.	Max	単位
DIAG 出力リーク電流	Idiag(leak)	DIAG1/2	Vdiag=5V	-	0	5.0	μA
Lレベル出力電圧	Vdiag	DIAG1/2	RL=5.1kΩ、 VCC=1.5~5.5V (L 保持回路)	-	0.02	0.4	V

10.8. Hi-side 側電流モニター

表 10.9 出力(Hi-side)電流モニター電気的特性

特記なき場合の試験条件 VBAT=4.5~28V, VCC=4.5~5.5V, VDDIO=3.0V~5.5V, Tj=-40~150°C

項目	記号	適用端子	試験条件	Min	Typ.	Max	単位
CM1/2 出力電流 1	VCM	CM1,CM2	R=220Ω, Iout=0mA	-	0	90	μA
CM1/2 出力電流 2			R=220Ω, Iout=300mA	105	610	1100	μA
CM1/2 出力電流 3			R=220Ω, Iout=1A	1.4	2.3	3.4	mA
CM1/2 出力電流 4			R=220Ω, Iout=1.5A	2.6	3.6	4.6	mA
CM1/2 出力電流 5			R=220Ω, Iout=3.0A	6.0	7.4	9.0	mA
CM1/2 出力電流 6			R=220Ω, Iout=6.0A	10.0	15.5	18.0	mA

注：VCCの電圧(min)が4.5Vのため、外付け抵抗を220Ωより大きな抵抗を付けても、電圧が頭打ちとなりますので、使用の際はご注意ください。

10.9. ドライバー出力 AC 特性



図 10.1 ドライバー出力スルーレート(SR)



図 10.2 ドライバー出力遅延時間

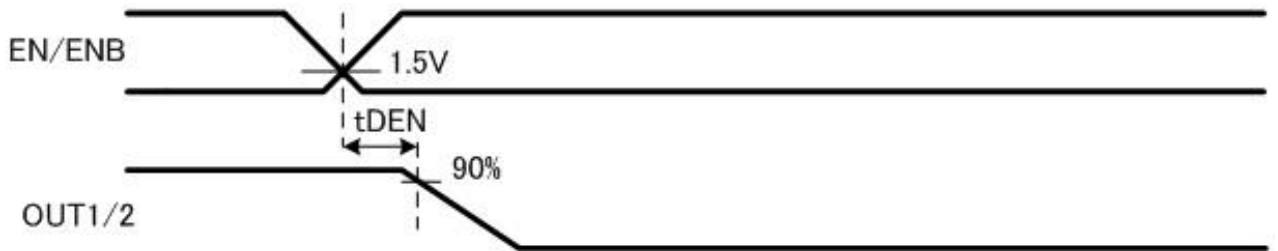


図 10.3 ドライバー出力 Enable 遅延時間

注：本仕様書で使用しているタイミングチャートは機能・動作を説明するためのもので、一部省略/簡略している場合があります。

10.10. OSC 回路(発振回路)

表 10.10 OSC 回路(発振回路)電気的特性

特記なき場合の試験条件 VBAT=4.5~28V, VCC=4.5~5.5V, VDDIO=3.0V~5.5V, Tj=-40~150°C

項目	記号	適用端子	試験条件	Min	Typ.	Max	単位
内蔵発振クロック周波数	f _{osc}	-	-	12.8	16.0	19.2	MHz

10.11. SPI 通信

表 10.11 SPI 通信 電気的特性

特記なき場合の試験条件 VBAT=4.5~28 V, VCC=4.5~5.5 V, VDDIO=3.0~5.5 V, Tj=-40~150 °C

項目	記号	適用端子	試験条件	Min	Typ.	Max	単位
入力電圧	VIH3	SDI, SCLK, NCS	VDDIO=4.5V~5.5 V	3.6	-	VDDIO	V
	VIL3		VDDIO=4.5V~5.5 V	-0.3	-	0.8	V
	Vhys3		VDDIO=4.5V~5.5 V	0.1	-	1	V
入力電圧	VIH4	SDI, SCLK, NCS	VDDIO=3.0V~3.6 V	2.4	-	VDDIO	V
	VIL4		VDDIO=3.0V~3.6 V	-0.3	-	0.8	V
	Vhys4		VDDIO=3.0V~3.6 V	0.1	-	1	V
入力電流	IIH3	NCS	VIN=VDDIO=5 V 時	-5	0	5	μA
	IIH4	SDI, SCLK		25	50	100	μA
	IIL3	SDI, SCLK	VDDIO=5V, VIN=GND	-5	0	5	μA
	IIL4	NCS		-30	-14	-5	μA
出力電圧	VOH(SDO)	SDO	IOH=-2 mA	0.9 xVDDIO	-	-	V
	VOL(SDO)	SDO	IOL=2 mA	-	-	0.1 xVDDIO	V
AC 特性	Td(SDO1)	NCS→SDO	-	-	-	100	ns
	Td(SCLK)	NCS→SCLK	-	100	-	-	ns
	Td(NCS)	SCLK→NCS	-	100	-	-	ns
	Tsu(SDI)	SCLK→SDI	-	50	-	-	ns
	Th(SDI)	SCLK→SDI	-	50	-	-	ns
	Tvalid	SCLK→SDO	CL=100 pF	-	-	50	ns
	Ttrans	NCS↑→NCS↓	-	1000	-	-	ns
	Td(SDO2)	NCS→SDO(OFF)	CL=100 pF	-	-	300	ns
	fSPI	SCLK	-	-	-	5	MHz

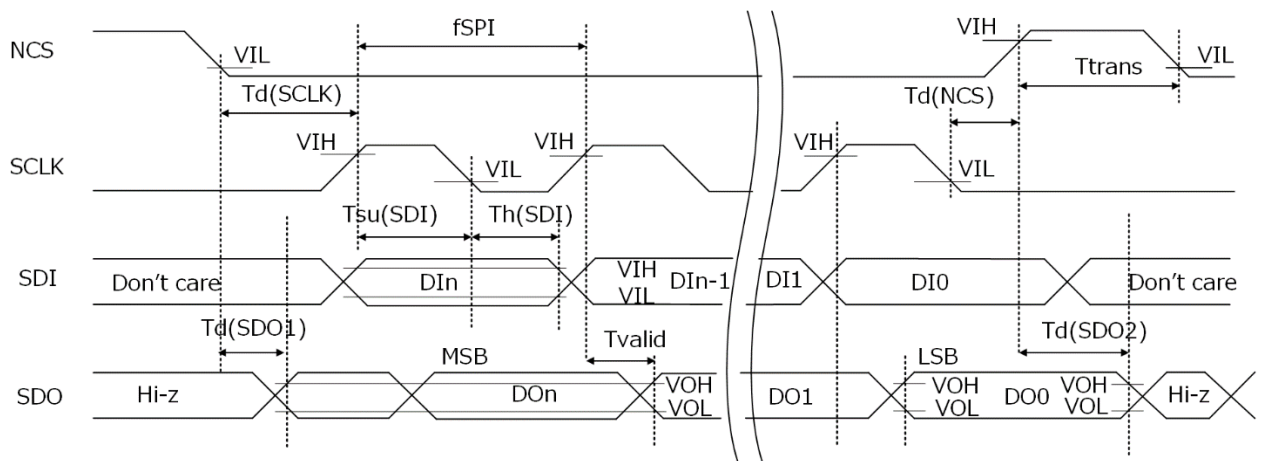


図 10.4 SPI 通信 タイミング図

注：本仕様書で使用しているタイミングチャートは機能・動作を説明するためのもので、一部省略/簡略している場合があります。

表 10.12 SPI 通信途絶検出 電気的特性

特記なき場合の試験条件 VBAT=4.5~28V, VCC=4.5~5.5V, VDDIO=3.0~5.5V, Tj=-40~150°C

項目	記号	適用端子	試験条件	Min	Typ.	Max	単位
SPI 通信 途絶時間	Tstop(NCS)	NCS	CONFIG1 DATA[10:9]=00	-	10	-	ms
			CONFIG1 DATA[10:9]=01	-	100	-	ms
			CONFIG1 DATA[10:9]=10	-	1000	-	ms
			CONFIG1 DATA[10:9]=11	-	無効	-	ms

表 10.13 PWM_CLK 端子入力クロック異常検出 電気的特性

特記なき場合の試験条件 VBAT=4.5~28V, VCC=4.5~5.5V, VDDIO=3.0~5.5V, Tj=-40~150°C

項目	記号	適用端子	試験条件	Min	Typ.	Max	単位
PWM_CLK 停止判定 時間	Tstop (PWM_CLK)	PWM_CLK	-	-	8	-	μs

表 10.14 PWM_CLK 端子入力クロック入力範囲 電気的特性

特記なき場合の試験条件 VBAT=4.5~28V, VCC=4.5~5.5V, VDDIO=3.0~5.5V, Tj=-40~150°C

項目	記号	適用端子	試験条件	Min	Typ.	Max	単位
PWM_CLK 入力範囲	f(PWM_CLK)	PWM_CLK	-	1.0	2.0	4.0	MHz

11. 測定回路図

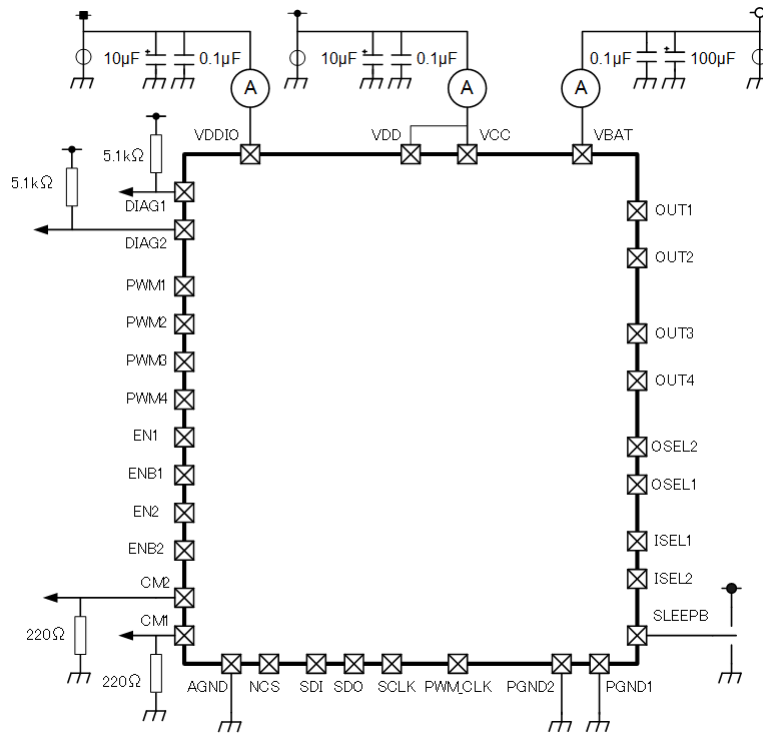


図 11.1 消費電流測定回路図

注：測定回路内の部品は、特性確認のために使用しているものであり、応用機器の誤動作や故障が発生しないことを保証するものではありません。

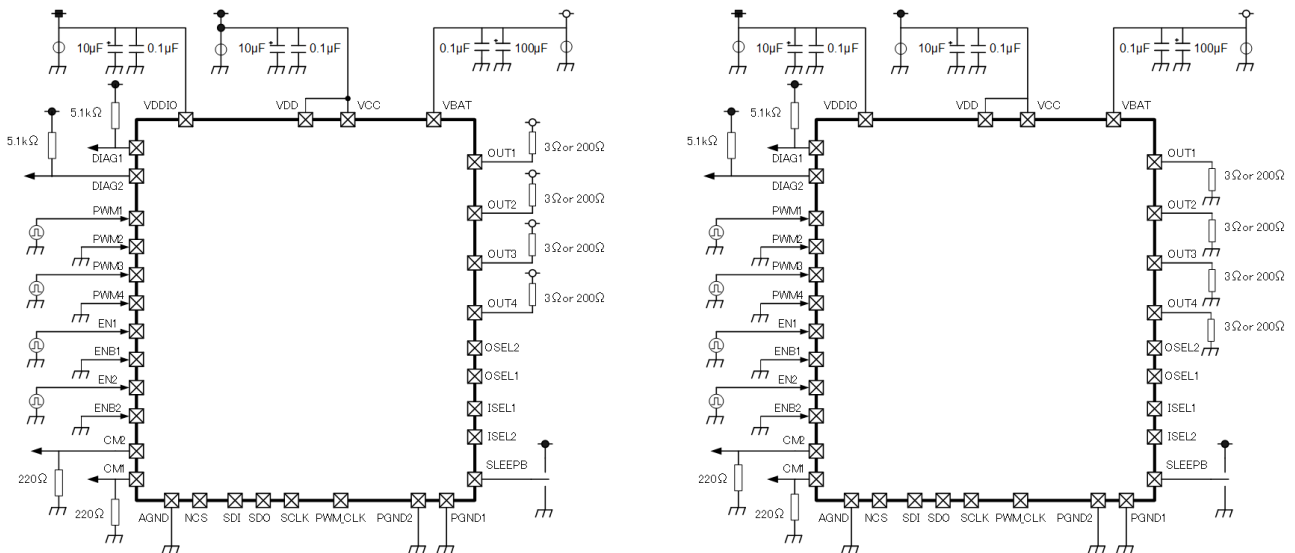


図 11.2 OUT 出力遅延時間 測定回路図

注：測定回路内の部品は、特性確認のために使用しているものであり、応用機器の誤動作や故障が発生しないことを保証するものではありません。

逆起電力に関して

モーターを動作中に電力回生のタイミングが発生しますが、そのタイミングでモーターの逆起電力の影響で、モーター電流が電源へ回生されます。電源の Sink 能力がない場合、IC の電源端子、出力端子が定格以上に上昇する場合があります。使用条件や、モーターの特性によってモーターの逆起電力が異なりますので、逆起電力により IC の破壊、動作に問題ないこと、また、周辺回路等に誤動作や破壊がないことを十分ご確認ください。

13. 外形図

13.1. 外形寸法図 TB9053FTG (P-LQFN40-0606-0.50-001)

質量：193mg (標準)

Unit:mm

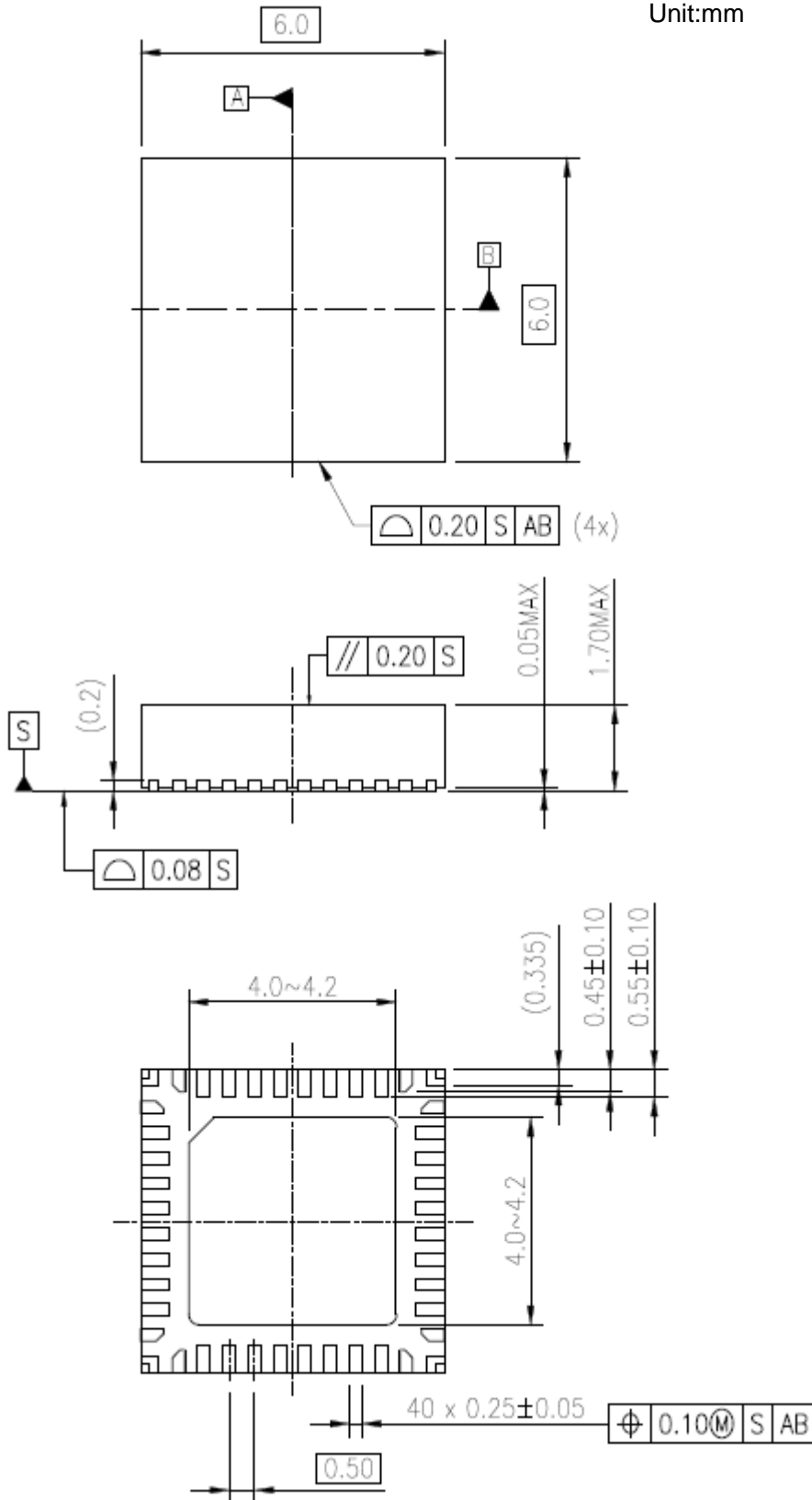


図 13.1 外形寸法図 TB9053FTG

13.2. 外形寸法图 TB9054FTG (P-VQFN40-0606-0.50-004)

質量 : 94.4mg (標準)

“Unit: mm”

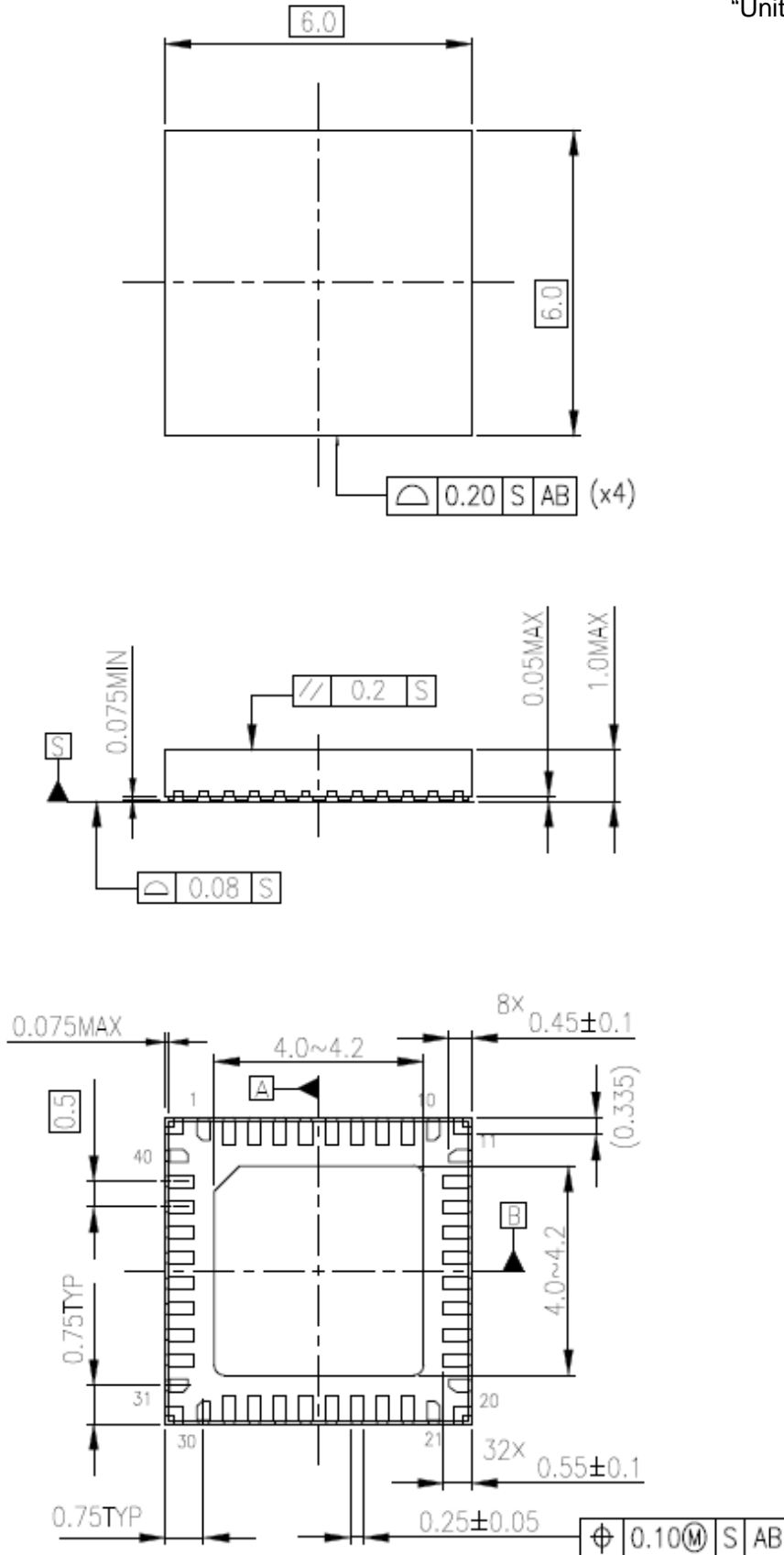


图 13.2 外形寸法图 TB9054FTG

13.3. 現品表示



1pin

1. 東芝ロゴマーク
2. 製品名称 (型名 : TB9054FTG)
3. ロットコード (例 : 036QA11)
4. 生産国/地域 (J A P A N)

注ロットコード説明

例 : 0 36 Q A11
 └┬┘└┬┘└┬┘└┬┘
 (1) (2) (3) (4)

- (1) 西暦年号 (例は、2020 年)
- (2) 週記号 (例は、第 36 週)
- (3) 管理工場コード (Q)
- (4) 弊社内管理コード (最大 3 桁)

14. 使用上のご注意およびお願い事項

14.1. 使用上の注意事項

- (1) 絶対最大定格は複数の定格の、どの1つの値も瞬時たりとも超えてはならない規格です。複数の定格のいずれに対しても超えることができません。絶対最大定格を超えると破壊、損傷および劣化の原因となり、破裂・燃焼による傷害を負うことがあります。
- (2) 過電流の発生や IC の故障の場合に大電流が流れ続けないように、適切な電源ヒューズを使用してください。IC は絶対最大定格を超えた使い方、誤った配線、および配線や負荷から誘起される異常パルスノイズなどが原因で破壊することあり、この結果、IC に大電流が流れ続けることで、発煙・発火に至ることがあります。破壊における大電流の流出入を想定し、影響を最小限にするため、ヒューズの容量や溶断時間、挿入回路位置などの適切な設定が必要となります。

14.2. 使用上の留意点

- (1) 過電流保護回路／過電流制限回路
(通常: カレントリミッター回路) はどのような場合でも IC を保護するわけではありません。動作後は、速やかに過電流状態を解除するようお願いいたします。絶対最大定格を超えた場合など、使用方法や状況により、過電流制限回路が正常に動作しなかったり、動作する前に IC が破壊したりすることがあります。また、動作後、長時間過電流が流れ続けた場合、使用方法や状況によっては、IC が発熱などにより破壊することがあります。
- (2) 熱遮断回路
熱遮断回路 (通常: サーマルシャットダウン回路) は、どのような場合でも IC を保護するわけではありません。動作後は、速やかに発熱状態を解除するようお願いいたします。絶対最大定格を超えて使用した場合など、使用法や状況により、熱遮断回路が正常に動作しなかったり、動作する前に IC が破壊したりすることがあります。

製品取り扱い上のお願い

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。

本資料に掲載されているハードウェア、ソフトウェアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器（ヘルスケア除く）などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口まで、または当社 Web サイトのお問い合わせフォームからお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。

東芝デバイス&ストレージ株式会社

<https://toshiba.semicon-storage.com/jp/>