TOSHIBA

東芝 オリジナル CMOS 8ビット マイクロコントローラ

TLCS-870/C シリーズ

TMP86FS27FG

Not Recommended for New Design

株式会社 東芝 セミコンダクター社

改訂履歴

日付	版	改訂理由
2007/8/7	1	First Release
2008/8/29	2	内容改訂

Not Recommended for New Design

● 当社は品質、信頼性の向上に努めておりますが、一般に半導体製品は誤作動したり故障することがあります。当社半導体製品をご使用いただく場合は、半導体製品の誤作動や故障により、生命・身体・財産が侵害されることのないように、購入者側の責任において、機器の安全設計を行うことをお願いします。
なお、設計に際しては、最新の製品仕様をご確認の上、製品保証範囲内でご使用いただくと共に、考慮されるべき注意事項や条件について「東芝半導体製品の取り扱い上のご注意とお願い」、「半導体信頼性ハンドブック」などでご確認ください。
021023_A

● 本資料に掲載されている製品は、一般的電子機器（コンピュータ、パーソナル機器、事務機器、計測機器、産業用ロボット、家電機器など）に使用されることを意図しています。特別に高い品質・信頼性が要求され、その故障や誤作動が直接人命を脅かしたり人体に危害を及ぼす恐れのある機器（原子力制御機器、航空宇宙機器、輸送機器、交通信号機器、燃焼制御、医療機器、各種安全装置など）にこれらの製品を使用すること（以下“特定用途”という）は意図もされていませんし、また保証もされていません。本資料に掲載されている製品を当該特定用途に使用することは、お客様の責任でなされることとなります。021023_B

Not Recommended for New Design

● 本資料に掲載されている製品を、国内外の法令、規則及び命令により製造、使用、販売を禁止されている応用製品に使用することはできません。060106_Q

● 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社および第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。021023_C

● 本資料に掲載されている製品のうち外国為替および外国貿易法により、輸出または海外への提供が規制されているものがあります。021023_F

● 本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。021023_D

● マイコン製品の信頼性予測については、「品質保証と信頼性 / 取り扱い上のご注意とお願い」の 1.3 項に記載されておりますのでかならずお読みください。030519_S

©TOSHIBA CORPORATION 2007
All Rights Reserved

UART ノイズ除去時間設定における注意事項

本製品に搭載されている UART を使用する場合、転送クロック選択 (BRG) により、ノイズ除去時間設定(RXDNC設定)には以下の制約があります。"○"の箇所にて使用し、"－"の箇所は設定しないでください。

なお、転送クロックとしてタイマカウンタ割り込みを使用する場合、転送クロックはタイマカウンタソースクロック [Hz] ÷ TTREG 設定値で計算されます。

BRG 設定	転送クロック [Hz]	RXDNC 設定			
		00 （ノイズ除去なし）	01 （31/fc[s] 未満のパルス除去）	10 （63/fc[s] 未満のパルス除去）	11 （127/fc[s] 未満のパルス除去）
000	fc/13	○	○	○	－
110 （タイマカウンタ割り込みでの転送クロックが右記となる場合）	fc/8	○	－	－	－
	fc/16	○	○	－	－
	fc/32	○	○	○	－
上記以外		○	○	○	○

Not Recommended for New Design

CMOS 8 ビット マイクロコントローラ
TMP86FS27FG

TMP86FS27 は 60 K バイトのフラッシュメモリを内蔵した高速，高機能 8 ビットシングルチップマイクロコンピュータで、マスク ROM 品の TMP86CM27/P27 とピンコンパチブルです。内蔵のフラッシュメモリにプログラムを書き込むことにより、TMP86CM27/P27 と同一の動作を行います。

TMP86FS27 のフラッシュメモリは、内蔵ブートプログラムによるオンボードでの書き込み / ベリファイを行うことができます。

製品形名	フラッシュメモリ	RAM	パッケージ
TMP86FS27FG	60 K バイト	1 K バイト	P-QFP80-1420-0.80M

特長

- 8 ビットシングルチップマイクロコンピュータ
  TLCS-870/C シリーズ
- 最小命令実行時間：0.25 μs (16 MHz 動作時)、
  122 μs (32.768 kHz 動作時)
- 基本機械命令：132 種類 731 命令
- 割り込み 20 要因 (外部：7, 内部：13)
- 入出力ポート (55 端子)
  - 大電流出力：8 端子 (Typ. 20 mA), LED 直接駆動可能
- ウォッチドックタイマ
- タイマベースタイマ
- IGBT 制御用 10 ビットタイマカウンタ :1 チャネル (2 端子出力)
  - PPG1, PPG2 独立出力モード
  - デューティ可変出力モード
  - デューティ５０％出力モード
  - 外部トリガスタート／ストップ
  - 緊急出力停止端子
- 時計専用タイマ

Not Recommended for New Design

060629TBP

・当社は品質、信頼性の向上に努めておりますが、一般に半導体製品は誤作動したり故障することがあります。当社半導体製品をご使用いただく場合は、半導体製品の誤作動や故障により、生命・身体・財産が侵害されることのないように、購入者側の責任において、機器の安全設計を行うことをお願いします。
なお、設計に際しては、最新の製品仕様をご確認の上、製品保証範囲内でご使用いただくと共に、考慮されるべき注意事項や条件について「東芝半導体製品の取り扱い上のご注意とお願い」、「半導体信頼性ハンドブック」などでご確認ください。021023_A
・本資料に掲載されている製品は、一般的電子機器 (コンピュータ、パーソナル機器、事務機器、計測機器、産業用ロボット、家電機器など) に使用されることを意図しています。特別に高い品質・信頼性が要求され、その故障や誤作動が直接人命を脅かしたり人体に危害を及ぼす恐れのある機器 (原子力制御機器、航空宇宙機器、輸送機器、交通信号機器、燃焼制御、医療機器、各種安全装置など) にこれらの製品を使用すること (以下 " 特定用途 " という) は意図もされていませんし、また保証もされていません。本資料に掲載されている製品を当該特定用途に使用することは、お客様の責任でなされることとなります。021023_B
・本資料に掲載されている製品を、国内外の法令、規則および命令により製造、使用、販売を禁止されている応用製品に使用することはできません。060106_Q
・本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社および第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。021023_C
・本資料に掲載されている製品は、外国為替および外国貿易法により、輸出または海外への提供が規制されているものです。021023_E
・本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。021023_D
・マイコン製品の信頼性予測については、「品質保証と信頼性 / 取り扱い上のご注意とお願い」の 1.3 項に記載されておりますので必ずお読みください。030519_S

♦8 ビットタイマカウンタ : 2 チャネル
- タイマ , イベントカウンタ
- PWM モード、PDO モード、PPG モード
- 2 チャネルのカスケード接続で 16 ビットタイマとして使用可能

♦10 ビット逐次比較方式 AD コンバータ (サンプルホールド付き)
- アナログ入力 : 8 チャネル

♦キーオンウェイクアップ : 4 チャネル

♦シリアルインタフェース
- 8 ビット SIO: 1 チャネル
- 8 ビット UART: 1 チャネル

♦ＬＣＤ ドライバ／コントローラ
- ＬＣＤ 直接駆動可能 (40 ～ 8 セグメント x4 コモン)
- 1/4, 1/3, 1/2 デューティ、スタティック駆動の選択
- ＬＣＤ 電源電圧用昇圧回路内蔵

♦クロック発振回路 : 2 系統
- シングル / デュアルクロックモードの選択

♦低消費電力動作 (9 モード)
- STOP モード : 動作停止 (バッテリ / コンデンサバックアップ)
- SLOW1 モード : 低周波クロックによる低周波動作 (高周波停止)
- SLOW2 モード : 低周波クロックによる低周波動作 (高周波発振)
- IDLE0 モード : CPU 停止、周辺ハードウエアのうち Timer-Based-Timer(TBT) のみ動作 (高周波クロック) 継続し、TBT 設定の基準時間経過により解除。
- IDLE1 モード : CPU 停止、周辺ハードウエアのみ動作 (高周波クロック)。割り込みにより解除 (CPU 再起動)。
- IDLE2 モード : CPU 停止、周辺ハードウエアのみ動作 (高周波 / 低周波クロック)。割り込みにより解除 (CPU 再起動)。
- SLEEP0 モード : CPU 停止、周辺ハードウエアのうち Timer-Based-Timer(TBT) のみ動作 (低周波クロック) 継続し、TBT 設定の基準時間経過により解除。
- SLEEP1 モード : CPU 停止、周辺ハードウエアのみ動作 (低周波クロック)。割り込みにより解除。
- SLEEP2 モード : CPU 停止、周辺ハードウエアのみ動作 (高周波 / 低周波クロック)。割り込みにより解除。

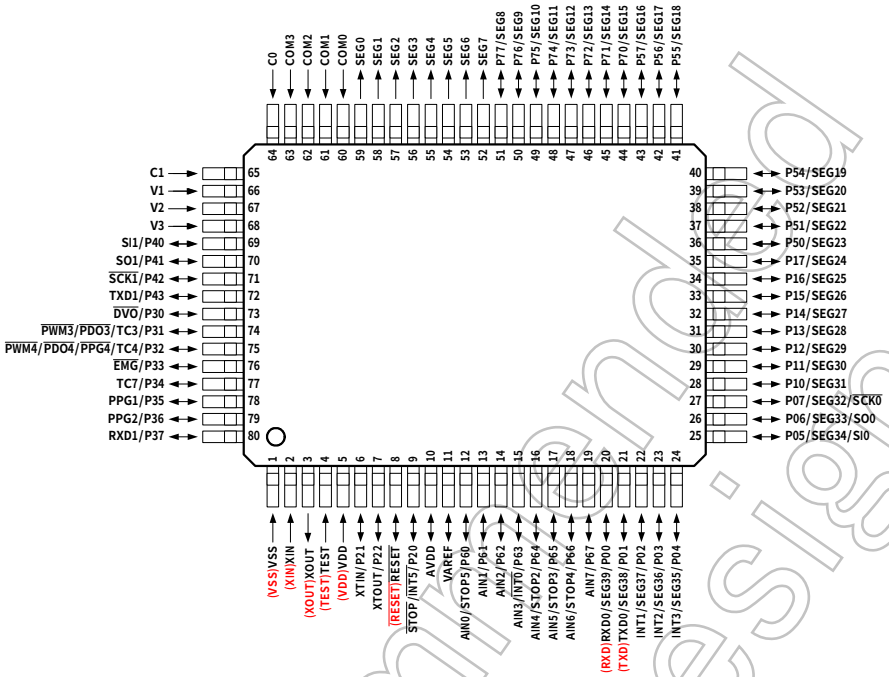
♦動作電圧 4.5 ~ 5.5 V @ 16 MHz/32.768 kHz

2.7 ~ 5.5 V @ 8 MHz/32.768 kHz

Not Recommended for New Design

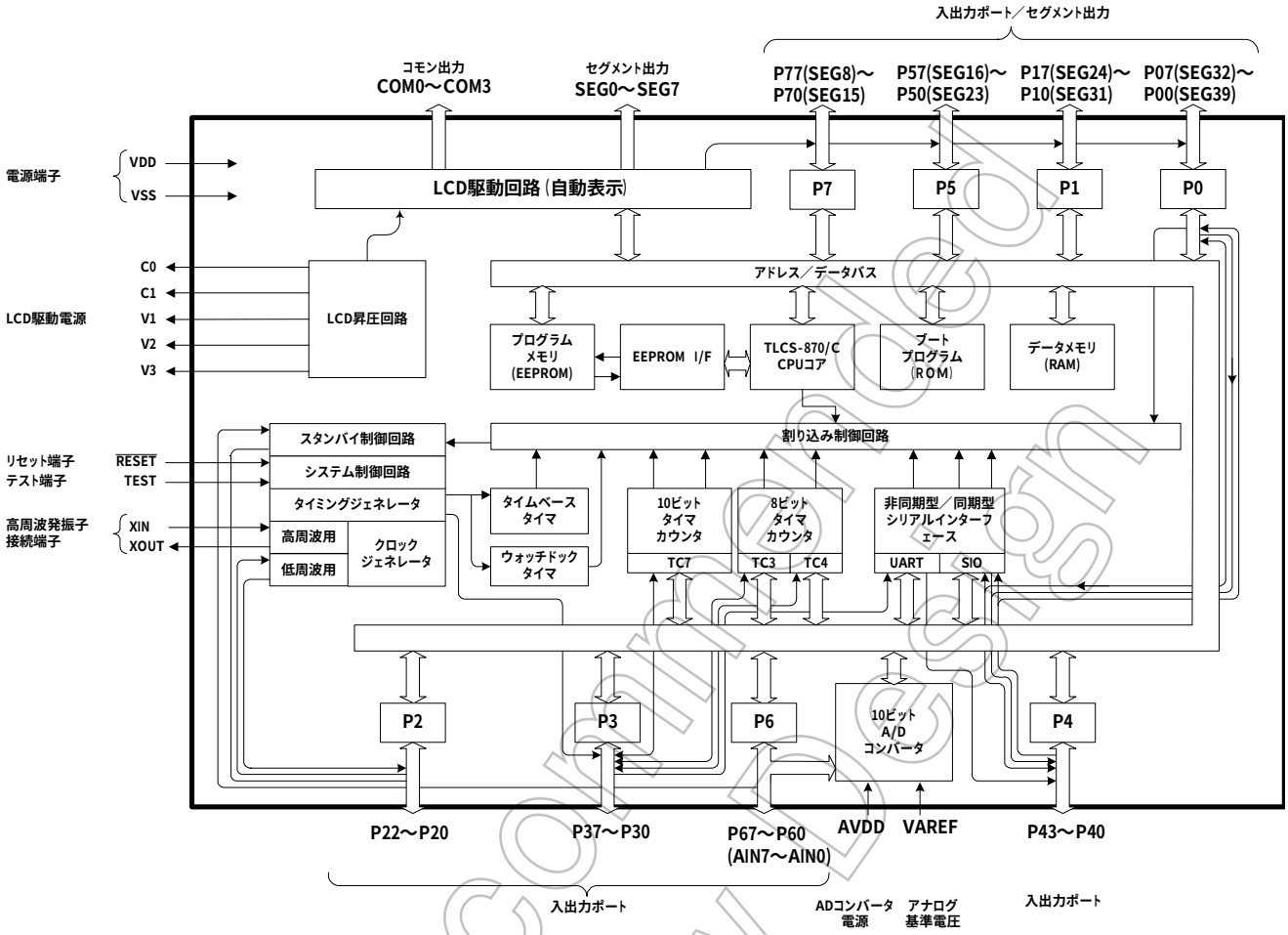
ピン配置図 (上面図)

P-QFP80-1420-0.80M



Not Recommend for New Design

ブロック図



Not Recommended for New Design

端子機能

TMP86FS27 には、MCU モードと PROM モードとがあります。

(1) MCU モード

TMP86CM27/P27 とピン コンパチブルです (必ず TEST 端子は L レベルに固定してください)。

(2) シリアル PROM モード

$\overline{\text{RESET}}$ 端子が L レベルのとき、TEST 端子 , P00 端子 , P01 端子をそれぞれ H レベルに固定することで、シリアル PROM モードになります。

このモードは、フラッシュメモリの書き換えをシリアル転送 (UART) によって行うモードで、$\overline{\text{RESET}}$ 端子を H レベル (RESET 解除) にすると内蔵ブート ROM プログラムが起動されます。

端子名 (シリアル PROM モード時)	入出力	機能	端子名 (MCU モード時)
BOOT1/RXD	入力 / 入力	リセットが解除されるまで H レベルに固定します。リセットが解除された後、シリアル PROM モードの RXD 端子になります。	P00
BOOT2/TXD	入力 / 出力	リセットが解除されるまで H レベルに固定します。リセットが解除された後、シリアル PROM モードの TXD 端子になります。	P01
TEST	入力	H レベルに固定します。	
$\overline{\text{RESET}}$	入出力	リセット信号入力 , 異常動作時リセット出力	
VDD, AVDD	電源	5 V	
VSS		0 V	
VAREF		開放またはリファレンス電圧を印加してください。	
P07~P02, P17~P10, P22~P20, P37~P30,P43~P40,P57~P50, P67~60,P77~P70	入出力	Open	
SEG7~SEG0	出力	0 V 出力 (OPEN)	
COM3~COM0	出力	0 V 出力 (OPEN)	
C0, C1, V1, V2, V3	LCD 電源	未使用 (OPEN)	
XIN	入力	発振子 (2 MHz, 4 MHz, 8 MHz または 16 MHz) を取り付け自己発振させてください。	
XOUT	出力		

Not Recommended for New Design

動作説明

TMP86FS27 は、TMP86CM27/P27 内蔵のマスク ROM をフラッシュメモリとしたもので、そのほかの構成および機能は TMP86CM27/P27 と同一です。

1. 動作モード

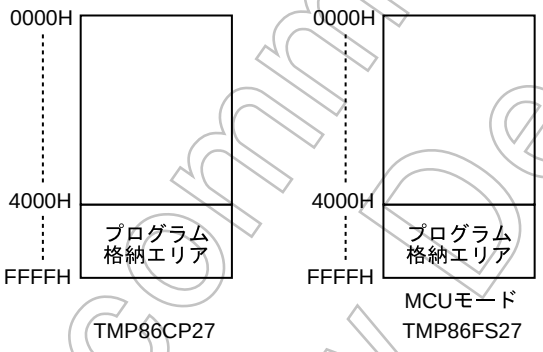
TMP86FS27 には、MCU モードとシリアル PROM モードがあります。

1.1 MCU モード

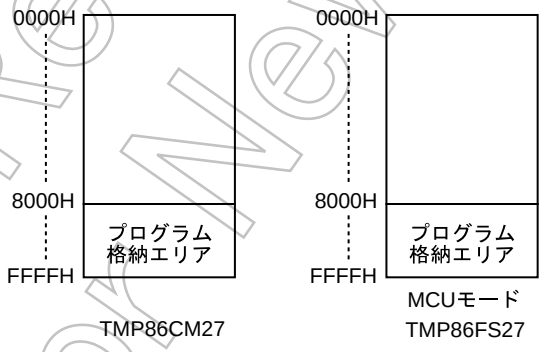
TEST 端子を L レベルに固定することにより、MCU モードとなります。
MCU モードでの動作は、TMP86CM27/P27 **と同一です** (TEST 端子は、プルダウン抵抗を内蔵していないため開放して使用することはできません)。

1.1.1 プログラムメモリ

TMP86FS27 は 60 K バイト (MCU モード時、アドレス 1000H~FFFFH) のフラッシュメモリを内蔵しています。TMP86FS27 を TMP86CM27/P27 のシステム評価用として用いる場合は、シリアル PROM モードでプログラムを書き込みます。



(a) ROM容量 = 16 Kバイト



(b) ROM容量 = 8 Kバイト

図 1.1.1 **プログラム格納エリア**

注) 不使用エリアはデータを FFH **にしてください。**

Not Recommended for New Design

1.1.2 データメモリ

TMP86FS27 は 1024 バイトのデータメモリ（スタティック RAM）を内蔵しています。

1.1.3 端子の入出力回路

(1) 制御端子

制御端子については、TMP86CM27/P27 と同じです。

(2) 入出力ポート

TMP86FS27 の入出力ポートの入出力回路は、TMP86CM27/P27 と同じです。

Not Recommended for New Design

2. シリアル PROM モード

2.1 概要

TMP86FS27 はフラッシュメモリへのプログラミング用として 2 K バイトのブート ROM (マスク ROM) を内蔵しています。ブート ROM には、オンボードでの書き込みを行うためのフラッシュメモリ書き込みモードのほか、RAM ローダ機能 , フラッシュメモリ SUM, 製品識別コード出力のモードを内蔵しています。ブート ROM はシリアル PROM モードで起動し、$\overline{\text{RESET}}$ 端子 , TEST 端子 , P10 と P11 端子で制御されます。

なお、シリアル PROM モードの動作範囲は MCU モードと異なります。表 2.1.1 にシリアル PROM モード時の動作範囲を示します。

表 2.1.1 シリアル PROM モード動作範囲

項　　目	記号	Min	Max	単位
電源電圧	V_{DD}	4.5	5.5	V
高周波周波数	fc	2, 4, 8, 16		MHz
動作温度	Topr	25 ± 5		ºC

2.2 メモリマッピング

図 2.2.1 に MCU モードとシリアル PROM モードの比較を示します。図のようにシリアル PROM モードにすると、アドレス F800H から FFFFH にブート ROM (マスク ROM) がマッピングされます。

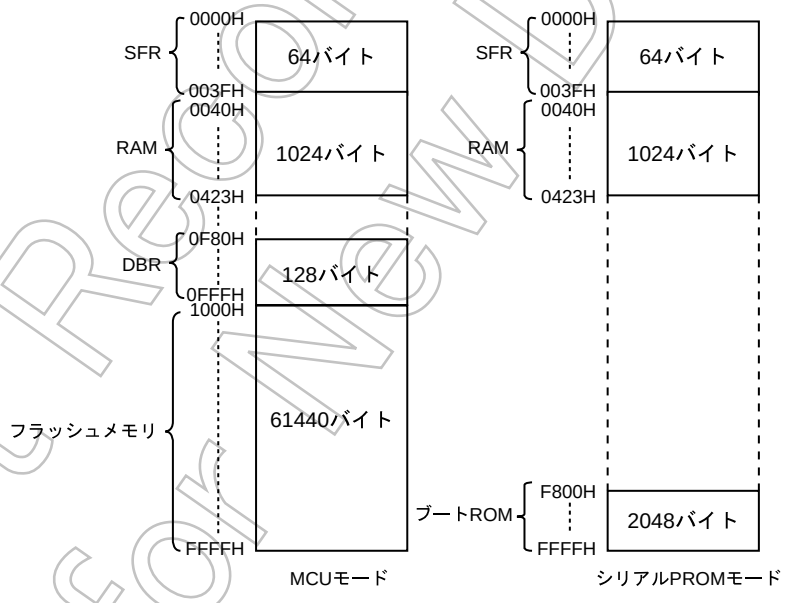


図 2.2.1 メモリアドレスマップ

Not Recommended for New Design

2.3 シリアル PROM モード設定

2.3.1 シリアル PROM モード制御端子

オンボードプログラミングを実行する場合、シリアル PROM モードを起動します。シリアル PROM モードを起動するための端子設定を表 2.3.1 に示します。

表 2.3.1 シリアル PROM モード設定

端子	設定
TEST 端子	H レベル
BOOT1 (RXD) 端子	H レベル
BOOT2 (TXD) 端子	H レベル
$\overline{\text{RESET}}$ 端子	↗

注) シリアル PROM モードでは BOOT1 端子は UART の RXD に、BOOT2 端子は UART の TXD に切り替わります。

2.3.2 端子機能

シリアル PROM モード時 , BOOT1 (RXD) と BOOT2 (TXD) をシリアル転送 (UART) 用端子として使用します。

表 2.3.2 シリアル PROM モードの端子機能

端子名 (シリアル PROM モード時)	入出力	機能	端子名 (MCU モード時)
BOOT1/RXD 注)	入力 / 入力	リセットが解除されるまで H レベルに固定します。リセットが解除された後、シリアル PROM モードの RXD 端子になります。	P00
BOOT2/TXD 注)	入力 / 出力	リセットが解除されるまで H レベルに固定します。リセットが解除された後、シリアル PROM モードの TXD 端子になります。	P01
TEST	入力	H レベルに固定します。	
$\overline{\text{RESET}}$	入出力	リセット信号入力 , 異常動作時リセット出力	
VDD, AVDD	電源	5 V	
VSS		0 V	
VAREF		開放またはリファレンス電圧を印加してください。	
P07~P02, P17~P10, P22~P20, P37~P30,P43~P40,P57~P50, P67~60,P77~P70	入出力	Open	
SEG7~SEG0	出力	0 V 出力 (OPEN)	
COM3~COM0	出力	0 V 出力 (OPEN)	
C0, C1, V1, V2, V3	LCD 電源	未使用 (OPEN)	
XIN	入力	発振子 (2 MHz, 4 MHz, 8 MHz または 16 MHz) を取り付け自己発振させてください。	
XOUT	出力		

注) オンボードプログラミング時、ほかの部品が実装されている場合は、これらの通信端子に影響を与えないようにしてください。

Not Recommended for New Design

シリアル PROM モード時、各制御端子を図 2.3.1 のように接続します。

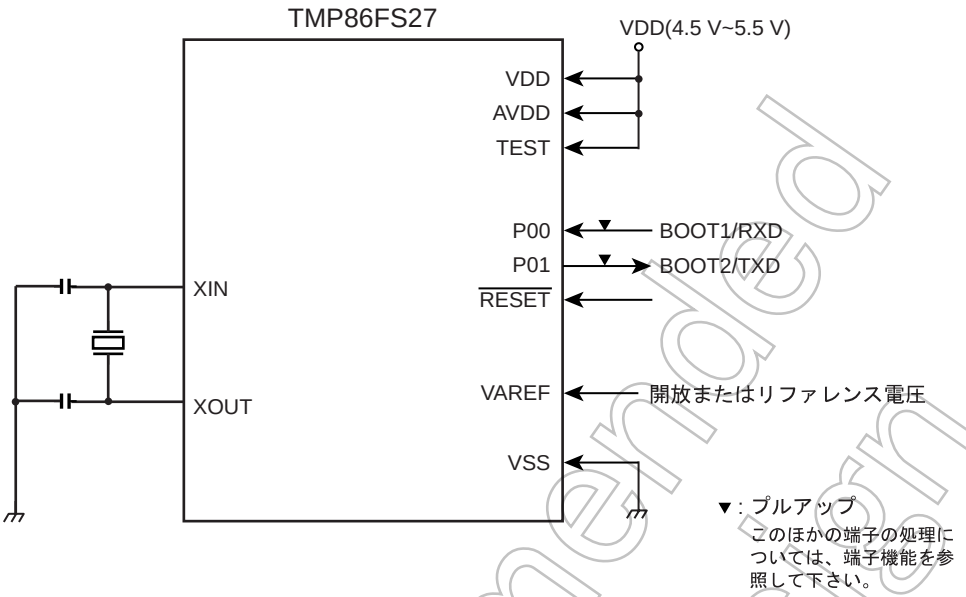


図 2.3.1 シリアル PROM モード端子設定

2.3.3 シリアル PROM モードの起動

シリアル PROM モードを起動するには以下の手順で行います。図 2.3.2 にシリアル PROM モードの設定タイミングを示します。

(1) VDD 端子に電源を供給します。

(2) $\overline{\text{RESET}}$ 端子を L レベルに設定します。

(3) TEST 端子 , BOOT1 と BOOT2 端子を H レベルに設定します。

(4) 電源およびクロック発振が十分安定するまで待ちます。

(5) $\overline{\text{RESET}}$ 端子を L レベルから H レベルに設定します。

(6) セットアップ期間が経過した後、BOOT1/RXD 端子にマッチングデータ 5AH を入力します。
セットアップ期間については 2.13「UART タイミング」を参照してください。

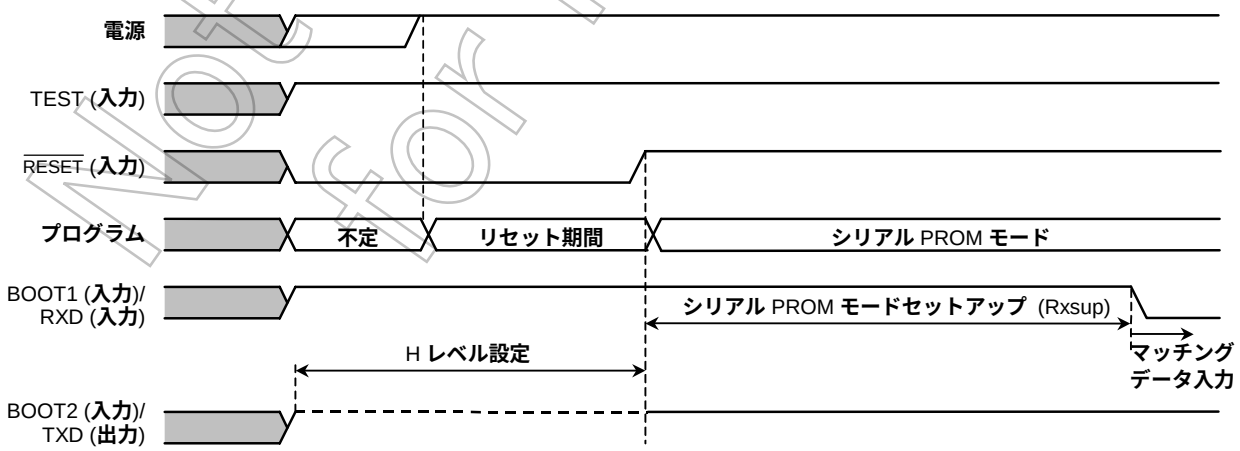


図 2.3.2 シリアル PROM モードタイミング

Not Recommended for New Design

2.4 インタフェース仕様書

シリアル PROM モードでの UART 通信フォーマットを以下に示します。

オンボードプログラミングを実行するためには、書き込みコントローラ側の通信フォーマットも同様に設定する必要があります。

初期ボーレートはマイコンの動作周波数によらず 9600 bps を自動検出します。その後、表 2.4.1 に示すボーレート変更データを TMP86FS27 に送信することによりボーレートの変更が可能です。表 2.4.2 にマイコンの動作周波数とボーレートを示します (表 2.4.2 に示されていない周波数では使用できません)。

ボーレート (初期値): 9600 bps
データ長: 8 ビット
パリティビット: なし
STOP ビット: 1 ビット

表 2.4.1 ボーレート変更データ

ボーレート変更データ	04H	05H	07H	0AH	18H	28H
ボーレート (bps)	76800	62500	38400	31250	19200	9600

表 2.4.2 シングルブートモード時の動作周波数とボーレート対応表

基準ボーレート (bps)	76800		62500		38400		31250		19200		9600	
ボーレート変更データ	04H		05H		07H		0AH		18H		28H	
基準周波数 (MHz)	(bps)	(%)	(bps)	(%)	(bps)	(%)	(bps)	(%)	(bps)	(%)	(bps)	(%)
2	–	–	–	–	–	–	–	–	–	–	9615	+0.16
4	–	–	–	–	–	–	31250	0.00	19231	+0.16	9615	+0.16
8	–	–	62500	0.00	38462	+0.16	31250	0.00	19231	+0.16	9615	+0.16
16	76923	+0.16	62500	0.00	38462	+0.16	31250	0.00	19231	+0.16	9615	+0.16

基準周波数 : シリアル PROM モードで対応可能な高周波周波数。なお、表に示されていない周波数はシリアル PROM モードでは使用できません。

2.5 動作コマンド

シリアル PROM モードでは、表 2.5.1 に示す 5 つのコマンドを使用します。リセット解除後、TMP86FS27 はマッチングデータ (5AH) 待ちの状態となります。

表 2.5.1 シリアル PROM モード動作コマンド

コマンドデータ	動作モード	備考
5AH	セットアップ	マッチングデータ。リセット解除後は、常にこのコマンドからスタートします。
30H	フラッシュメモリ書き込み	フラッシュメモリ領域 (アドレス 1000H~ FFFFH) への書き込みが可能です。
60H	RAM ローダ	特定の RAM 領域 (アドレス 0050H~0430H) への書き込みが可能です。
90H	フラッシュメモリ SUM 出力	フラッシュメモリの全領域 (アドレス 1000H~FFFFH) のチェックサム (2 バイト) の上位、下位の順に出力します。
C0H	製品識別コード出力	製品を識別するためのコード (13 バイトデータ) を出力します。

Not Recommended for New Design

2.6 動作モード

シリアル PROM モードには、(1) フラッシュメモリ書き込み , (2) RAM ローダ , (3) フラッシュメモリ SUM 出力 , (4) 製品識別コード出力の 4 つのモードがあります。以下は各モードの概要です。

(1) フラッシュメモリ 書き込みモード

指定したフラッシュメモリのアドレスに、ページ (32 バイト) 単位で任意のデータを書き込むことができます。コントローラは、書き込みデータをインテル HEX フォーマットのバイナリデータとして送信してください。詳細は 2.6.5「フラッシュメモリ 書き込みデータフォーマット」を参照してください。エンドレコードまでエラーがなければ、TMP86FS27 はフラッシュメモリ 60 K バイトのチェックサムを計算し、その結果を返します。

なお、TMP86FS27 はブランク品の場合を除き、フラッシュメモリ書き込みモードを実行する前にパスワード照合を行います。パスワードが一致しない場合、フラッシュメモリ書き込みモードは実行されません。

(2) RAM ローダモード

RAMローダは､コントローラからインテルHEXフォーマットで送られてきたデータを内蔵RAMへ転送します。転送が正常に終了するとチェックサムを計算し、その結果を送信後、最初のデータレコードで指定された RAM にジャンプし、ユーザープログラムの実行を開始します。

なお、TMP86FS27 はブランク品の場合を除き、RAM ローダモードを実行する前にパスワード照合を行います。パスワードが一致しない場合、RAM ローダモードは実行されません。

(3) フラッシュメモリ SUM 出力モード

フラッシュメモリ 60 K バイトのチェックサムを計算し、その結果を返します。BOOT-ROM ではフラッシュメモリを読み出す動作コマンドはサポートしていませんので、アプリケーションプログラムのレビジョン管理を行う場合などは、このチェックサムによりプログラムの識別を行ってください。

(4) 製品識別コード出力コード

製品を識別するためのコードが出力されます。出力されるコードは製品が内蔵している ROM の領域を示す情報を含んだ 13 バイトのデータで構成されます。外部コントローラはこのコードを読み取ることにより、書き込みを行う製品の識別をすることができます。
(TMP86FS27 の場合、ROM の領域はアドレス 1000H~FFFFH となります。)

Not Recommended for New Design

2.6.1 フラッシュメモリ書き込みモード (動作コマンド : 30H)

表 2.6.1 にフラッシュメモリ書き込みモードの転送フォーマットを示します。

表 2.6.1 フラッシュメモリ書き込みモード転送フォーマット

	転送バイト数	外部コントローラから TMP86FS27 への転送データ	ボーレート	TMP86FS27 から 外部コントローラへの転送データ
BOOT ROM	1 バイト目 2 バイト目	マッチングデータ (5AH) –	9600 bps 9600 bps	– (ボーレート自動判定) OK) エコーバックデータ (5AH) Error) 何も送信しません
	3 バイト目 4 バイト目	ボーレート変更データ (表 2.4.1 参照) –	9600 bps 9600 bps	– OK) エコーバックデータ Error) A1H × 3, A3H × 3, 62H × 3 (注 1)
	5 バイト目 6 バイト目	動作コマンドデータ (30H) –	変更後ボーレート 変更後ボーレート	– OK) エコーバックデータ (30H) Error) A1H × 3, A3H × 3, 63H × 3 (注 1)
	7 バイト目 8 バイト目	パスワード数格納アドレスの ビット 15~08 (注 4)	変更後ボーレート 変更後ボーレート	– OK) 何も送信しません Error) 何も送信しません
	9 バイト目 10 バイト目	パスワード数格納アドレスの ビット 07~00 (注 4)	変更後ボーレート 変更後ボーレート	– OK) 何も送信しません Error) 何も送信しません
	11 バイト目 12 バイト目	パスワード比較開始アドレスの ビット 15~08 (注 4)	変更後ボーレート 変更後ボーレート	– OK) 何も送信しません Error) 何も送信しません
	13 バイト目 14 バイト目	パスワード比較開始アドレスの ビット 07~00 (注 4)	変更後ボーレート 変更後ボーレート	– OK) 何も送信しません Error) 何も送信しません
	15 バイト目 : m バイト目	パスワード列 (注 5) –	変更後ボーレート 変更後ボーレート	– OK) 何も送信しません Error) 何も送信しません
	m + 1 バイト目 : n – 2 バイト目	インテル HEX フォーマット (Binary) (注 2)	変更後ボーレート	–
	n – 1 バイト目	–	変更後ボーレート	OK) チェックサム (High) (注 3) Error) 何も送信しません
	n バイト目	–	変更後ボーレート	OK) チェックサム (Low) (注 3) Error) 何も送信しません
	n + 1 バイト目	(次の動作コマンドデータ待ち)	変更後ボーレート	–

注 1) “xxH × 3” は xxH を 3 バイト送信した後、動作停止状態となることを意味します。詳細は 2.7「エラーコード」を参照してください。

注 2) インテル HEX フォーマットについては、2.9「インテル HEX フォーマット (Binary)」を参照してください。

注 3) チェックサムについては、2.8「チェックサム (SUM)」を参照してください。

注 4) パスワードについては、2.10「パスワード」を参照してください。

注 5) FFE0H~FFFFH の領域がすべて 00H または FFH の場合、ブランク品と判定されパスワード照合は行われませんのでパスワード列の送信は不要です。ただし、ブランク品の場合でもパスワード数格納アドレス、パスワード比較開始アドレスの指定は必要ですので、外部コントローラよりこれらのデータを送信するようにしてください。なお、パスワード数格納アドレス、パスワード比較開始アドレスが正しくない場合パスワードエラーとなり、TMP86FS27 は UART 通信を終了し動作停止状態となります。従って、パスワードエラーの場合は $\overline{\text{RESET}}$ 端子による初期化を行い、シリアル PROM モードを再起動してください。

注 6) データレコード間の時間は 1 ms 以上にする必要があります。

Not Recommended for New Design

フラッシュメモリ書き込みモードの動作説明

1. 1 バイト目の受信データはマッチングデータです。シリアル PROM モードを起動すると、TMP86FS27 (以下、デバイスと呼ぶ) はマッチングデータ (5AH) の受信待ちとなります。デバイスはマッチングデータを受信することで、UART の初期ボーレートを自動的に 9600 bps にあわせます。
2. デバイスがマッチングデータ (5AH) を受信すると、2 バイト目のデータとしてエコーバックデータ (5AH) を外部コントローラに送信します。もし、デバイスがマッチングデータを認識できなかった場合、エコーバックデータは返さず、ボーレートの自動調整を行って再度マッチングデータの受信待ちの状態となります。したがって、外部コントローラはデバイスがエコーバックデータを送信するまでマッチングデータを繰り返し送信する必要があります。なお、繰り返し回数はデバイスの周波数に応じて変わります。詳細は表 2.6.3 を参照してください。
3. 3 バイト目の受信データはボーレート変更データです。ボーレート変更データは表 2.4.1 に示すとおり 5 種類あります。なお、ボーレートの変更を行わない場合でも、外部コントローラはボーレートの初期値データ (28H: 9600 bps) を送信する必要があります。
4. 3 バイト目の受信データが、動作周波数に対応したボーレートデータのいずれかに該当するときのみ、デバイスは 4 バイト目のデータとして、受信したデータと同じ値をエコーバック送信します。なお、ボーレートの変更は、ボーレート変更データに対するエコーバックデータを送信した後、有効となります。もし、3 バイト目の受信データが、いずれのボーレート変更データに該当しない場合、デバイスはボーレート変更エラーコード (62H) を 3 バイト送信した後、動作停止状態となります。
5. 5 バイト目の受信データはフラッシュメモリ書き込みモードコマンドデータ (30H) となります。
6. 5 バイト目の受信データが表 2.5.1 に示す動作コマンドデータのいずれかに該当する場合にのみ、デバイスは、6 バイト目として受信したデータと同じ値 (この場合 30H) をエコーバック送信します。もし、5 バイト目の受信データが、いずれの動作コマンドにも該当しない場合、デバイスは動作コマンドエラーコード (63H) を 3 バイト送信した後、動作停止状態となります。
7. 7 バイト目はパスワード数格納アドレスのビット 15~8 のデータとなります。7 バイト目に受信したデータに受信エラーがない場合、デバイスは何も送信しません。受信エラーまたはパスワードエラーがある場合、デバイスは何も送信せず、動作停止状態となります。
8. 9 バイト目はパスワード数格納アドレスのビット 7~0 のデータとなります。9 バイト目に受信したデータに受信エラーがない場合、デバイスは何も送信しません。受信エラーまたはパスワードエラーがある場合、デバイスは何も送信せず、動作停止状態となります。
9. 11 バイト目はパスワード比較開始アドレスのビット 15~8 のデータとなります。11 バイト目に受信したデータに受信エラーがない場合、デバイスは何も送信しません。受信エラーまたはパスワードエラーがある場合、デバイスは何も送信せず、動作停止状態となります。
10. 13 バイト目はパスワード比較開始アドレスのビット 7~0 のデータとなります。13 バイト目に受信したデータに受信エラーがない場合、デバイスは何も送信しません。受信エラーまたはパスワードエラーがある場合、デバイスは何も送信せず、動作停止状態となります。
11. 15~m バイト目の受信データはパスワードデータとなります。パスワード数は、パスワード数格納アドレスに格納されているデータ (N) となります。パスワードデータは、パスワード比較開始アドレスにて指定されたアドレスから N バイト分のデータと比較されます。したがって、外部コントローラは N バイトのパスワードデータを送信する必要があります。パスワードが一致しない場合、デバイスはエラーコードを送信せず、動作停止状態となります。なお、FFE0H~FFFFH 領域がすべて 00H または FFH の場合はブランク品と判定され、パスワード比較は行われません。
12. m + 1 バイト目 ~n – 2 バイト目の受信データは、インテル HEX フォーマットの binary データとして受信されます。この場合、エコーバックは行われません。デバイスはインテル HEX フォーマットのスタートマーク (3AH、“ : ”) を受信してからデータレコードの受信を開始しますので、スタートマークを受信するまで 3AH 以外の受信データは無視されます。デバイスがスタートマークを受信す

Not Recommended for New Design

ると、以降のデータをデータレコード (データ長、アドレス、レコードタイプ、データ、チェックサムで構成) として受信します。データレコードのうち、データは一度 RAM にバッファリングされ、1 ページ分のデータがバッファリングされるとフラッシュメモリへの書き込みが行われます。なお、書き込みデータのフォーマットの詳細については、2.6.5「フラッシュメモリ書き込みデータフォーマット」を参照してください。デバイスがエンドレコードを受信すると、チェックサムの計算処理を開始しますので、外部コントローラはエンドレコードを送信後、チェックサムの受信待ちとなるようにしてください。もし、受信エラーまたはインテル HEX フォーマットエラーが発生した場合、デバイスは何も送信せず、動作停止状態となります。

13. n – 1 バイト目と n バイト目は、チェックサムの上位、下位となります。チェックサムの計算方法については 2.8「チェックサム (SUM)」を参照してください。チェックサムの計算はエンドレコードを検出し、受信エラーまたはインテル HEX フォーマットエラーが発生していない場合にのみ行われます。60 K バイトのフラッシュメモリのチェックサム計算に要する時間は約 375 ms @ 16 MHz です。外部コントローラは、エンドレコードを送信後、デバイスがチェックサムを送信するか否かで書き込みが正常に終了したかを判断してください。
14. デバイスはチェックサムを送信後、次の動作コマンドデータ待ちの状態となります。

Not Recommended for New Design

2.6.2 RAM ローダモード (動作コマンド : 60H)

表 2.6.2 に RAM ローダモードの転送フォーマットを示します。

表 2.6.2 RAM ローダモード転送フォーマット

	転送バイト数	外部コントローラから TMP86FS27 への転送データ	ボーレート	TMP86FS27 から 外部コントローラへの転送データ
BOOT ROM	1 バイト目 2 バイト目	マッチングデータ (5AH) –	9600 bps 9600 bps	– (ボーレート自動判定) OK) エコーバックデータ (5AH) Error) 何も送信しません
	3 バイト目 4 バイト目	ボーレート変更データ (表 2.4.1 参照) –	9600 bps 9600 bps	– OK) エコーバックデータ Error)A1H × 3, A3H × 3, 62H × 3 (注 1)
	5 バイト目 6 バイト目	動作コマンドデータ (60H) –	変更後ボーレート 変更後ボーレート	– OK) エコーバックデータ (60H) Error) A1H × 3, A3H × 3, 63H × 3 (注 1)
	7 バイト目 8 バイト目	パスワード数格納アドレスのビット 15~08 (注 4)	変更後ボーレート 変更後ボーレート	– OK) 何も送信しません Error) 何も送信しません
	9 バイト目 10 バイト目	パスワード数格納アドレスのビット 07~00 (注 4)	変更後ボーレート 変更後ボーレート	– OK) 何も送信しません Error) 何も送信しません
	11 バイト目 12 バイト目	パスワード比較開始アドレスのビット 15~08 (注 4)	変更後ボーレート 変更後ボーレート	– OK) 何も送信しません Error) 何も送信しません
	13 バイト目 14 バイト目	パスワード比較開始アドレスのビット 07~00 (注 4)	変更後ボーレート 変更後ボーレート	– OK) 何も送信しません Error) 何も送信しません
	15 バイト目 : m バイト目	パスワード列 (注 5) –	変更後ボーレート 変更後ボーレート	– OK) 何も送信しません Error) 何も送信しません
	m + 1 バイト目 : n – 2 バイト目	インテル HEX フォーマット (Binary) (注 2)	変更後ボーレート	–
	n – 1 バイト目	–	変更後ボーレート	OK) チェックサム (High) (注 3) Error) 何も送信しません
	n バイト目	–	変更後ボーレート	OK) チェックサム (Low) (注 3) Error) 何も送信しません
RAM	–	書き込みを開始した RAM の先頭アドレスにジャンプしプログラムを実行します。		

注 1) “xxH × 3” は xxH を 3 バイト送信した後、動作停止状態となることを意味します。詳細は 2.7「エラーコード」を参照してください。

注 2) インテル HEX フォーマットについては 2.9「インテル HEX フォーマット (Binary)」を参照してください。

注 3) チェックサムについては、2.8「チェックサム (SUM)」を参照してください。

注 4) パスワードについては、2.10「パスワード」を参照してください。

注 5) FFE0H~FFFFH の領域がすべて 00H または FFH の場合、ブランク品と判定されパスワード照合は行われませんのでパスワード列の送信は不要です。ただし、ブランク品の場合でもパスワード数格納アドレス、パスワード比較開始アドレスの指定は必要ですので、外部コントローラよりこれらのデータを送信するようにしてください。なお、パスワード数格納アドレス、パスワード比較開始アドレスが正しくない場合、TMP86FS27 は UART 通信を終了し動作停止状態となります。従って、パスワードエラーの場合は $\overline{\text{RESET}}$ 端子による初期化を行い、シリアル PROM モードを再起動してください。

注 6) パスワード列を送信した後、エンドレコードだけの送信を行わないようにしてください。もし、デバイスがパスワード列を受信した後にエンドレコードを受信した場合、正しく動作しないことがあります。

Not Recommended for New Design

RAM ローダモードの動作説明

1. 1 バイト目から 4 バイト目までの送受信データは、フラッシュメモリ書き込みモードの場合と同一です。
2. 5 バイト目の受信データは RAM ローダモードコマンドデータ (60H) となります。
3. 5 バイト目の受信データが表 2.5.1 に示す動作コマンドデータのいずれかに該当する場合にのみ、デバイスは、6 バイト目として受信したデータと同じ値 (この場合 60H) をエコーバック送信します。もし、5 バイト目の受信データが、いずれの動作コマンドにも該当しない場合、デバイスは動作コマンドエラーコード (63H) を 3 バイト送信した後、動作停止状態となります。
4. 7 バイト目から m バイト目の送受信データは、フラッシュメモリ書き込みモードの場合と同一です。
5. m + 1 バイト目 ~n – 2 バイト目の受信データは、インテル HEX フォーマットの binary データとして受信されます。この場合、エコーバックは行われません。デバイスはインテル HEX フォーマットのスタートマーク (3AH、“ : ”) を受信してからデータレコードの受信を開始しますので、スタートマークを受信するまで 3AH 以外の受信データは無視されます。デバイスがスタートマークを受信すると、以降のデータをデータレコード (データ長、アドレス、レコードタイプ、データ、チェックサムで構成) として受信します。データレコードのうち、データはアドレスにて指定された RAM に書き込まれます。デバイスがエンドレコードを受信すると、チェックサムの計算処理を開始しますので、外部コントローラはエンドレコードを送信後、チェックサムの受信待ちとなるようにしてください。もし、受信エラーまたはインテル HEX フォーマットエラーが発生した場合、デバイスは何も送信せず、動作停止状態となります。
6. n – 1 バイト目と n バイト目は、チェックサムの上位、下位となります。チェックサムの計算方法については 2.8「 チェックサム (SUM)」を参照してください。チェックサムの計算はエンドレコードを検出し、受信エラーまたはインテル HEX フォーマットエラーが発生していない場合にのみ行われます。チェックサムは RAM に書き込まれたデータのみ計算されます。インテル HEX フォーマットのデータ長 , アドレス , レコードタイプとチェックサムは計算の対象になりません。外部コントローラは、エンドレコードを送信後、デバイスがチェックサムを送信するか否かで書き込みが正常に終了したかを判断してください。
7. チェックサムを送信後、最初に受信したデータレコードで指定される RAM アドレスにジャンプし、プログラムの実行を開始します。

Not Recommended for New Design

2.6.3 フラッシュメモリ SUM 出力モード (動作コマンド : 90H)

表 2.6.3 にフラッシュメモリ SUM 出力モードの転送フォーマットを示します。

表 2.6.3 フラッシュメモリ SUM 出力モード転送フォーマット

	転送バイト数	外部コントローラから TMP86FS27 への転送データ	ボーレート	TMP86FS27 から外部コントローラへの転送データ
BOOT ROM	1 バイト目 2 バイト目	マッチングデータ (5AH) –	9600 bps 9600 bps	– (ボーレート自動判定) OK) エコーバックデータ (5AH) Error) 何も送信しません
	3 バイト目 4 バイト目	ボーレート変更データ (表 2.4.1 参照) –	9600 bps 9600 bps	– OK) エコーバックデータ Error) A1H × 3, A3H × 3, 62H × 3 (注 1)
	5 バイト目 6 バイト目	動作コマンドデータ (90H) –	変更後ボーレート 変更後ボーレート	– OK) エコーバックデータ (90H) Error) A1H × 3, A3H × 3, 63H × 3 (注 1)
	7 バイト目	–	変更後ボーレート	OK) チェックサム (High) (注 2) Error) 何も送信しません
	8 バイト目	–	変更後ボーレート	OK) チェックサム (Low) (注 2) Error) 何も送信しません
	9 バイト目	(次の動作コマンドデータ待ち)	変更後ボーレート	–

注 1) “xxH × 3” は xxH を 3 バイト送信した後、動作停止状態となることを意味します。詳細は 2.7 「エラーコード」を参照してください。

注 2) チェックサムについては、2.8「チェックサム (SUM)」を参照してください。

フラッシュメモリ SUM 出力モードの動作説明

1. 1 バイト目から 4 バイト目までの送受信データは、フラッシュメモリ書き込みモードの場合と同一です。
2. 5 バイト目の受信データはフラッシュメモリ SUM 出力モードコマンドデータ (90H) となります。
3. 5 バイト目の受信データが表 2.5.1 に示す動作コマンドデータのいずれかに該当する場合にのみ、デバイスは、6 バイト目として受信したデータと同じ値 (この場合 90H) をエコーバック送信します。もし、5 バイト目の受信データが、いずれの動作コマンドにも該当しない場合、デバイスは動作コマンドエラーコード (63H) を 3 バイト送信した後、動作停止状態となります。
4. 7 バイト目と 8 バイト目は、チェックサムの上位、下位となります。チェックサムの計算方法については 2.8「チェックサム (SUM)」を参照してください。
5. デバイスはチェックサムを送信後、次の動作コマンドデータ待ちの状態となります。

Not Recommended for New Design

2.6.4 製品識別コード出力モード (動作コマンド : C0H)

表 2.6.4 に製品識別コード出力モードの転送フォーマットを示します。

表 2.6.4 製品識別コード出力モード転送フォーマット

	転送バイト数	外部コントローラから TMP86FS27 への転送データ	ボーレート	TMP86FS27 から 外部コントローラへの転送データ	
BOOT ROM	1 バイト目 2 バイト目	マッチングデータ (5AH) –	9600 bps 9600 bps	– (ボーレート自動判定) OK) エコーバックデータ (5AH) Error) 何も送信しません	
	3 バイト目 4 バイト目	ボーレート変更データ (表 2.4.1 参照) –	9600 bps 9600 bps	– OK) エコーバックデータ Error) A1H × 3, A3H × 3, 62H × 3 (注 1)	
	5 バイト目 6 バイト目	動作コマンドデータ (C0H) –	変更後ボーレート 変更後ボーレート	– OK) エコーバックデータ (C0H) Error) A1H × 3, A3H × 3, 63H × 3 (注 1)	
	7 バイト目		変更後ボーレート	3AH	スタートマーク
	8 バイト目		変更後ボーレート	0AH	転送データ数 (9~18 バイト目までのバイト数)
	9 バイト目		変更後ボーレート	02H	アドレス長 (2 バイト)
	10 バイト目		変更後ボーレート	03H	Reserved
	11 バイト目		変更後ボーレート	00H	Reserved
	12 バイト目		変更後ボーレート	00H	Reserved
	13 バイト目		変更後ボーレート	00H	Reserved
	14 バイト目		変更後ボーレート	01H	ROM のブロック数 (1 ブロック)
	15 バイト目		変更後ボーレート	10H	ROM の先頭アドレス (上位)
	16 バイト目		変更後ボーレート	00H	ROM の先頭アドレス (下位)
	17 バイト目		変更後ボーレート	FFH	ROM の終了アドレス (上位)
	18 バイト目		変更後ボーレート	FFH	ROM の終了アドレス (下位)
	19 バイト目		変更後ボーレート	ECH	転送データのチェックサム (9~18 バイト目までのチェックサム)
	20 バイト目	(次の動作コマンドデータ待ち)	変更後ボーレート	–	

注) "xxH × 3" は xxH を 3 バイト送信した後、動作停止状態となることを意味します。詳細は 2.7「エラーコード」を参照してください。

製品識別コード出力モードの動作説明

1. 1 バイト目から 4 バイト目までの送受信データは、フラッシュメモリ書き込みモードの場合と同一です。
2. 5 バイト目の受信データは製品識別コード出力モードコマンドデータ (C0H) となります。
3. 5 バイト目の受信データが表 2.5.1 に示す動作コマンドデータのいずれかに該当する場合にのみ、デバイスは、6 バイト目として受信したデータと同じ値 (この場合 C0H) をエコーバック送信します。もし、5 バイト目の受信データが、いずれの動作コマンドにも該当しない場合、デバイスは動作コマンドエラーコード (63H) を 3 バイト送信した後、動作停止状態となります。
4. 9 バイト目から 19 バイト目は製品識別コードとなります。識別コードの詳細については 2.11「製品識別コード」を参照してください。
5. デバイスはチェックサムを送信後、次の動作コマンドデータ待ちの状態となります。

Not Recommended for New Design

2.6.5 フラッシュメモリ 書き込みデータフォーマット

TMP86FS27 のフラッシュメモリは 32 バイトを 1 ページとし、1919 ページで構成されています。フラッシュメモリへの書き込みはページごと (32 バイトごと) 行われますので、数バイトのデータを書き込む場合でも、1 ページ分 (32 バイト) のデータを指定する必要があります。図 2.6.1 にフラッシュメモリの構成を示します。なお、フラッシュメモリ書き込みモードでは、外部コントローラは以下のインテル HEX フォーマットでデータを送信してください。

1. フラッシュメモリ書き込みコマンド (30H) の受け付け後、最初のデータレコードで指定されるアドレスは、必ず各ページの先頭アドレスとしてください (例 : ページ 2 への書き込みを行う場合、最初のデータレコードのアドレスは 1040H (ページ 2 の先頭アドレス) でなければなりません)。
2. データレコードの最終データに相当するアドレスがページの途中である場合、次のデータレコードで指定されるアドレスは、前のアドレス + 1 としてください。

   例)

   : 10C0000020212223242526272829 2A2B2C2D2E2F B8 ' 1000H~100FH **のデータレコード**
   : 10 C010 00303132333435363738393A3B3C3D3E3FA8 ' 1010H~101FH **のデータレコード**

   (説明) データレコードの最終データのアドレスが 100FH (**ページ** 0) **の場合、次のデータレコードで指定されるアドレスは** 1010H (**ページ** 0) **でなければなりません。**

3. エンドレコード直前のデータレコードの最終データのアドレスは、各ページの最終アドレスとしてください。

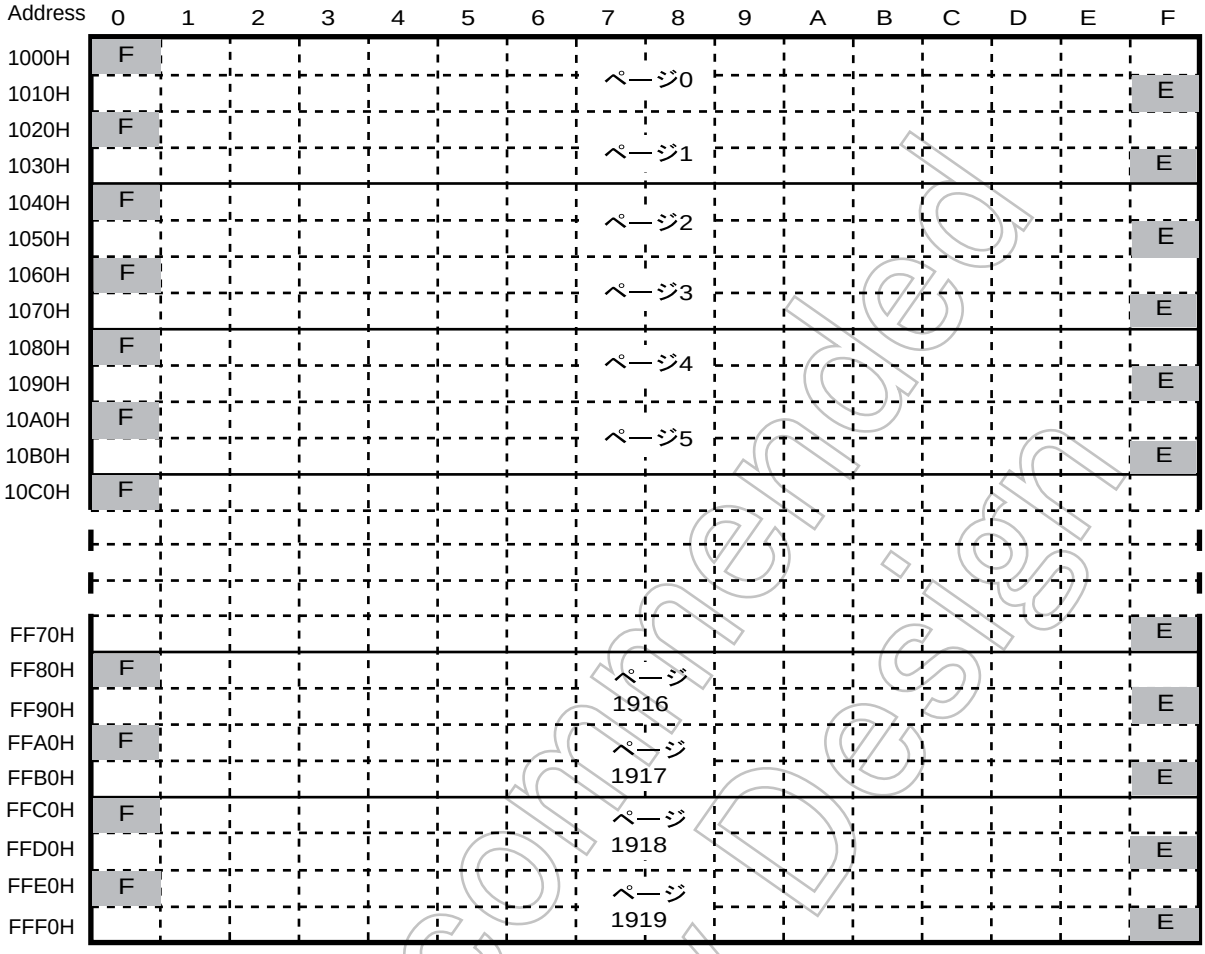
   例)

   : 10C03000303132333435363738393A3B3C3D3E 3F 88 ' 1030H~103FH **のデータレコード**
   : 00000001FF ' **エンドレコード**

   (説明) エンドレコード直前のデータレコードがページ 1 **を指している場合、そのレコードの最終データのアドレスは** 103FH (**ページ** 1 **の最終アドレス**) **でなければなりません。**

注) フラッシュメモリのすべてのデータが同一データの場合、アドレス FFE0H~FFFFH **領域にのみ書き込みを行わないでください。もしこの領域にのみ書き込みが行われると、以降** TMP86FS27 **はブランク品とはみなされず、パスワード照合が行われ、同一データが** 3 **バイト以上続くためにパスワード判定でエラーとなります。この場合、フラッシュメモリへの書き込みや** RAM **ローダが実行できなくなります。**

Not Recommended for New Design



注） F は各ページの先頭アドレス、E は各ページの終了アドレスを示します。

図 2.6.1 フラッシュメモリの構成

Not Recommended for New Design

2.7 エラーコード

デバイスが各エラーを検出した場合に送信するエラーコードを 表 2.7.1 に示します。

表 2.7.1 エラーコード

送信データ	エラー内容
62H, 62H, 62H	ボーレート変更データエラー
63H, 63H, 63H	動作コマンドエラー
A1H, A1H, A1H	受信データのフレーミングエラー
A3H, A3H, A3H	受信データのオーバーランエラー

注) パスワードエラーの場合は、エラーコードは送信されません。

2.8 チェックサム (SUM)

(1) 計算方法

チェックサム (SUM) は byte + byte… + byte の結果をワードで返します。つまり、バイトでデータを読み出して計算し、その結果をワードで返します。

例)

A1H
B2H
C3H
D4H

左記 4 バイトが計算対象データの場合、チェックサムは以下のようになります。

A1H + B2H + C3H + D4H = 02EAH

SUM (**上位**) = 02H

SUM (**下位**) = EAH

フラッシュメモリ書き込みモード、RAM ローダモードおよびフラッシュメモリ SUM 出力モードを実行した際に送信されるチェックサムは、本計算方法を使用します。

(2) 計算対象データ

表 2.8.1 に各モードにおけるチェックサムの計算対象データを示します。

表 2.8.1 チェックサムの計算対象データ

動作モード	計算対象データ	備考
フラッシュメモリ書き込みモード	フラッシュメモリの全エリア (60 K バイト) のデータ	フラッシュメモリの一部のページのみ書き込みを行った場合でも、すべてのフラッシュメモリ (60 K バイト) のチェックサムを計算します。なお、インテル HEX フォーマットにおけるデータ長 , アドレス , レコードタイプ , チェックサムは SUM の対象とはなりません。
フラッシュメモリ SUM 出力モード		
RAM ローダモード	最初に受信した RAM アドレスから最後に受信した RAM アドレスまでに書き込まれた RAM のデータ	インテル HEX フォーマットにおけるデータ長 , アドレス , レコードタイプ , チェックサムは SUM の対象とはなりません。
製品識別コード出力モード	転送されたデータ (9~18 バイト目まで)	詳細については 2.6.4「製品識別コード出力モード」を参照してください。

Not Recommended for New Design

2.9 インテル HEX フォーマット (Binary)

1. デバイスは各データレコードのチェックサムを受信後、次のデータレコードのスタートマーク (3AH, ":") 待ちとなりますので、外部コントローラがレコード間に 3AH 以外のデータを送信してもそのデータは無視されます。
2. 外部コントローラは、エンドレコードのチェックサムを送信した後は何も送信せず、2 バイトの受信データ (チェックサムの上位と下位) 待ちとなるようにしてください。
3. 受信エラーまたはインテル HEX フォーマットエラーが発生した場合は、エラーコードを送信せず、デバイスは動作停止状態となります。インテル HEX フォーマットエラーは以下の場合発生します。
   - レコードタイプが 00H, 01H, 02H 以外の場合
   - チェックサムエラーが発生した場合
   - 拡張レコード (レコードタイプ = 02H) のデータ長が 02H でない場合
   - 拡張レコード (レコードタイプ = 02H) の拡張アドレスが 1000H 以上で、その後データレコードを受信した場合
   - エンドレコード (レコードタイプ = 01H) のデータ長が 00H でない場合

2.10 パスワード

TMP86FS27 はフラッシュメモリ内の任意のデータ (連続する 8 バイト以上のデータ) をパスワードとして設定することができ、外部コントローラから送信されるパスワード列と、パスワードに設定されたデータ列との照合を行うことによりパスワード判定を行います。パスワードを指定できる領域は、フラッシュメモリ内のアドレス 1000H~FF9FH となります (アドレス FFA0H~FFFFH はパスワードとして設定できません)。

アドレス FFE0H~FFFFH のデータがすべて 00H もしくは FFH の場合、ブランク品とみなされパスワード判定は行われません。ただし、ブランク品の場合でもパスワード数格納アドレス、パスワード比較開始アドレスを送信する必要があります。表 2.10.1 にブランク品と書き込み品の場合のパスワード設定方法を示します。

表 2.10.1 ブランク品と書き込み品でのパスワード設定方法

パスワード	ブランク品 (注 1)	書き込み品
PNSA (パスワード数格納アドレス)	1000H ≦ PNSA ≦ FF9FH	1000H ≦ PNSA ≦ FF9FH
PCSA (パスワード比較開始アドレス)	1000H ≦ PCSA ≦ FF9FH	1000H ≦ PCSA ≦ FFA0 – N
N (パスワード数)	*	8 ≦ N
パスワード列の設定	不要	必要 (注 2)

注 1) アドレス FFE0H~FFFFH の領域がすべて 00H または FFH となっている製品をブランク品とします。

注 2) 3 バイト以上同一となるデータは、パスワード列として設定できません (パスワード判定でエラーとなり、TMP86FS27 は何のデータも送信せず、停止状態となります)。

注 3) *: Don't care

注 4) 上記条件を満たさない場合パスワードエラーとなります。なおパスワードエラーが発生した場合、デバイスはエラーコードを送信せず、動作停止状態となります。

注 5) ブランク品は PCSA の受信後、パスワード列の受信は行わず即座に Intel-Hex フォーマットの受信処理を行います。このとき外部コントローラはダミーのパスワード列を送信したとしても、デバイスは Intel-Hex フォーマットとしてスタートマーク (3AH": ") を検出するまで受信データを読み飛ばしますので、その後の処理は正しく動作します。ただし、ダミーのパスワード列に 3AH が含まれていると、誤ってスタートマークと検出されるためマイコンは動作

Not Recommended for New Design

停止状態となります。これが問題となる場合は、ダミーのパスワード列を送信しないでください。

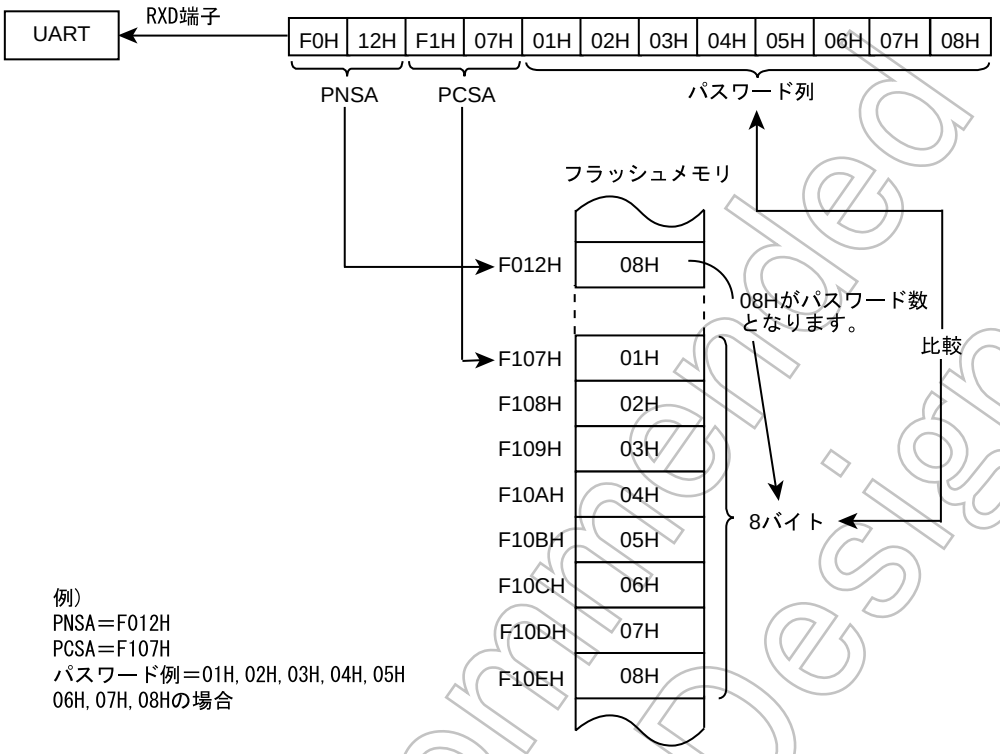


図 2.10.1 **パスワードの比較 (例)**

Not Recommended for New Design

2.10.1 ブランク品 / 書き込み品の判別方法

外部コントローラより、以下の手順で通信を行うとブランク品 / 書き込み品を判別することができます。

(1) フラッシュメモリ書き込みモードまたは RAM ローダモードを実行する。

(2) PNSA, PCSA を送信する。

(3) エンドレコードを送信する。

(4) ブランク品の場合、デバイスはチェックサムを送信します。書き込み品の場合はチェックサムを送信せずデバイスは停止状態となります。

上記のように、外部コントローラがエンドレコードを送信した後、デバイスがチェックサムを送信するか否かでブランク品 / 書き込み品の判別ができます。

注) 書き込み品で動作停止状態となった場合は、シリアル PROM モードを再度起動するためにデバイスをリセットしてください。

2.10.2 パスワード列

外部コントローラが送信したパスワード列は、指定されたフラッシュメモリのデータと比較されます。パスワード列と指定されたフラッシュメモリのデータが一致しなかった場合、パスワードエラーとなり、マイコンは動作停止状態となります。

2.10.3 パスワードエラー処理

パスワードエラーが発生した場合、デバイスは動作停止状態となります。この場合、シリアル PROM モードを再起動するためにデバイスをリセットしてください。

Not Recommended for New Design

2.11 製品識別コード

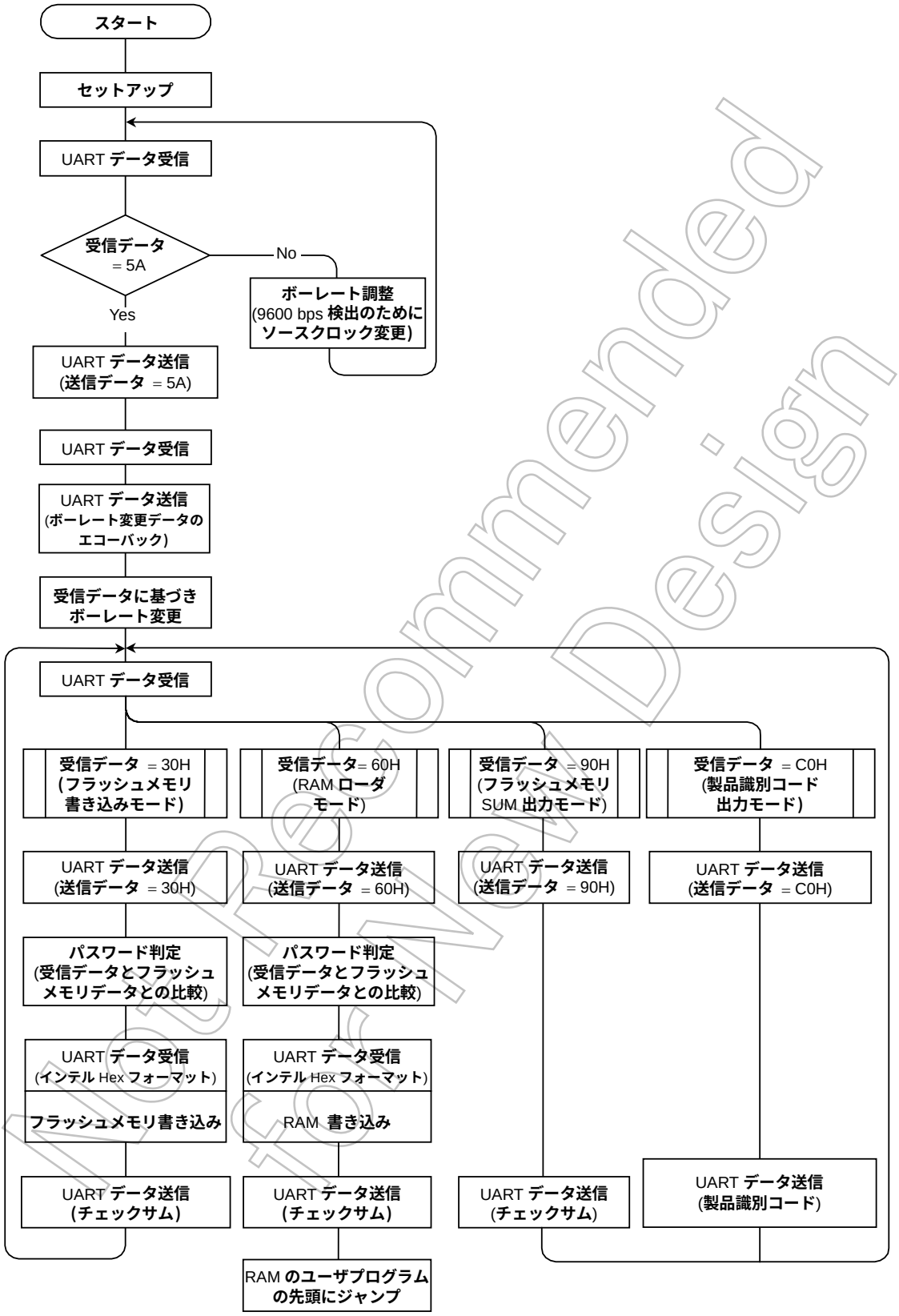
製品識別コードは、ROM の先頭アドレス、終了アドレスを含む 13 バイトのデータです。表 2.11.1 に製品識別コードのデータフォーマットを示します。

表 2.11.1 製品識別コードのデータフォーマット

データ	データの意味	TMP86FS27 の場合のデータ
1st	スタートマーク (3AH)	3AH
2nd	転送データ数 (3~12 バイト目の 10 バイト)	0AH
3rd	アドレスのバイト長 (2 バイト)	02H
4th	Reserved	03H
5th	Reserved	00H
6th	Reserved	00H
7th	Reserved	00H
8th	ROM のブロック数	01H
9th	ROM の先頭アドレス (上位)	10H
10th	ROM の先頭アドレス (下位)	00H
11th	ROM の終了アドレス (上位)	FFH
12th	ROM の終了アドレス (下位)	FFH
13th	転送データ (3~12 バイト目) のチェックサム	ECH

Not Recommended for New Design

2.12 フローチャート



Not Recommended for New Design

2.13 UART タイミング

表 2.13.1 UART **タイミング** -1 (VDD = 4.5 V~5.5 V, fc = 2 MHz, 4 MHz, 8 MHz, 16 MHz, Topr = 20~30ºC)

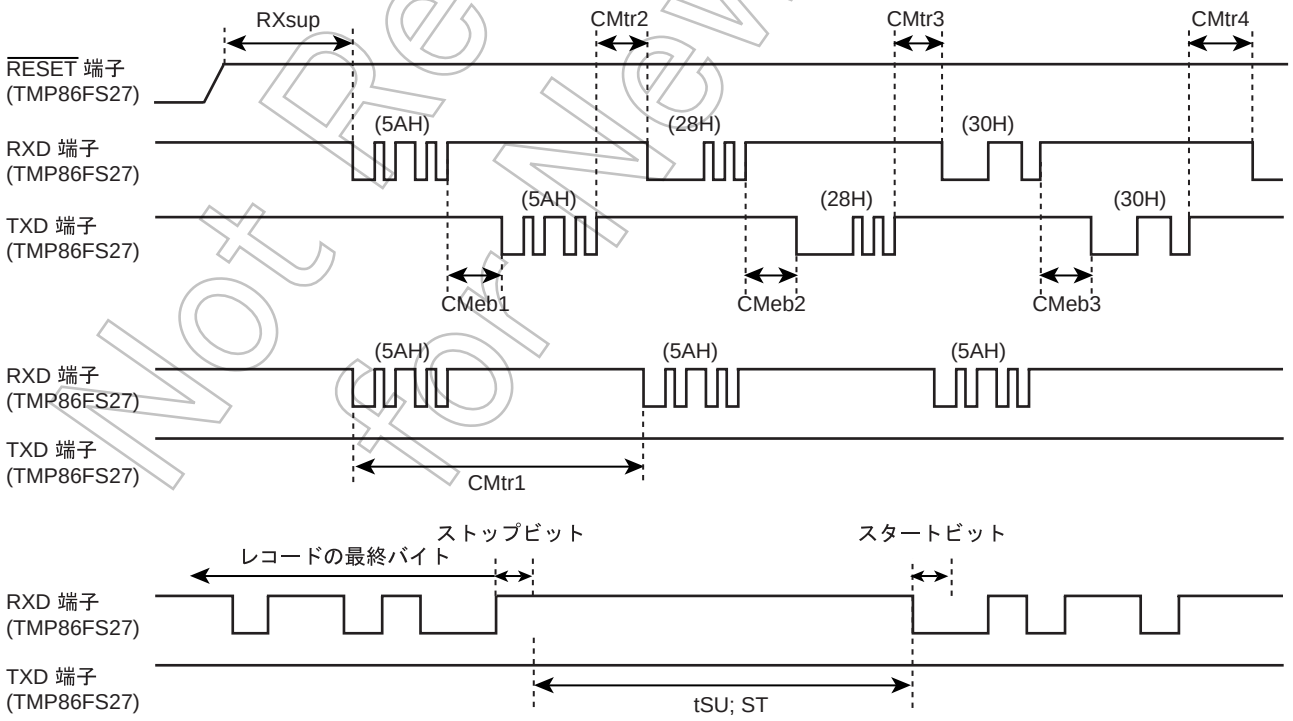
項目	記号	クロック数 (fc)	必要最低時間	
			At fc = 2 MHz	At fc = 16 MHz
マッチングデータ (5AH) 受信からエコーバックまでの時間	CMeb1	約 600	300 μs	37.5 μs
ボーレート変更データ受信からエコーバックまでの時間	CMeb2	約 700	350 μs	43.7 μs
動作コマンド受信からエコーバックまでの時間	CMeb3	約 600	300 μs	37.5 μs
チェックサム計算時間	CKsm	約 1573000	786.5 ms	98.3 ms

表 2.13.2 UART **タイミング** -2 (VDD = 4.5 V~5.5 V, fc = 2 MHz, 4 MHz, 8 MHz, 16 MHz, Topr = 20~30ºC)

項目	記号	クロック数 (fc)	必要最低時間	
			At fc = 2 MHz	At fc = 16 MHz
リセット解除後、マッチングデータ受信可能となるまでのセットアップ時間	RXsup	25000	12.5 ms	1.56 ms
マッチングデータ送信間隔	CMtr1	28500	14.3 ms	1.8 ms
マッチングデータのエコーバックからボーレート変更データ受信可能となるまでの時間	CMtr2	400	200 μs	25 μs
ボーレート変更データのエコーバックから動作コマンド受信可能となるまでの時間	CMtr3	500	250 μs	31.3 μs
動作コマンドのエコーバックからパスワード数格納アドレス (上位) 受信可能となるまでの時間	CMtr4	2600	1.3 ms	163 μs

表 2.13.3 UART **タイミング** -3 (VDD = 4.5 V~5.5 V, fc = 2 MHz, 4 MHz, 8 MHz, 16 MHz, Topr = 20~30ºC)

項目	記号	Min	Max	単位
ストップビットから次のスタートビットまでの時間	tSU; ST	1	–	ms



Not Recommended for New Design

電気的特性

絶対最大定格 (V_{SS} = 0 V)

項目	記号	端子	規格	単位
電源電圧	V_{DD}		−0.3~6.5	V
入力電圧	V_{IN}		−0.3~V_{DD} + 0.3	
出力電圧	V_{OUT1}		−0.3~V_{DD} + 0.3	
出力電流 (1 端子当たり)	I_{OUT1}	P0, P1, P3, P4, P6 ポート	−1.8	mA
	I_{OUT2}	P0, P1, P2, P4, P5, P6, P7 ポート	3.2	
	I_{OUT3}	P3 ポート	30	
出力電流 (全端子総計)	Σ I_{OUT1}	P0, P1, P3, P4, P6 ポート	−30	
	Σ I_{OUT2}	P0, P1, P2, P4, P5, P6, P7 ポート	60	
	Σ I_{OUT3}	P3 ポート	80	
消費電力 [Topr = 70°C]	P_D		250	mW
はんだ付け温度 (時間)	Tsld		260 (10 s)	°C
保存温度	Tstg		−55~125	
動作温度	Topr		−40~70	

注) 絶対最大定格とは、瞬時たりとも超えてはならない規格であり、どの 1 つの項目も超えることのできない規格です。絶対最大定格を超えると、破壊や劣化の原因となり、破裂・燃焼による傷害を負うことがあります。従って、必ず絶対最大定格を超えないように、応用機器の設計を行ってください。

推奨動作条件

1) MCU モード時 (V_{SS} = 0 V, Topr = −40~70°C)

項目	記号	端子	条件		Min	Max	単位
電源電圧	V_{DD}		fc = 16 MHz	NORMAL1, 2 モード	4.5	5.5	V
				IDLE0, 1, 2 モード			
			fc = 8 MHz	NORMAL1, 2 モード	2.7		
				IDLE0, 1, 2 モード			
			fs = 32.768 kHz	SLOW1, 2 モード			
				SLEEP0, 1, 2 モード			
			STOP モード		2.0		
高レベル入力電圧	V_{IH1}	ヒステリシス入力を除く	V_{DD} ≧ 4.5 V		V_{DD} × 0.70	V_{DD}	
	V_{IH2}	ヒステリシス入力			V_{DD} × 0.75		
	V_{IH3}		V_{DD} < 4.5 V		V_{DD} × 0.90		
低レベル入力電圧	V_{IL1}	ヒステリシス入力を除く	V_{DD} ≧ 4.5 V		0	V_{DD} × 0.30	
	V_{IL2}	ヒステリシス入力				V_{DD} × 0.25	
	V_{IL3}		V_{DD} < 4.5 V			V_{DD} × 0.10	
クロック周波数	fc	XIN, XOUT	V_{DD} = 2.7 V~5.5 V		1.0	8.0	MHz
			V_{DD} = 4.5 V~5.5 V			16.0	
	fs	XTIN, XTOUT			30.0	34.0	kHz

Not Recommended for New Design

DC 特性 (V_{SS} = 0 V, Topr = –40~70ºC)

項目	記号	端子	条件	Min	Typ.	Max	単位
ヒステリシス電圧	V_{HS}	ヒステリシス入力		–	0.9	–	V
入力電流	I_{IN1}	TEST	V_{DD} = 5.5 V, V_{IN} = 5.5 V/0 V	–	–	±2	μA
	I_{IN2}	シンクオープンドレイン，トライステートポート					
	I_{IN3}	$\overline{RESET}$, $\overline{STOP}$					
入力抵抗	R_{IN1}	TEST プルダウン		–	70	–	kΩ
	R_{IN2}	$\overline{RESET}$ プルアップ		100	220	450	
発振帰還抵抗	R_{fx1}	XIN-XOUT		–	1.2	–	MΩ
	R_{fxt}	XTIN-XTOUT		–	6	–	
出力リーク電流	I_{LO1}	シンクオープンドレイン	V_{DD} = 5.5 V, V_{OUT} = 5.5 V	–	–	2	μA
	I_{LO2}	トライステートポート	V_{DD} = 5.5 V, V_{OUT} = 5.5 V/0 V	–	–	±2	
高レベル出力電圧	V_{OH1}	トライステートポート	V_{DD} = 4.5 V, I_{OH} = –0.7 mA	4.1	–	–	V
低レベル出力電圧	V_{OL}	XOUT, P3 ポートを除く	V_{DD} = 4.5 V, I_{OL} = 1.6 mA	–	–	0.4	
低レベル出力電流	I_{OL}	XOUT, P3 ポートを除く	V_{DD} = 4.5 V, V_{OL} = 0.4 V	–	1.6	–	mA
	I_{OL2}	P3(大電流ポート)	V_{DD} = 4.5 V, V_{OL} = 1.0 V	–	20	–	
NORMAL1, 2 モード時 電源電流	I_{DD}		V_{DD} = 5.5 V V_{IN} = 5.3 V/0.2 V fc = 16 MHz fs = 32.768 kHz	–	13	20	mA
IDLE1, 2 モード時 電源電流				–	8	15	
IDLE0 モード時 電源電流				–	6	12.5	
SLOW1 モード時 電源電流			V_{DD} = 3.0 V V_{IN} = 2.8 V/0.2 V fs = 32.768 kHz フラッシュメモリでプログラムが動作しているとき	–	1200	2400	μA
			V_{DD} = 3.0 V V_{IN} = 2.8 V/0.2 V fs = 32.768 kHz RAM でプログラムが動作しているとき	–	12	23	
SLEEP1 モード時 電源電流				–	8	20	
SLEEP0 モード時 電源電流				–	6	17	
STOP モード時 電源電流			V_{DD} = 5.5 V V_{IN} = 5.3 V/0.2 V	–	0.5	10	

注 1) Typ. 値は条件に指定なき場合、Topr = 25°C、V_{DD} = 5 V の値を示す。

注 2) 入力電流 I_{IN1}, I_{IN3}: プルダウンまたはプルアップ抵抗による電流を除く。

注 3) I_{DD} は、I_{REF} を含まず。

注 4) SLOW2, SLEEP2 モードの各電源電流は、IDLE1, 2 モードと同等です。

Not Recommended for New Design

AD 変換特性 (V_{SS} = 0 V, 4.5 V ≦ V_{DD} ≦ 5.5 V, Topr = –40~70°C)

項目	記号	条件	Min	Typ.	Max	単位
アナログ基準電源電圧	V_{AREF}		A_{VDD} – 1.0	–	A_{VDD}	V
アナログ制御回路電源電圧	A_{VDD}		V_{DD}			
アナログ基準電源電圧範囲 (注 4)	ΔV_{AREF}		3.5	–	V_{DD}	
アナログ入力電圧範囲	V_{AIN}		V_{SS}	–	V_{AREF}	
アナログ基準電圧電源電流	I_{REF}	$V_{DD} = A_{VDD} = V_{AREF}$ = 5.5 V $V_{SS} = A_{VSS}$ = 0.0 V	–	0.6	1.0	mA
非直線性誤差		$V_{DD} = A_{VDD}$ = 5.0 V, $V_{SS} = A_{VSS}$ = 0.0 V V_{AREF} = 5.0 V	–	–	±2	LSB
ゼロ誤差			–	–	±2	
フルスケール誤差			–	–	±2	
総合誤差 (注 1)			–	–	±4	

(V_{SS} = 0 V, 2.7 V ≦ V_{DD} < 4.5 V, Topr = –40~70°C)

項目	記号	条件	Min	Typ.	Max	単位
アナログ基準電源電圧	V_{AREF}		A_{VDD} – 1.0	–	A_{VDD}	V
アナログ制御回路電源電圧	A_{VDD}		V_{DD}			
アナログ基準電源電圧範囲 (注 4)	ΔV_{AREF}		2.5	–	V_{DD}	
アナログ入力電圧範囲	V_{AIN}		V_{SS}	–	V_{AREF}	
アナログ基準電圧電源電流	I_{REF}	$V_{DD} = A_{VDD} = V_{AREF}$ = 4.5 V $V_{SS} = A_{VSS}$ = 0.0 V	–	0.5	0.8	mA
非直線性誤差		$V_{DD} = A_{VDD}$ = 2.7 V $V_{SS} = A_{VSS}$ = 0.0 V V_{AREF} = 2.7 V	–	–	±2	LSB
ゼロ誤差			–	–	±2	
フルスケール誤差			–	–	±2	
総合誤差 (注 1)			–	–	±4	

注 1) 総合誤差は量子化誤差を除いたすべての誤差を含み、理想変換直線に対する最大の隔たりとして定義します。

注 2) 変換時間は電源電圧範囲によって推奨値が異なります。

注 3) AIN 入力端子への入力電圧は V_{AREF}~V_{SS} 範囲内でご使用ください。範囲外の電圧が入力されると、変換値が不定となり、ほかのチャネルの変換値にも影響を与えます。

注 4) アナログ基準電源電圧範囲 : $\Delta V_{AREF} = V_{AREF} - V_{SS}$

Not Recommended for New Design

AC 特性

(V_{SS} = 0 V, V_{DD} = 4.5 V~5.5 V, Topr = −40~70°C)

項目	記号	条件	Min	Typ.	Max	単位
マシンサイクルタイム	tcy	NORMAL 1, 2 モード時	0.25	−	4	μs
		IDLE0, 1, 2 モード時				
		SLOW1, 2 モード時	117.6	−	133.3	
		SLEEP0, 1, 2 モード時				
高レベルクロックパルス幅	twcH	外部クロック動作 (XIN 入力) fc = 16 MHz	−	31.25	−	ns
低レベルクロックパルス幅	twcL					
高レベルクロックパルス幅	twcH	外部クロック動作 (XTIN 入力) fc = 32.768 kHz	−	15.26	−	μs
低レベルクロックパルス幅	twcL					

(V_{SS} = 0 V, V_{DD} = 2.7 V~4.5 V, Topr = −40~70°C)

項目	記号	条件	Min	Typ.	Max	単位
マシンサイクルタイム	tcy	NORMAL 1, 2 モード時	0.5	−	4	μs
		IDLE 0, 1, 2 モード時				
		SLOW1, 2 モード時	117.6	−	133.3	
		SLEEP0, 1, 2 モード時				
高レベルクロックパルス幅	twcH	外部クロック動作 (XIN 入力) fc = 8 MHz 時	−	62.5	−	ns
低レベルクロックパルス幅	twcL					
高レベルクロックパルス幅	twcH	外部クロック動作 (XTIN 入力) fs = 32.768 kHz 時	−	15.26	−	μs
低レベルクロックパルス幅	twcL					

フラッシュ特性

(V_{SS} = 0 V, Topr = 25±5°C)

推奨動作条件 (シリアル PROM モード)

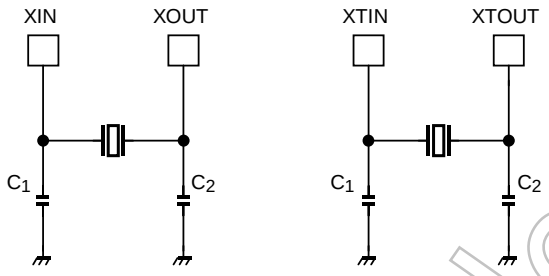
項目	記号	端子	条件	Min	Max	単位
電源電圧	VDD		fc = 2 MHz,4 MHz, 8 MHz, 16 MHz	4.5	5.5	V
クロック周波数	Fc	XIN, XOUT	V_{DD} = 4.5 V~5.5 V	2	16	MHz

書き込み / 保持特性

項目	条件	Min	Typ.	Max	単位
フラッシュメモリ書き替え保証回数	V_{SS} = 0 V, Topr = 25±5 °C	−	−	10	回

Not Recommended for New Design

推奨発振条件



高周波発振　　低周波発振

注 1)　高周波発振に水晶発振子を使用するときは、動作電圧 VDD が 2.7 V 以上のときのみとなります。動作電圧 VDD が 2.7 V 未満のときはセラミック発振子を使用してください。

注 2)　発振の安定には、発振子の位置、負荷容量などを適切にする必要があります。これらは、基板パターンにより大きな影響を受けます。よって安定した発振を得るために、ご使用される基板での評価をされるようお願いいたします。

注 3)　弊社マイクロコントローラの発振子として、(株) 村田製作所のセラミック発振子を推奨します。詳細につきましては、下記アドレスの同社ホームページをご参照ください。
http://www.murata.co.jp

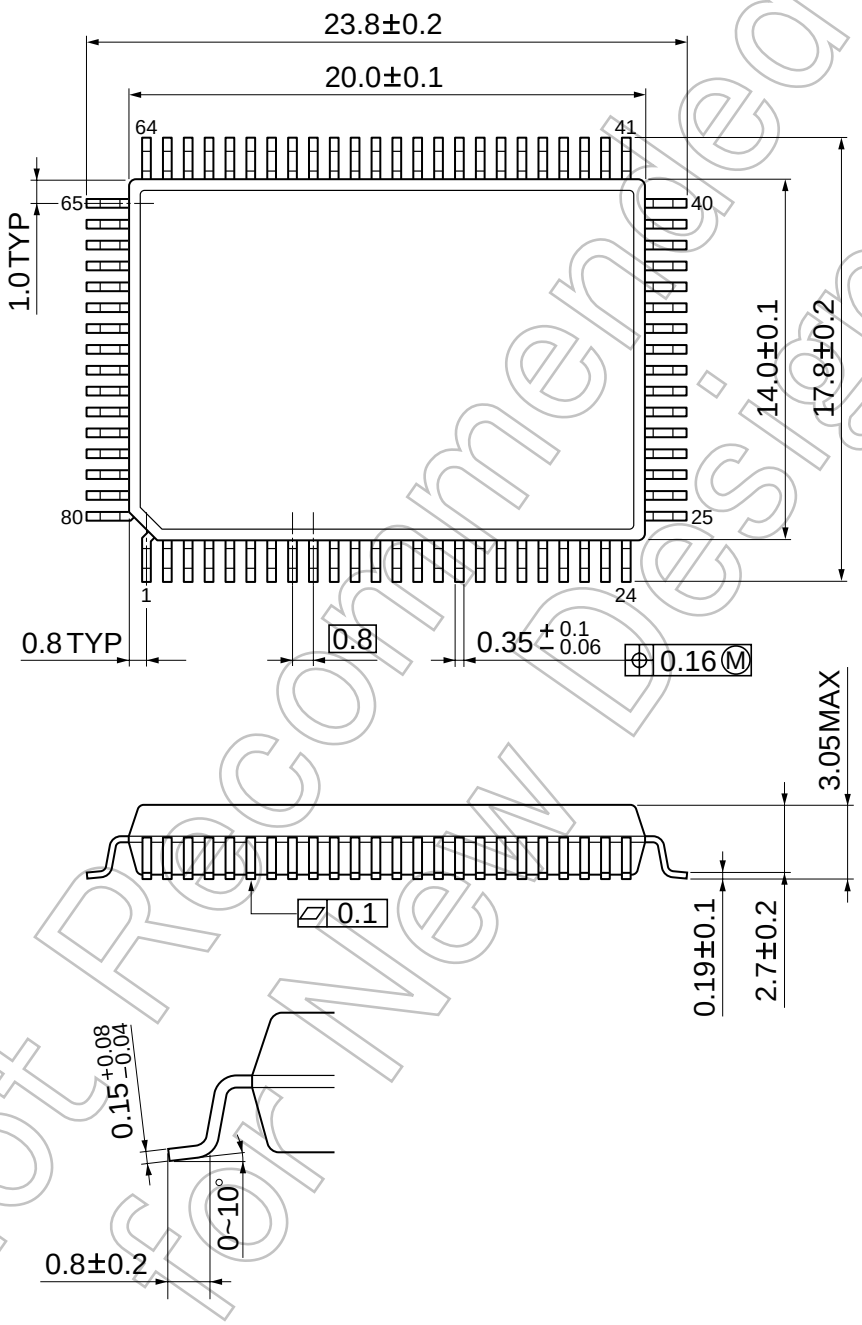
取り扱い上のご注意

- 鉛フリー品 (G 付製品）へのはんだ濡れ性についての注意事項
  試験項目
  はんだ付け性
  試験条件
  230 °C　5 秒間 1 回 R タイプフラックス使用 (鉛はんだ使用時)
  245 °C　5 秒間 1 回 R タイプフラックス使用 (鉛フリーはんだ使用時)
  備考
  フォーミングまでのはんだ付着率 95% を良品とする。
- ブラウン管などの高電界のかかるところで使用する場合は、正常動作を保つためにパッケージを電気的にシールドすることを推奨します。

Not Recommended for New Design

外形寸法図

P-QFP80-1420-0.80M Unit: mm



Not Recommended for New Design