

TC32168FTG

ETC 用 RF トランシーバ

Ver. 1

Not Recommended
for New Design

目次

1.	概要	5
2.	用途	5
3.	特長	5
4.	ブロック図	6
5.	端子配置図	7
6.	端子説明	8
7.	機能説明	9
7.1	電源電位	9
7.2	RF 周波数	9
7.3	システムクロックの生成	9
7.4	ウェイクアップ機能	10
7.5	RF 復調	10
7.6	RF 変調	10
7.7	モデム	11
7.8	システム制御とデータ通信	11
7.9	状態遷移図	12
7.10	各状態の説明	12
7.10.1	電源オフ状態と電源オン状態	12
7.10.2	電源オン状態からスリープ状態へ	13
7.10.3	スリープ状態	13
7.10.4	受信状態	13
7.10.5	送信状態	13
7.10.6	受信と送信の間の状態遷移	13
7.11	シーケンスの説明	14
7.11.1	チップセレクトとリセット	14
7.11.2	電源投入後の動作	15
7.11.3	ウェイクアップ機能	16
7.11.4	中断	18
7.11.5	送信/受信状態でのモデムの使用	19
7.11.6	割り込み	20
7.12	フローチャート例	21
7.12.1	電源オン状態から送信状態まで(ダイレクトモード)	21
7.12.2	電源オン状態から受信状態まで(ダイレクトモード)	22
7.12.3	電源オン状態から受信状態準備のためのスリープ状態まで (通常/自動ウェイクアップ)	23
7.12.4	中断	24
7.12.5	スリープ状態から受信状態へ(通常ウェイクアップ)	25

7.12.6	スリープ状態から受信状態へ(自動ウェイクアップ).....	26
7.12.7	スリープ状態から送信状態へ.....	27
7.12.8	受信状態.....	28
7.12.9	BST 受信での受信状態.....	29
7.12.10	受信周波数の変更.....	30
7.12.11	送信状態.....	31
7.12.12	送信周波数の変更.....	32
7.12.13	受信状態から送信状態へ.....	33
7.12.14	送信状態から受信状態へ.....	34
7.13	ダウンリンクフレームの連続受信.....	35
7.14	CRC 結果 NG のフレーム受信.....	36
7.15	CRC 選択.....	36
7.16	システム制御のためのレジスタアクセス.....	37
7.16.1	SPI 制御データフォーマット.....	37
7.16.2	SPI 信号のタイミング仕様.....	39
8.	レジスタの概要と詳細説明.....	40
8.1	レジスタ概要.....	40
8.2	00h; ソフトウェアリセット.....	42
8.3	01h; 送信/受信状態の選択.....	43
8.4	02h; INTRPT/DIO 端子の機能選択.....	44
8.5	04h; 受信 PLL 周波数設定 (LSB).....	45
8.6	05h; 受信 PLL 周波数設定 (MSB).....	46
8.7	06h; 送信 PLL 周波数設定 (LSB).....	47
8.8	07h; 送信 PLL 周波数設定 (MSB).....	48
8.9	08h; PLL ブロックのリセット.....	49
8.10	09h; 送信電力制御.....	50
8.11	0Ah; 変調と IF フィルタの設定.....	51
8.12	0Bh; ウェイクアップ感度設定.....	52
8.13	10h; 受信/送信 FIFO のリード/ライトデータ.....	53
8.14	11h; 割り込み.....	54
8.15	12h; 割り込みマスク設定.....	55
8.16	13h; 割り込みクリア.....	56
8.17	14h; 割り込み端子出力の反転.....	57
8.18	15h; 送信/受信ビットレート設定.....	58
8.19	16h; ランプアップ/ランプダウン係数設定.....	59
8.20	17h; 最大受信データ長設定.....	61
8.21	18h; ウェイクアップ検出サイクル数設定.....	62

8.22	19h; ウェイクアップ動作選択.....	63
8.23	1Ah; ウェイクアップ検知タイマのキャリブレーション開始.....	64
8.24	1Bh; WAKE_UP 端子出カクリア.....	65
8.25	1Ch; Wakeup レジスタにデータライト.....	66
8.26	1Dh; 受信データのバイト長設定.....	67
8.27	2Ch; CRC 設定.....	68
8.28	36h; 受信検知タイマ制御.....	69
8.29	3Ch; テスト選択.....	70
8.30	3Dh; ウェイクアップ検知周波数設定.....	71
8.31	3Eh; ウェイクアップ周波数レジスタ制御.....	72
8.32	43h; 受信 FIFO レジスタクリア.....	73
8.33	56h; 水晶発振回路のトリミング.....	74
8.34	5Ch; 受信 CRC 選択.....	75
8.35	5Dh; CRC データ情報.....	76
9.	絶対最大定格.....	77
10.	動作範囲.....	77
11.	電気的特性.....	78
12.	標準測定回路.....	82
13.	参考データ.....	84
14.	評価回路一例.....	87
15.	応用回路(参考).....	88
16.	外形図.....	89
16.1	外形寸法図.....	89
16.2	マーク.....	90
	製品取り扱い上のお願ひ.....	91

東芝 CMOS 型 リニア集積回路 シリコン モノリシック

TC32168FTG

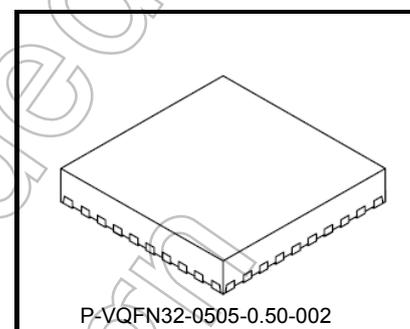
モデム/ウェイクアップ内蔵 ETC 用ワンチップ 5.8 GHz RF トランシーバ

1. 概要

TC32168FTG は ETC (Electronic Toll Collection) システムに利用可能なワンチップ 5.8 GHz RF トランシーバです。主に車載器用途として OBU (On Board Unit) に使用される製品です。

ウェイクアップ検出器、水晶発振器、ミキサ、IF アンプ、IF フィルタ、RSSI (Received Signal Strength Indicator)、ASK/OOK に対応した変調器/復調器、送信帯域制限フィルタ、PA を内蔵しています。

スリープモード(ウェイクアップブロックのみ動作)での消費電流は 5 μ A 以下と、低消費電流を実現しています。また、MLFF (Multi-Lane Free Flow)のための高速ブートシーケンスが使用可能で、2 周波数の受信待ち(5830 MHz と 5840 MHz の受信)も可能です。



質量: 0.08 g (標準)

2. 用途

ビットレートが 256 kbps または 512 kbps の ETC システムに使用できます。

3. 特長

- 低消費電流
- 高速ブートシーケンス (詳細については電気的特性を参照)
- 小型パッケージ: P-VQFN32-0505-0.50-002、5.0 mm \times 5.0 mm
- ウェイクアップ機能内蔵
- モデム機能内蔵(CRC、ポストアンブル Postamble、プリアンブル Preamble それぞれ付加 除去が可能)
 - モデムモード: 内部モデムを介してのデータ送信
 - ダイレクトモード: INTRPT/DIO 端子を使用して送受信が可能
- MLFF (Multi-Lane Free Flow)対応
 - CE 端子を使用した MCU によるブート制御
 - 自動ブートシーケンスを使用した自動ウェイクアップ機能を選択可能
- IF フィルタ内蔵
 - 内部 IF フィルタによる受信信号の高い選択性
- 専用端子制御
 - CE 端子を使った、スリープ状態からの高速ブート
 - TXRX 端子による、送信と受信の高速切り替え
 - ◇ 送信/受信の切り替えは SPI (Serial Peripheral Interface) バスを使用することも選択可能。
- SPI バスを使った制御
 - ウェイクアップ検出設定
 - ◇ 出力パルスのサイクル数の設定
 - ◇ ウェイクアップルーティーンの設定
 - 内部周波数の設定(PLL 周波数同期回路)PLL = Phase Locked Loop
 - ◇ 送信周波数の設定
 - ◇ 受信周波数の設定
 - モデム機能の設定
 - ◇ モデムモードとダイレクトモードの切り替え

4. ブロック図

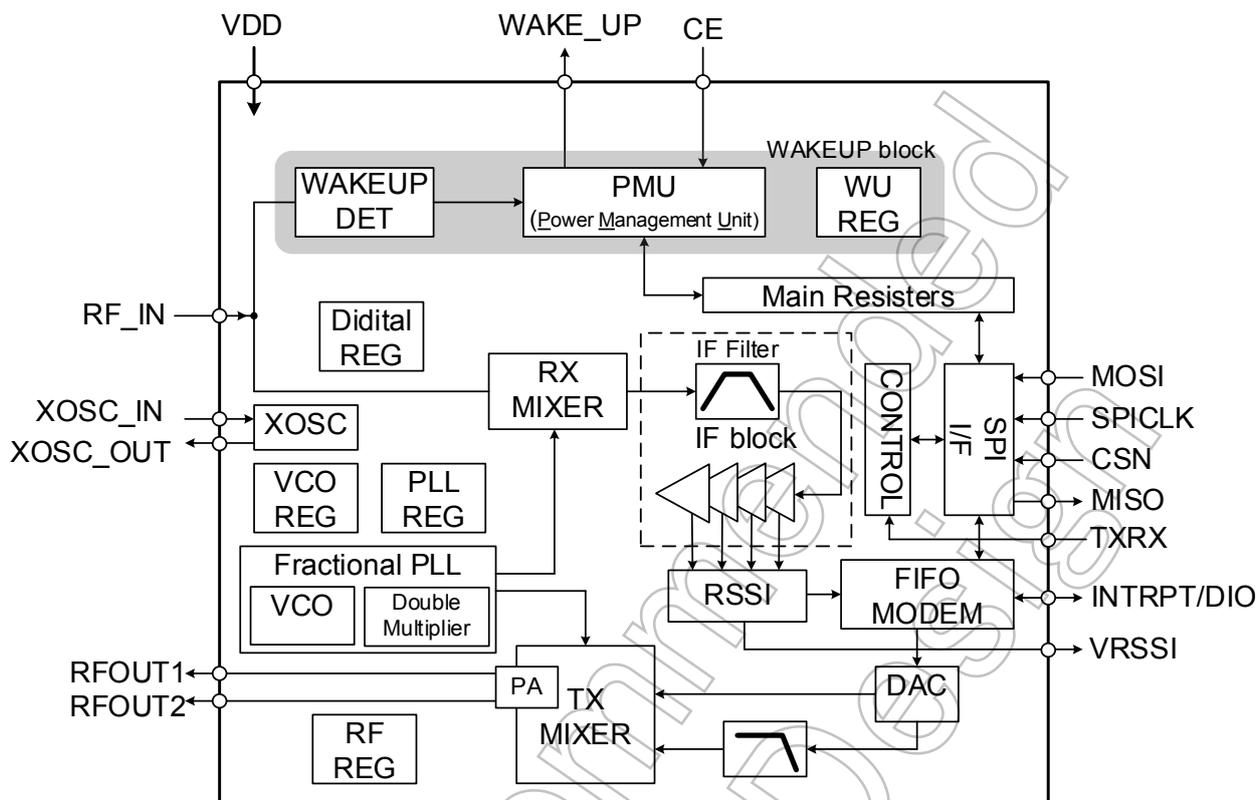


図 4-1 ブロック図

上図はこの製品のブロック図です。ブロック図内の機能ブロックなどは、機能説明のため、一部省略、簡略化している場合があります。

図の灰色の部分のブロックだけがスリープモード時に動作します。

5. 端子配置図

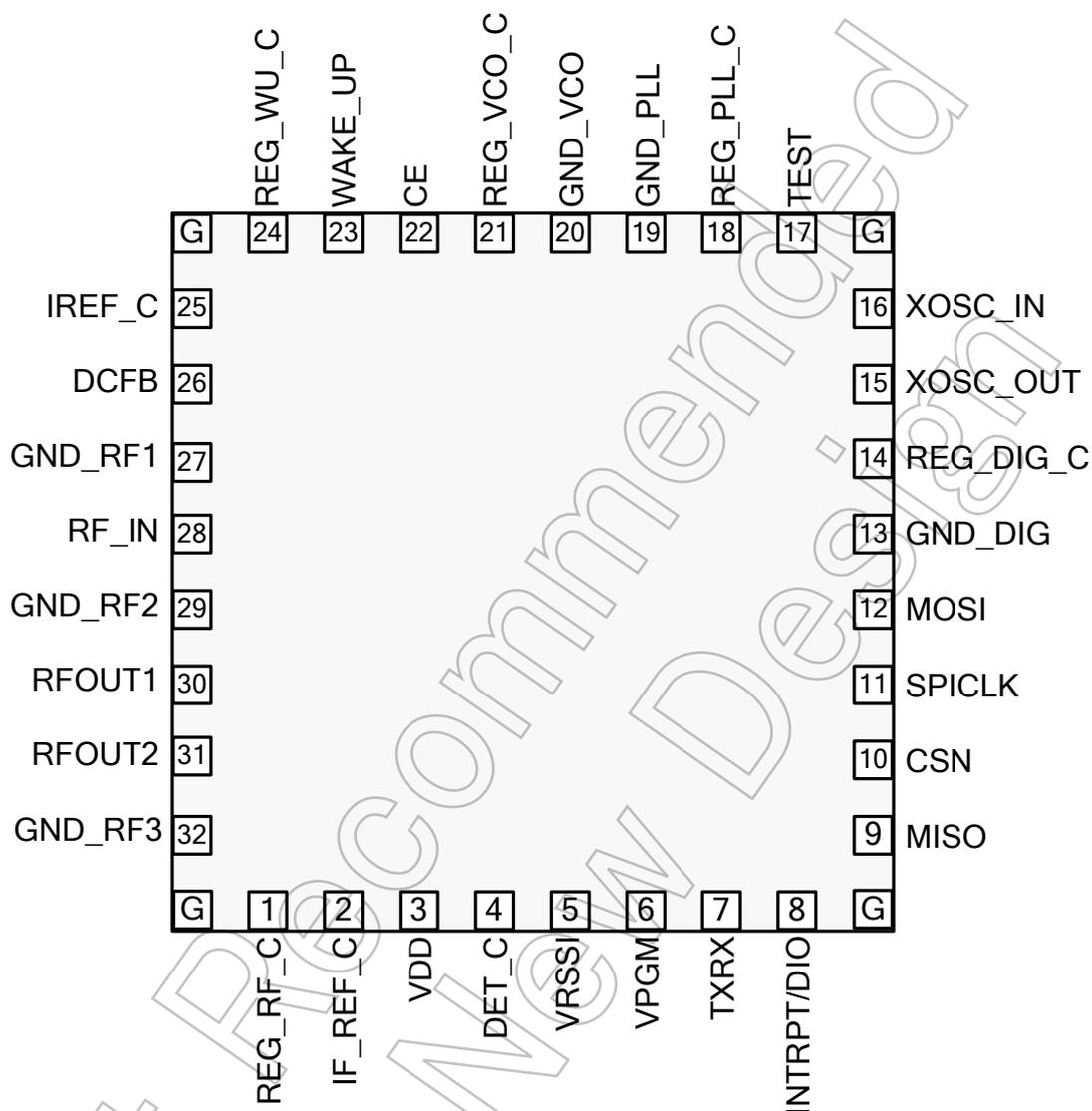


図 5-1 端子配置図 (Top View)

注: このパッケージの4つのコーナーにあるG端子は内部でICのサブストレートに接続されています。このG端子をプリント基板上で接地することを推奨します。

6. 端子説明

表 6-1 端子説明

端子番号	端子名称	機能	説明
1	REG_RF_C	—	内蔵レギュレータの安定化のためのバイパスコンデンサを接続。
2	IF_REF_C	—	IF フィルタ回路の安定化のためのコンデンサを接続。
3	VDD	電源端子	電源入力端子。3.0 V (標準)。バイパスコンデンサを接続。
4	DET_C	—	ASK/OOK 検出器のためのコンデンサを接続。
5	VRSSI	O	RSSI 出力。
6	VPGM	—	必ず、直接接地してください。(東芝テスト用端子です)
7	TXRX	I	送信か受信を選択。送信: “1” / 受信: “0”
8	INTRPT/DIO	I/O	SPI 制御により端子機能を選択。 割り込みに使用。SPI でモデムモードに設定。 Data I/O として使用。SPI でダイレクトモードに設定。
9	MISO	O	SPI のマスタ入力/スレーブ出力 (Master In Slave Out)
10	CSN	I	SPI 通信動作の選択 通信可能: “0” 通信停止: “1”
11	SPICLK	I	SPI クロック。通信用 SPI 入力クロック。
12	MOSI	I	SPI のマスタ出力/スレーブ入力 (Master Out Slave In)
13	GND_DIG	—	デジタルブロックの接地端子。GND に接続。
14	REG_DIG_C	—	内蔵レギュレータの安定化のためのバイパスコンデンサを接続。
15	XOSC_OUT	O	水晶発振子を接続。(TCXO を使用するときはオープンにしてください)
16	XOSC_IN	I	水晶発振子を接続。(TCXO を使用するときはコンデンサを介して接続してください)
17	TEST	—	必ず、直接接地してください。(東芝テスト用端子です)
18	REG_PLL_C	—	内蔵レギュレータの安定化のためのバイパスコンデンサを接続。
19	GND_PLL	—	PLL 用接地端子。GND に接続。
20	GND_VCO	—	VCO 用接地端子。GND に接続。
21	REG_VCO_C	—	内蔵レギュレータの安定化のためのコンデンサを接続。
22	CE	I	“1”に設定すると送信/受信状態になります。電源投入後、いったん“0”にした後に “1”を設定します。(7.11.2 参照)
23	WAKE_UP	O	14 kHz ウェイクアップ信号を検出すると“1”を出力します。 また、ウェイクアップ機能が再設定されたときに、“1”が出力されます。
24	REG_WU_C	—	内蔵レギュレータの安定化のためのバイパスコンデンサを接続。
25	IREF_C	—	ウェイクアップ検出のための外部コンデンサを接続。 注: この端子の特性は接続されるコンデンサの値により影響を受けます。セラミックコンデンサを使用してください。リーク電流が発生しないよう結露やほこりにご注意ください。
26	DCFB	—	ウェイクアップ検出のための外部コンデンサを接続。 注: この端子の特性は接続されるコンデンサの値により影響を受けます。セラミックコンデンサを使用してください。リーク電流が発生しないよう結露やほこりにご注意ください。
27	GND_RF1	—	RF ブロックの接地端子。GND に接続。
28	RF_IN	I	RF 信号入力。入力インピーダンスは 50 Ω (標準)。
29	GND_RF2	—	RF ブロックの接地端子。GND に接続。
30	RFOUT1	O	RF 信号出力 1。インピーダンスが 50 Ω の信号線に接続。
31	RFOUT2	O	RF 信号出力 2。インピーダンスが 50 Ω の信号線に接続。
32	GND_RF3	—	RF ブロックの接地端子。GND に接続。

注: 上記の表で、“1”は電源の電位を、“0”は接地電位を表します。

7. 機能説明

7.1 電源電位

電源電圧範囲は 1.8 V から 3.6 V です。

VDD 端子には電源だけでなく、ノイズ対策のためにバイパスコンデンサを接続してください。

この製品は内蔵しているレギュレータが内部に電源を供給します。

図 4-1 では“REG”ブロックがレギュレータを表しています。

電源電圧を印加している間、ウェイクアップ機能の制御回路(図 4-1 の“PMU”、“WAKEUP DET”、“WU REG”)は常に動作しています。その他の回路は内蔵レギュレータの出力電圧で動作します。

7.2 RF 周波数

この製品にはフラクショナル PLL が搭載されています。

発振回路は、フラクショナル PLL、VCO、PLL 基準信号用の水晶発振回路により構成されています。

発振周波数は SPI バスを使用して、5725 MHz から 5875 MHz の間で設定できます。

(1) 受信周波数の設定

受信周波数と LOCAL 周波数との差は ± 5 MHz に設定します。

Upper LOCAL と Lower LOCAL どちらも選択可能です。

用途や無線環境に応じて選択してください。

周波数の計算方法を以下に示します。

$$f_{\text{OPR,RX}} = f_{\text{LO}} \pm 5 \text{ (MHz)}$$

$$\text{NRX}[D20,D0] = f_{\text{LO}} \text{ (MHz)} \times 125$$

$$= \text{NRX}[D20] \times 2^{20} + \text{NRX}[19] \times 2^{19} + \dots + \text{NRX}[D2] \times 2^2 + \text{NRX}[D1] \times 2^1 + \text{NRX}[D0] \times 2^0$$

$f_{\text{OPR,RX}}$ は受信周波数です。 f_{LO} は LOCAL 周波数で、次のレジスタで設定されます。NRX[D20,D0] (= 04h[D15,D0] および 05h[D4,D0])。

符号“+/-”は、Upper LOCAL か Lower LOCAL のいずれの方式を選択したかによります。

受信 LOCAL 周波数の初期値は 5835 MHz となっています。

LOCAL 周波数をレジスタに設定しない場合、CE 端子が“1”となったとき、PLL のロック周波数は 5835 MHz となり、この製品は、Ch1 (5830 MHz) および Ch2 (5840 MHz) の両方を受信できます。

他の周波数を受信するためにはレジスタ設定が必要です。

先に NRX レジスタに次の周波数を設定した後、レジスタ pll_reset (= 08h[D0]) に“1” (8.9 参照) を書き込むことで、PLL は新しい周波数にロックします。

その後レジスタ pll_reset (= 08h[D0]) に“0”を再度書き込む必要はありません。

(2) 送信周波数の設定

送信周波数は、所望の周波数をそのまま設定します。

$$f_{\text{OPR,TX}} = f_{\text{LO}} \text{ (MHz)}$$

$$\text{NTX}[D20,D0] = f_{\text{LO}} \text{ (MHz)} \times 125$$

$$= \text{NTX}[D20] \times 2^{20} + \text{NTX}[D19] \times 2^{19} + \dots + \text{NTX}[D2] \times 2^2 + \text{NTX}[D1] \times 2^1 + \text{NTX}[D0] \times 2^0$$

$f_{\text{OPR,TX}}$ は送信周波数で、 f_{LO} は内部周波数です。レジスタで設定されます：NTX[D20,D0] (= 06h[D15,D0] および 07h[D4,D0])。

送信周波数の初期値は 5790 MHz となっています。

受信から送信へ切り替わったとき、PLL はロックしその周波数でデータ送信を開始します。送信の周波数を変更するときは、NRX レジスタで次の周波数を決定した後、pll_reset (= 08h[D0]) に“1”を書き込みます。

その後 pll_reset (= 08h[D0]) を“1”に“0”を再度書き込む必要はありません。

7.3 システムクロックの生成

この製品には水晶発振回路があります。32.768 MHz の水晶発振子をご使用ください。

水晶発振子の負荷容量が大きい場合、発振開始に時間がかかるため、念入りな評価の上、ご使用になる水晶発振子を選択してください。

このデータシートでは、当社が推奨する水晶発振子を評価ボードに搭載した場合の測定値を掲載しています。

7.4 ウェイクアップ機能

ウェイクアップ機能を使用する場合には“PMU” および “WAKEUP DET”ブロックを使用します。

“PMU” および “WAKEUP DET”は常に動作しています。

“PMU”は、動作を制御します。

“WAKEUP DET”は、5.8 GHz 14 kHz パルス状波形を検知することができます。

“PMU” および “WAKEUP DET”は内部の発振器で作られるクロックで動作するため、特別な発振子は不要です。

7.5 RF 復調

受信した信号を復調します。

モデムモードでは、FIFO モデムでデコードされ、レジスタに格納され、このデータを SPI バスから取り出すことができます。

ダイレクトモードでは、復調した信号は INTRPT/DIO 端子から非同期出力されます。

これらのモードについては 7.7 を参照してください。

RSSI は入力信号の dB レベルに対応する電圧を出力します。

7.6 RF 変調

この製品は入力データを振幅変調し、RFOUT 1 および 2 端子から高周波信号として出力します。

モデムモードでは、データを SPI バスから入力することで、FIFO モデムでコード化することができます。

ダイレクトモードでは、データを INTRPT/DIO 端子から入力し変調することができます。

ダイレクトモードではコード化することはできません、送信したいデータを直接入力してください。

これらのモードについては 7.7 を参照してください。

この製品の ASK 変調波形の詳細な設定は SPI バス経由でレジスタに設定します。

7.7 モデム

この製品には以下のように、2つのモデムモードがあります。モードの選択は設定レジスタ `dio_sel` および `dio_en` が行います (8.4 参照)。モデムは図 4-1 では、“FIFOMODEM”で表されています。

- (1) モデムモード
内蔵モデムを使用するモードです。全ての機能が使用でき、外部のモデム用デバイスは不要です。このモードでは、データの入力および出力は SPI バスを使用します。また、INTRPT/DIO 端子は割り込み用に使用されます。
- (2) ダイレクトモード
内蔵モデム機能を使用する必要が無い場合、ダイレクトモードを使用します。外部にモデム用デバイスを準備してください。このモードでは、データの入力および出力は INTRPT/DIO 端子を使用します。

この製品の内蔵モデムの機能は以下のとおりです。

受信:

- (1) プリアンブルによるビット同期
- (2) FM0 デコード
- (3) フレーム開始マークによるフレームの検出
- (4) アボート検出
- (5) ZERO 検出
- (6) フレーム終了マークを使った、情報フレームの第2層のフレーム長生成
- (7) CRC16 によるエラー検出
- (8) クロック復帰
- (9) 非標準の受信信号ビット長の決定

送信:

- (1) ZERO 挿入
- (2) フレーム開始マークおよびフレーム終了マークの追加
- (3) プリアンブルおよびポストアンブルの追加
- (4) FM0 エンコード
- (5) フレームのチェック(CRC16)

7.8 システム制御とデータ通信

この製品の機能の制御は SPI バスと専用端子の組み合わせで操作します。

CE 端子はチップイネーブル機能を制御します。

CE 端子が“0”のときは、SPI バスによる制御はできません。

CE 端子を“1”にした後、SPI バス経由で設定をしてください。

送信と受信の切り替えは、TXRX 端子または、SPI バス経由でのレジスタ設定どちらでも可能です。

7.9 状態遷移図

この製品は主に3つの状態を持ちます。スリープ、受信、送信状態です。

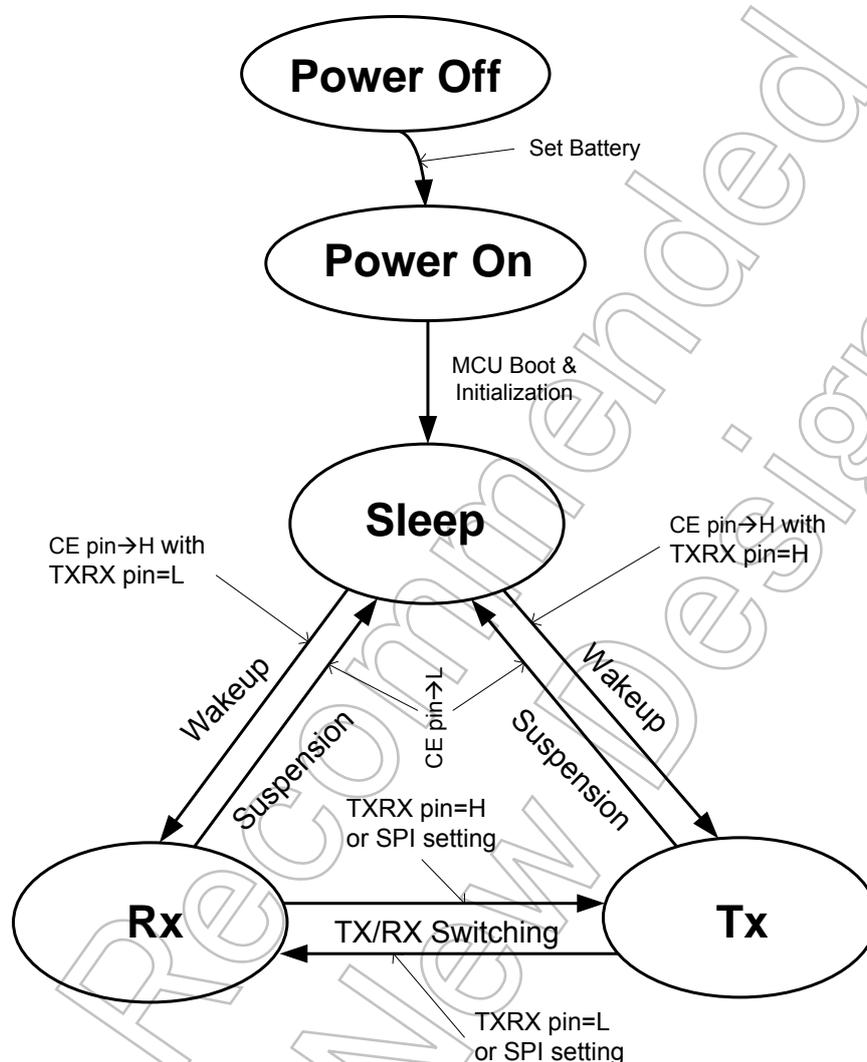


図 7-1 TC32168FTG の状態遷移図

7.10 各状態の説明

7.10.1 電源オフ状態と電源オン状態

電源オフ状態は、ETC の OBU には電源が供給されません。

電源が供給されていないので、全機能は停止します。

電源オン状態は、ETC の OBU に電源が供給された状態です。

この製品には電源が供給され、初期化をしている状態です。

7.10.2 電源オン状態からスリープ状態へ

MCU がブートされるのを待っている状態です。

この製品が想定している MCU ブートシーケンスは、まず、MCU をリセットし、初期化の後、MCU の各端子のピン配置、各端子の I/O 条件、端子機能を設定します。最後に、MCU がこの製品を制御します。

MCU によりリセットされ初期化された後、スリープ、受信、または、送信のいずれかの状態となります。
通常 OBU で使用する場合は Sleep とすることを推奨します。

注: この製品を確実に初期化するために、CE 端子を 600 μ s 以上 “0” に保持し、その後 “1” としてください。詳細は 7.11.2 を参照してください。

7.10.3 スリープ状態

この製品のウェイクアップ信号検出ブロック (“PMU”、“WAKEUP DET”、“WU REG”) のみが動作した状態です。

次の命令を行うことができます。

ウェイクアップ感度の設定、起動すべきウェイクアップ信号周期の数および通常ウェイクアップと自動ウェイクアップの設定が必要です。

消費電流の削減のため、他のブロックには電源が供給されていません。

外部 MCU はアイドル状態(コールスリープ状態、低消費電流状態など)になっていることを想定しており、外部 MCU はこの製品が発するウェイクアップ割り込み信号を待っている状態となります。

“PMU” および “WAKEUP DET” のレジスタは、スリープ状態の間その値を保持します。

7.10.4 受信状態

この製品は ASK または OOK 変調された RF 信号の受信が可能です。

5.8 GHz 帯の FM0 エンコードされた 512 または 256 kbps の ASK または OOK 変調された RF 信号を受信することができます。

TXRX 端子を “0” に設定すると受信状態 (Rx) となります。

レジスタ設定では、TXRX_en (= 01h[D1]) を “0” とするか、TXRX_en を “1” かつ TXRX (= 01h[D0]) を “0” に設定してください。

上記の設定が終了すると、この製品は物理層のフレームの検出を開始します。

物理層のフレームが検出されたとき、FCS (Frame Check Sequence) を除去した情報フレームがレジスタ TRXFIFO (= 10h[D2047,D0]) に格納され、rx_ready 割り込みが外部 MCU に対して発行されます。

注: 上記のレジスタ TRXFIFO に格納された受信データは、読み取るようにしてください。TRXFIFO レジスタが受信データでいっぱいになった後、次の受信データが格納される場合には、上書きされてしまい、従来の受信データを読み出すことができません。これを回避するためには、レジスタ dettimer_dis (= 36h[D0]) を使用します。これを使えば、フラグエラータイマを制御することができます。タイマ値は 2 ms です。この 2 ms の間、格納されたデータを読み出すことができます。

注: 意図せず FIFO データが上書きされたときは、レジスタ clr_fifo (= 43h[D8]) を “0” に設定してください。レジスタ TRXFIFO のデータがクリアできます。

7.10.5 送信状態

この製品は ASK または OOK 変調信号を送信可能です。

5.8 GHz 帯の FM0 エンコードされた 512 または 256 kbps の ASK または OOK 変調された RF 信号を送信します。

最大 RF 出力レベルは +3 dBm (標準) です。

TXRX 端子を “1” に設定すると送信状態に入ります。

レジスタ設定は TXRX_en を “0” または、TXRX_en を “1”、TXRX を “1” に設定してください。

レジスタ TRXFIFO に送信データを格納した後、データ送信することができます。

送信終了後に tx_done 割り込みが MCU に対して発行されます。

7.10.6 受信と送信の状態遷移

受信と送信の間を遷移させるためには、TXRX 端子、または、TXRX レジスタと TXRX_en の組み合わせでどちらかを使用します。

どちらかを選択するには、レジスタ (0hXX) を使用して設定します。

TXRX 端子を使用する場合、送信状態と受信状態の相互の遷移には、入力信号は 1.3 μ s 以上保持する必要があります。

それよりも短い場合、PLL の初期化が正しく行われず誤動作の原因となりますのでご注意ください。

PLL がロックするためのロックアップタイム約 30 μ s は含まれませんのでご注意ください。

遷移の直前に、適正な周波数をレジスタ NRX および NTX に設定してください。

送信/受信の状態遷移が行われるとレジスタ TRXFIFO のデータは遷移する都度、自動的にクリアされます。

注: 上記の信号幅や時間は水晶発振子の周波数によって変わります。

7.11 シーケンスの説明

ここでは、適切な制御を実装するために、TC32168FTG 用のシーケンスの概要を説明します。シーケンスの詳細については“7.12 フローチャート例”を参照してください。

7.11.1 チップセレクトとリセット

以下の例では、チップセレクトとリセットの動作を考慮する必要があります。

- 宇宙線や外来ノイズなどによるレジスタエラーから回復するための周期的なリフレッシュ動作
- その他、システムの予想外の動作
- 割り込みレジスタからのエラー通知
- RF 信号受信の後に期待されたデータを FIFO から取り出せない、または、受信失敗。

PLL リセットなどのリセットが ETC の制御ルーチンに使用されることがあります。

WAKE_UP 端子の出力設定をリセットし、スリープ状態にする場合もウェイクアップ機能のリセットと呼びます。

この製品のチップイネーブルとリセットに関する説明が下記の表 7-1 に記載されています。

表 7-1 チップイネーブルとリセット

項目	説明	使用条件	制御方法
ウェイクアップリセット	ウェイクアップ機能のリセットと初期化。 リセットによる初期化とは、14 kHz 波形の検出のために、ウェイクアップ検出タイマをキャリブレーションすることです。	このリセットによって、ウェイクアップ機能が動作可能となります。つまり、次の場合に動作可能となります。 次の送信に備えてスリープ状態になる前。 致命的な問題が発生した後。 受信に失敗したとき。	必須。 WAKE_UP 端子の出力を“1”から“0”にするために、レジスタ wk_clr (=1Bh[D8]) を“1”に設定してください。
			推奨。 レジスタ wk_reg_wen (= 1Ch[D8]) に“1”を設定してください。リセット後に、レジスタ wk_reg_wen のデータは自動的に“0” (= 初期値)に戻ります。 初期化では、ウェイクアップ機能のリセットがアサートされている間に、レジスタ wkcal_en (= 1Ah[D8]) を“1”に設定します。レジスタ w_s_set (= 0Bh[D3,D0]), wk_num (= 18h[D3,D0])および autowk (= 19h[D0])を設定してください。 レジスタ wk_reg_wen を“1”に設定すると、これらのレジスタデータは、“PMU”および“WAKEUP DET”内のレジスタにコピーされます。コピーされた後に、“PMU” および “WAKEUP DET”内のレジスタのデータが有効になります。
チップイネーブル	この製品は電源投入後、統合状態*に入ります。 そこから抜け出るためには、CE 端子を使ってチップイネーブルを操作してください。	この製品を搭載した ETC アプリケーションシステムが作製されてから、最初に電池(電源)を接続したときに、チップイネーブルを動作させます。	電源投入後、600 μs 以上 CE 端子を“0”にしてください。その後、CE 端子を“1”に設定してください。
		致命的な問題が発生した後、ETC システムをリセット。	20 μs 以上 CE 端子を“0”にしてください。その後、CE 端子を“1”に設定してください。
ソフトウェアリセット	全てのレジスタとモデムがリセットされます。 レジスタは初期化されます。	ソフトウェアリセットは、電源オン状態からスリープ/送信/受信状態に移移する間に動作します。 また、以下の場合にも動作します。 レジスタのリフレッシュ時。 MCU がエラーや異常事態を検出したとき。	レジスタ RST (= 00h[D7]) に“1”を設定してください。リセットが終了すると、レジスタ RST のデータは自動的に“0”に戻ります (= 初期状態)。モデムも CE 端子の動作によりリセットされます。
PLL リセット	PLL 回路を起動し、所望の周波数でロックさせます。	受信と送信を互いに切り替えたとき。 RF 周波数を変更したとき。	レジスタ PLL_RST (= 08h[D0]) を“1”に設定してください。PLL リセットレジスタは PLL 回路の初期化のトリガとなります。 その後、“0”を書き込む必要はありません。

注: 統合状態*については、7.11.2 を参照してください。

注: 上記の継続時間は水晶発振子の周波数によって変わります。

7.11.2 電源投入後の動作

TC32168FTG と制御用の MCU を搭載したシステムでは、電源投入後にシステム開始ルーチンを実行します。

このルーチンにより MCU はシステムを制御します。

ここではこの製品と制御用 MCU の組み合わせをシステムと呼んでいます。

まず最初に、この製品と MCU にリセットを適切にアサートし、初期化を行ってください。

電源投入直後の状態は不定として考えます。(MCU が自らの開始ルーチンで行うリセットと初期化は“ブート”と呼びます)

電源電圧が、この製品の動作電圧に達した後、MCU はリセットと初期化(ブート)してください。

一方、この製品は、電源投入後、“PMU” および “WAKEUP DET” がスリープ状態、または送信/受信状態のいずれの状態になるかは確定していません。

この製品の状態を決定するために、MCU はこの製品の CE 端子を $600\ \mu\text{s}$ 以上の間 “0” にし、その後、“1” にすることでこの $600\ \mu\text{s}$ の継続期間の間にこの製品の起動が行われます。起動すると、この製品はいったん“不定状態”に入ります。

不定状態とは、“PMU” および “WAKEUP DET” の論理状態が不定の状態、これはレジスタによるリセットと初期化が行われるまで続きます。

ただし、レジスタによる初期化を行う前に、MCU は CE 端子のリセットをデアサート後 $400\ \mu\text{s}$ 以上の期間、待機してください。

システム開始シーケンスのタイミングチャート一例を下図に示します。

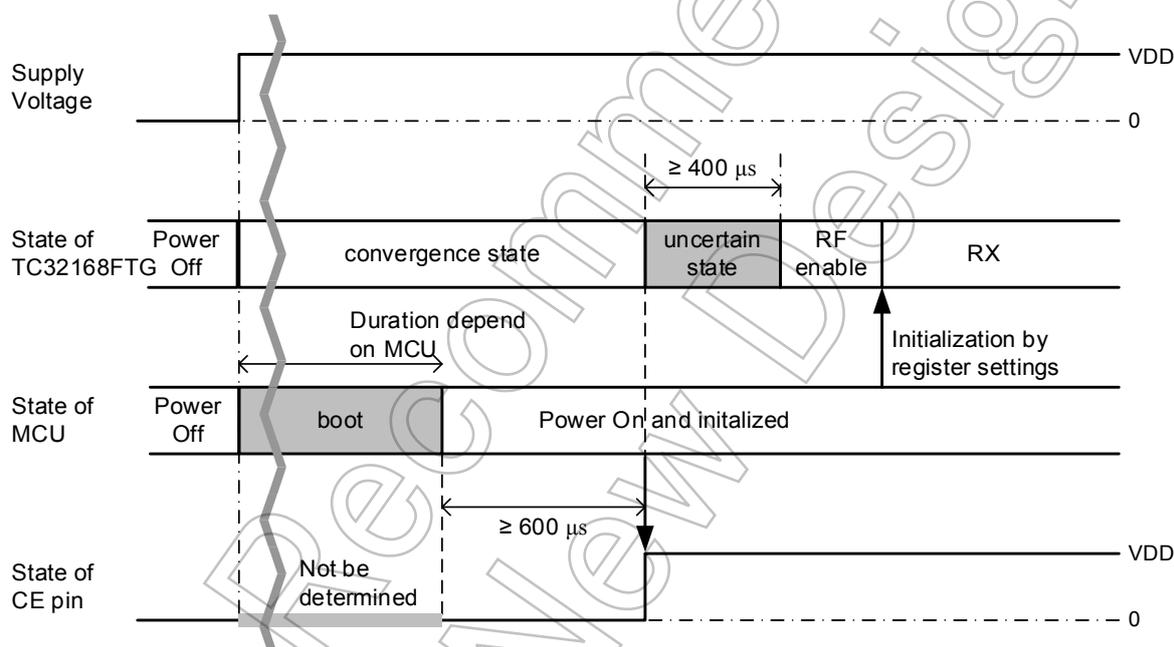


図 7-2 システム開始時のタイミングチャート例

注: 上図の継続時間は水晶発振子の周波数によって変わります。

注: 上図に示されている信号間の関係が満たされない場合はこの製品の動作は保証されません。

7.11.3 ウェイクアップ機能

この製品は、5.8 GHz 周波数帯で 14 kHz の波形を検出することができる、ウェイクアップ機能が内蔵されています。通常のウェイクアップ動作は、14 kHz のウェイクアップ信号を検出した場合、WAKE_UP 端子は“1”を出力します。WAKE_UP 端子が“1”を出力した後、SPI バス経由でこの製品の状態を確認し、所望の動作を設定してください。この製品を ETC に使用する場合、MLFF に対応することを目的とした自動ウェイクアップ機能を選択することができます。自動ウェイクアップ機能を選択すると、14 kHz のウェイクアップ信号を受け取ると自動的にデータ受信を開始します。この機能を選択した場合、ウェイクアップ信号受信から、この製品を外部から制御する必要なく、5830 MHz と 5840 MHz 信号を同時に受信します。

正常に受信を終了すると、受信データを FIFO レジスタに格納し、保持し続けます。

CE 端子が“1”に変化したときは、受信データを破棄します。

いずれのウェイクアップシーケンスを使うかは、CE 端子が“1”の間に、下記を参照の上 SPI バスよりレジスタに設定を入力してください。

通常ウェイクアップとするためには、“PMU”および“WAKEUP DET”の初期化のときに、レジスタ autowk (= 19h[D0]) を“0”に設定してください。

autowk (= 19h[D0])に何も書き込まない場合の初期値は“0”で通常ウェイクアップとなります。

自動ウェイクアップを選択するためには、“PMU”および“WAKEUP DET”の初期化する前に、レジスタ autowk (= 19h[D0]) を“1”に設定してください。

その後、スリープ状態に遷移する前、ウェイクアップの設定データを“PMU”および“WAKEUP DET”レジスタに転送(ライトバック)してください。

その後、新しいウェイクアップ機能が有効となります。

(1) 通常ウェイクアップ

この機能が有効なのは CE 端子が“0”の間です。

通常ウェイクアップが以前に設定されていれば、14kHz のウェイクアップ信号を検出すると、WAKE_UP 端子が“1”を出力します。

これをトリガとして、MCU からこの製品を制御して所望の操作をしてください。

通常ウェイクアップ動作の場合、システムの起動時間はこの製品と MCU の起動時間の総和となります。

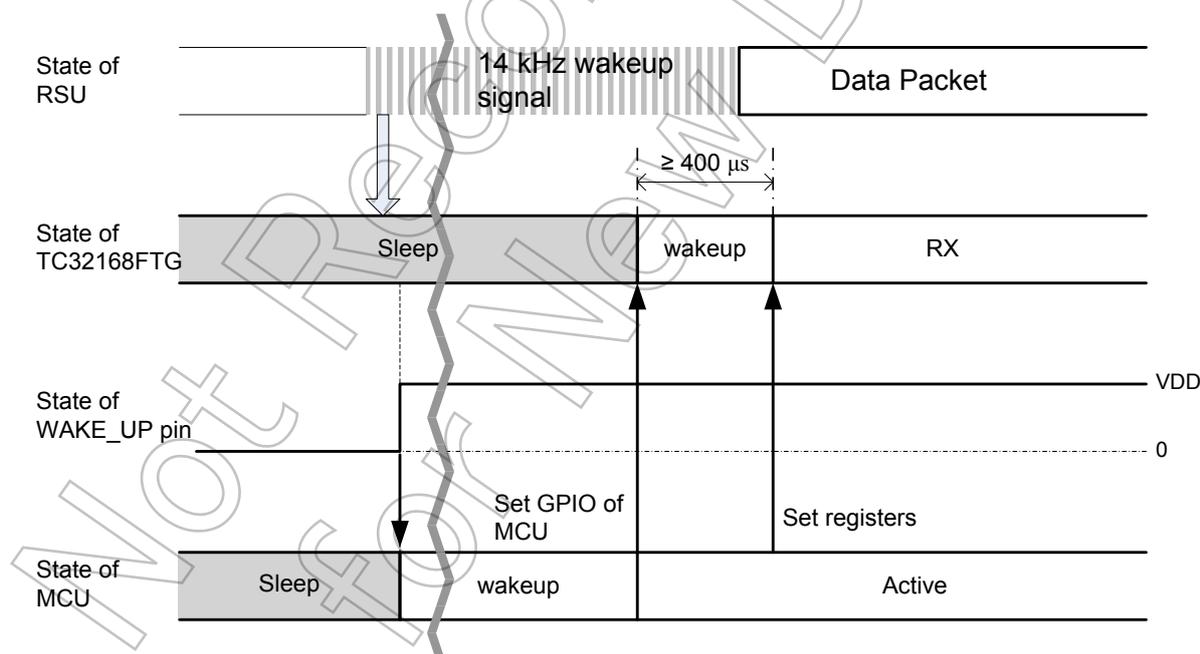


図 7-3 通常ウェイクアップ

注: 上図の継続時間は水晶発振子の周波数によって変わります。

(2) 自動ウェイクアップ

自動ウェイクアップに設定されているとき、14kHz の WakeUP 信号を受信すると、CE 端子の値に関係なく、WAKE_UP 端子は“1”を出力します。

同時にこの製品はアクティブとなり、XOSC 発振が開始します。

WAKE_UP 端子が“1”となったあと、CE 端子が 20 μ s 以上“0”であったときは、自動的に自動ウェイクアップに戻ります。

自動ウェイクアップの場合は、この製品と MCU が同時に起動することが可能です。

したがって、セットの起動時間がより短くなります。

またシステムの消費電流も削減できます。

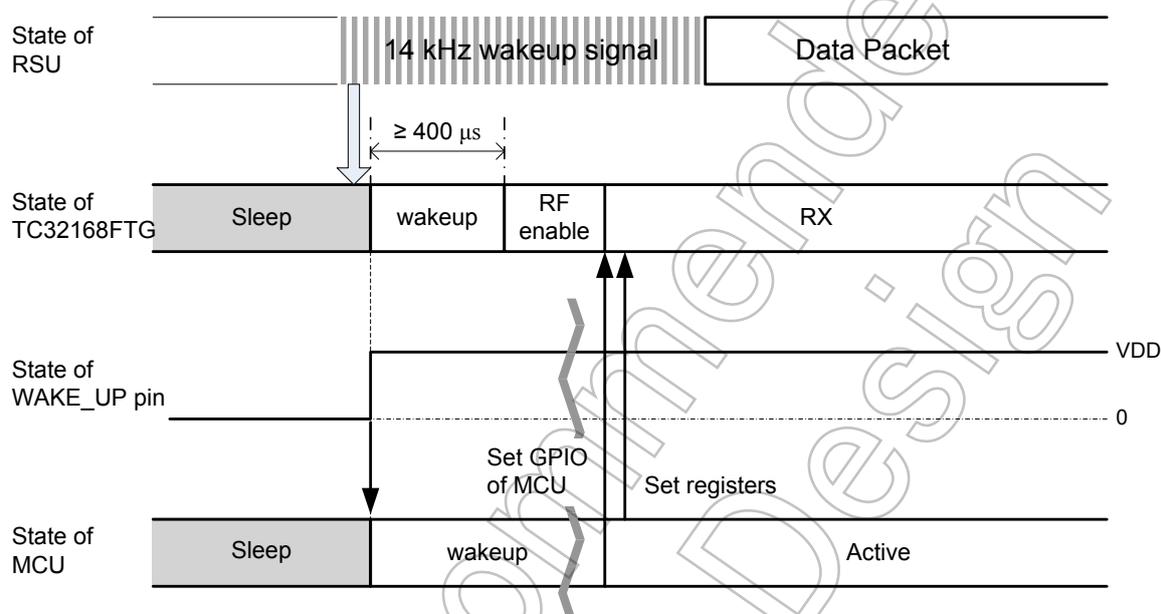


図 7-4 自動ウェイクアップ

注: ウェイクアップ期間が終了した後、MCU と TC32168FTG の間の通信を開始してください。

注: 上図の継続時間は水晶発振子の周波数によって変わります。

7.11.4 中断

CE 端子が“0”になるとこの製品はレジスタ設定に関係なく、スリープ状態に入ります。

スリープ状態に入る前、つまり、送信/受信状態にいるときにスリープ状態で使われる、ウェイクアップ機能の設定をもう一度行い、その後、CE 端子を“0”にしてください。

これを、WAKEUP レジスタのライトバックと呼びます。このライトバックを省略すると、次回、ウェイクアップ信号が入力されたときに、ウェイクアップ機能が意図した動作をしない可能性があります。

中断のためのタイミング図を図 7-5 に示します。

MCU がスリープ状態に入る前に、MCU はレジスタ `wk_clr` (= 1Bh[D8])に“1”を入力しなければなりません。

このコマンドを入力すると、WAKE_UP 端子は 40 μ s 以上の期間、“0”を出力します。

その後、CE 端子を“0”にしてください。

次に示されるウェイクアップ機能のリセットおよび初期化を、送信/受信状態で行ってください。

- レジスタ `wk_reg_wen` (= 1Ch[D8]) を“1”に設定。
- レジスタ `wkcal_en` (= 1Ah[D8]) を“1”に設定。
- レジスタ `w_s_set` (= 0Bh[D3,D0]) をアプリケーションシステムで期待される値に設定。
- レジスタ `wk_num` (= 18h[D3,D0]) をアプリケーションシステムで期待される値に設定。
- レジスタ `autowk` (= 19h[D0]) ウェイクアップのタイプ(通常/自動)に合わせて期待される値に設定。

さらに、このウェイクアップ機能のリセットと初期化は受信失敗が生じたときにも有効です。

リセットと初期化に関しては、表 7-1 も参照してください。

注: もし、WAKE_UP 端子が“0”になる前に CE 端子が“0”となった場合は、スリープ状態になっても WAKE_UP 端子は“1”のままとなります。

結果として、次の受信開始時にウェイクアップ端子の信号はエラーとなってしまいます。

注: 次の受信を失敗しないようにするためには、MCU は、アイドル状態に遷移する前に、WAKE_UP 端子の出力を確認する必要があります。

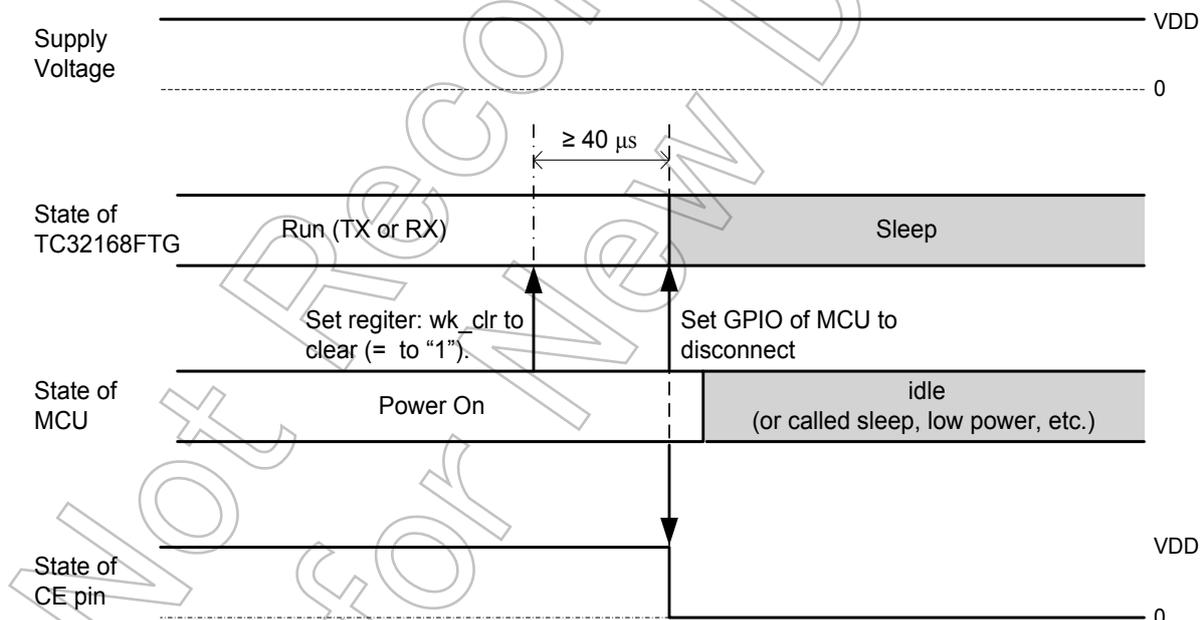


図 7-5 スリープのタイミング図

注: 図にはありませんが、本節で述べたウェイクアップ機能のリセットと初期化も実行する必要があります。

注: 上図の継続時間は水晶発振子の周波数によって変わります。

7.11.5 送信/受信状態でのモデムの使用

この製品は、モデムモード/ダイレクトモードと、送信/受信の4種類の組み合わせが可能です。

(1) モデムモードを用いた受信

SPI 経由でモデムモードを選択し、TXRX 端子、または SPI 設定により受信状態を選択します。受信状態を完了すると、データ受信を終了して、INTRPT/DIO 端子(割り込み用)を“1”にし、割り込みを発生させます。割り込みの種類を SPI バス経由で確認することができます。受信データも SPI バスを介して読み出すことができます。割り込みが終了すると、データ受信を再開します。

TXRX 端子が“0”で、この製品がデフォルトの設定であれば、5830 MHz または 5840 MHz の RF 周波数を自動的に受信します。これらと異なる周波数の信号を受信するときは、受信内部周波数の設定と PLL の設定を変更してください。

(2) モデムモードを用いた送信

SPI 経由でモデムモードを選択し、TXRX 端子、または SPI 設定により送信状態を選択します。データ送信を開始するためには、送信周波数を SPI バス経由で設定し、送信データを送信データレジスタに書き込んでください。この製品のデフォルトの設定では、5790 MHz RF 信号を送信します。

送信状態を完了すると、データ送信を終了して、INTRPT/DIO 端子(割り込み用)を“1”にし、割り込みを発生させます。割り込みの種類を SPI バス経由で確認することができます。割り込みを確認した後、次の送信を開始することを推奨します。次の送信データを送信データレジスタに書き込むと、再度データ送信が可能となります。

(3) ダイレクトモードを用いた受信

SPI 経由でダイレクトモードを選択し、TXRX 端子、または SPI 設定により受信状態を選択します。この製品は受信 ASK/OOK 信号のビットストリームを INTRPT/DIO 端子(DIO 端子として使用)から出力します。ASK/OOK の RF 信号の振幅が大きいと INTRPT/DIO 端子から“1”が出力され、振幅が小さいと“0”が出力されます。

TXRX 端子が“0”で、この製品がデフォルトの設定であれば、5830 MHz または 5840 MHz の RF 周波数を自動的に受信します。これらと異なる周波数の信号を受信するときは、受信内部周波数の設定と PLL の設定を変更してください。送信時の RF 出力のビットレートは固定値 (512/256 kHz)、または 512 kHz の約分数値(整数)となります。

(4) ダイレクトモードを用いた送信

SPI 経由でダイレクトモードを選択し、TXRX 端子、または SPI 設定により送信状態を選択します。この製品は RF 信号を出力します。“1”を INTRPT/DIO 端子に入力すると、振幅の大きい ASK/OOK RF 信号出力が得られ、“0”を入力すると振幅の小さい ASK/OOK RF 信号出力が得られます。

このモードで、受信 RF 信号のビットエラーレートを測定することが可能です。

7.11.6 割り込み

割り込み信号は INTRPT/DIO 端子より出力されます。割り込みが発生した場合、その割り込みの種類を確認するために割り込みレジスタをリードしてください。

割り込みはレベルセンスです。エッジセンスではありませんので、MCU が割り込みを認識するためには、レベルセンスを使用してください。

MCU への割り込みは 10 種類あります。

rx_ready、pre_err、flag_err、rxlen_err、fm0_err、crc_ng、rx_abort、または、post_err がアサートされた場合、データ受信をプリアンブル検知から再スタートします。txlen_err、または、tx_done がアサートされた場合は、MCU は次のフレームを送信するためにその割り込みをクリアしなければなりません。

それぞれの割り込みの役割を以下に説明します。レジスタマップに関しては、8.14 を参照してください。

注: 割り込みマスク

それぞれの割り込みは個別にマスクできます。割り込みマスクが設定されると、INTRPT/DIO 端子の出力がマスクされません。ただし、割り込みマスクが設定されていても、割り込み動作は実行されます。レジスタマップに関しては 8.15 を参照してください。

注: 割り込み解除

それぞれの割り込みは個別に解除することができます。全ての割り込みが解除されると INTRPT/DIO 端子は“0”になります。次の割り込みに備えるために割り込みレジスタのデータを確認してください。レジスタマップに関しては 8.16 を参照してください。

注: 割り込み極性

割り込み要求を出力するときの、INTRPT/DIO 端子の信号極性をレジスタ int_inv で選択できます。本ドキュメントの説明では、割り込み要求のレベルは INTRPT/DIO 端子の“1”出力としています。割り込み極性の制御に関しては 8.17 を参照してください。

表 7-2 割り込みの種類

項目	レジスタアドレス	詳細説明
rx_ready	11h[D0]	情報フレームの第 2 層が正しく受信されたとき、rx_ready 割り込みがアサートされます。MCU はその情報フレームの第 2 層を TRXFIFO から読み出すことができます。
tx_done	11h[D1]	送信フレームの送信が完了したとき、tx_done 割り込みがアサートされます。MCU が次のフレームを送信するためには、tx_done 割り込みをクリアしなければなりません。
pre_err	11h[D2]	受信状態で 2 ms の間、プリアンブルが 1 つも検出されなかったとき、pre_err 割り込みがアサートされます。
flag_err	11h[D3]	受信状態で 2 ms の間、フレーム開始マークが検出されなかったとき、flag_err 割り込みがアサートされます。
rxlen_err	11h[D4]	受信フレームの長さがレジスタ(アドレス 17h)に設定された値よりも大きいとき、rxlen_err 割り込みがアサートされます。
fm0_err	11h[D5]	データ受信中に FM0 デコーダエラーが発生したとき、fm0_err 割り込みがアサートされます。
crc_ng	11h[D6]	CRC チェックの結果が正しくなかったとき、crc_ng 割り込みがアサートされます。
rx_abort	11h[D7]	フレーム受信の途中でアポートパターンが検出されたとき、rx_abort 割り込みがアサートされます。
post_err	11h[D8]	ポストアンブル検出オプションがイネーブルのときにこの割り込みが発生可能となります。ポストアンブルが検出されないとき、post_err がアサートされます。デフォルトの設定ではポストアンブルを検出しません。
txlen_err	11h[D9]	送信フレームの長さが異常な値のとき、txlen_err 割り込みがアサートされます。異常な値とは、長さがバイト単位ではないとき、または、長さが 2 バイト未満のときを指します。

7.12 フローチャート例

ここでは、MCU の観点から見たフローチャートを紹介します。

中国の ETC システムに使用する場合を例にフローチャートの説明をします。

この説明では、可能な限りレジスタの初期値を使うようにしています。

以下のフローチャートでは、説明に必要なレジスタのみを示しています。

異なるシステムでは必要とするレジスタも異なるため、「8 章 レジスタの概要と詳細説明」を参照の上、必要なレジスタを設定してください。

注: 以下のフローチャートの信号継続時間は水晶発振子の周波数によって変わります。

7.12.1 電源オン状態から送信状態まで(ダイレクトモード)

ダイレクトモードを SPI バス経由で選択し、TXRX 端子か SPI 設定により送信状態を選択してください。変調信号は INTRPT/DIO 端子(DIO 端子として使用)へ入力します。

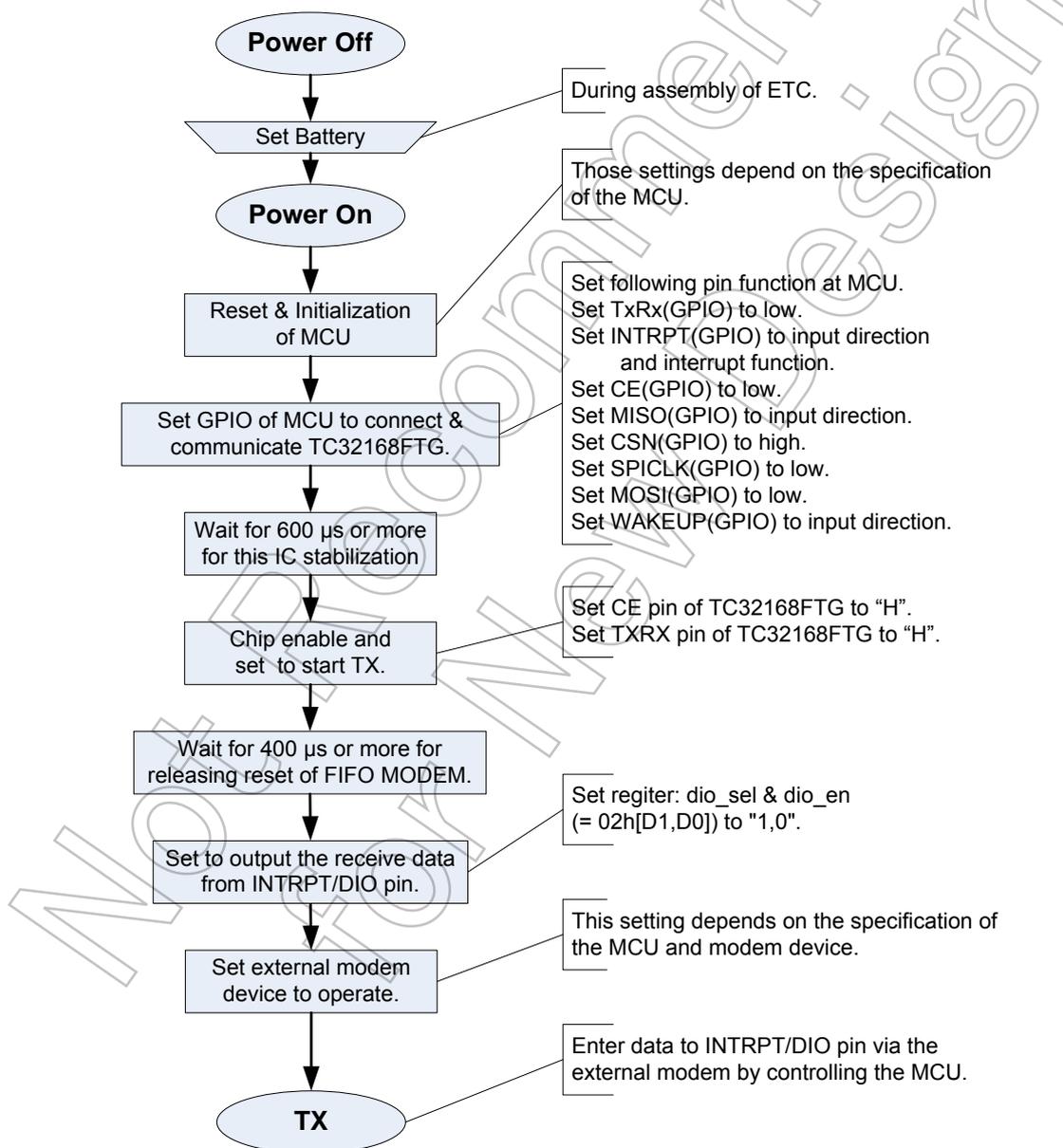


図 7-6 電源オン状態から送信状態まで(ダイレクトモード)のフローチャート

7.12.2 電源オン状態から受信状態まで(ダイレクトモード)

ダイレクトモードを SPI バス経由で選択し、TXRX 端子か SPI 設定により受信状態を選択してください。
この製品は受信 ASK/OOK 信号のビットストリームを INTRPT/DIO 端子から出力します。

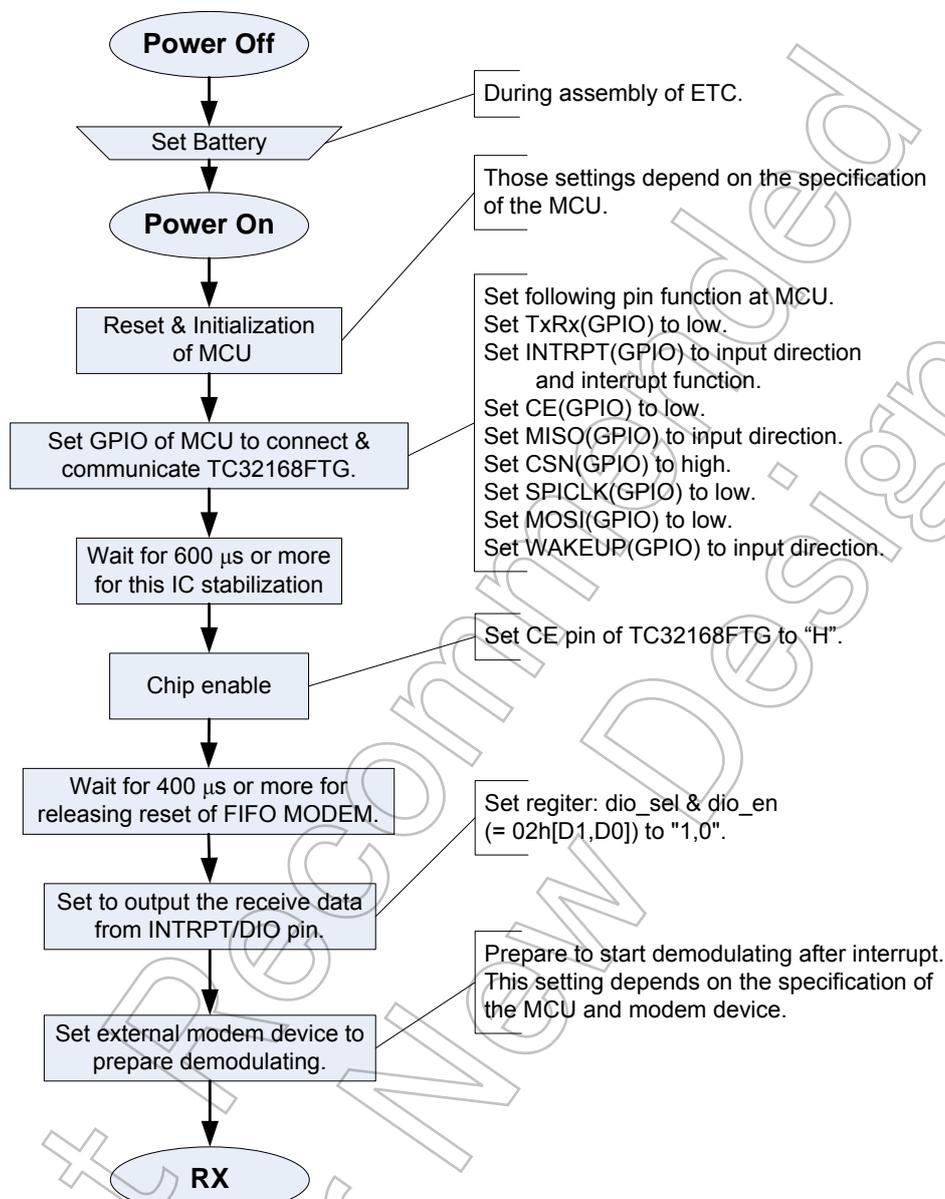


図 7-7 電源オン状態から受信状態まで(ダイレクトモード)のフローチャート

7.12.3 電源オン状態から受信状態準備のためのスリープ状態まで (通常/自動ウェイクアップ)

受信状態を設定するためのスリープ状態をセットアップするときに使われる、一般的なシーケンスを紹介します。この製品には、信号の受信開始のために2つの方法があります。通常ウェイクアップと自動ウェイクアップです。このフローはいずれをも含んでいます。(以下の注を参照してください)

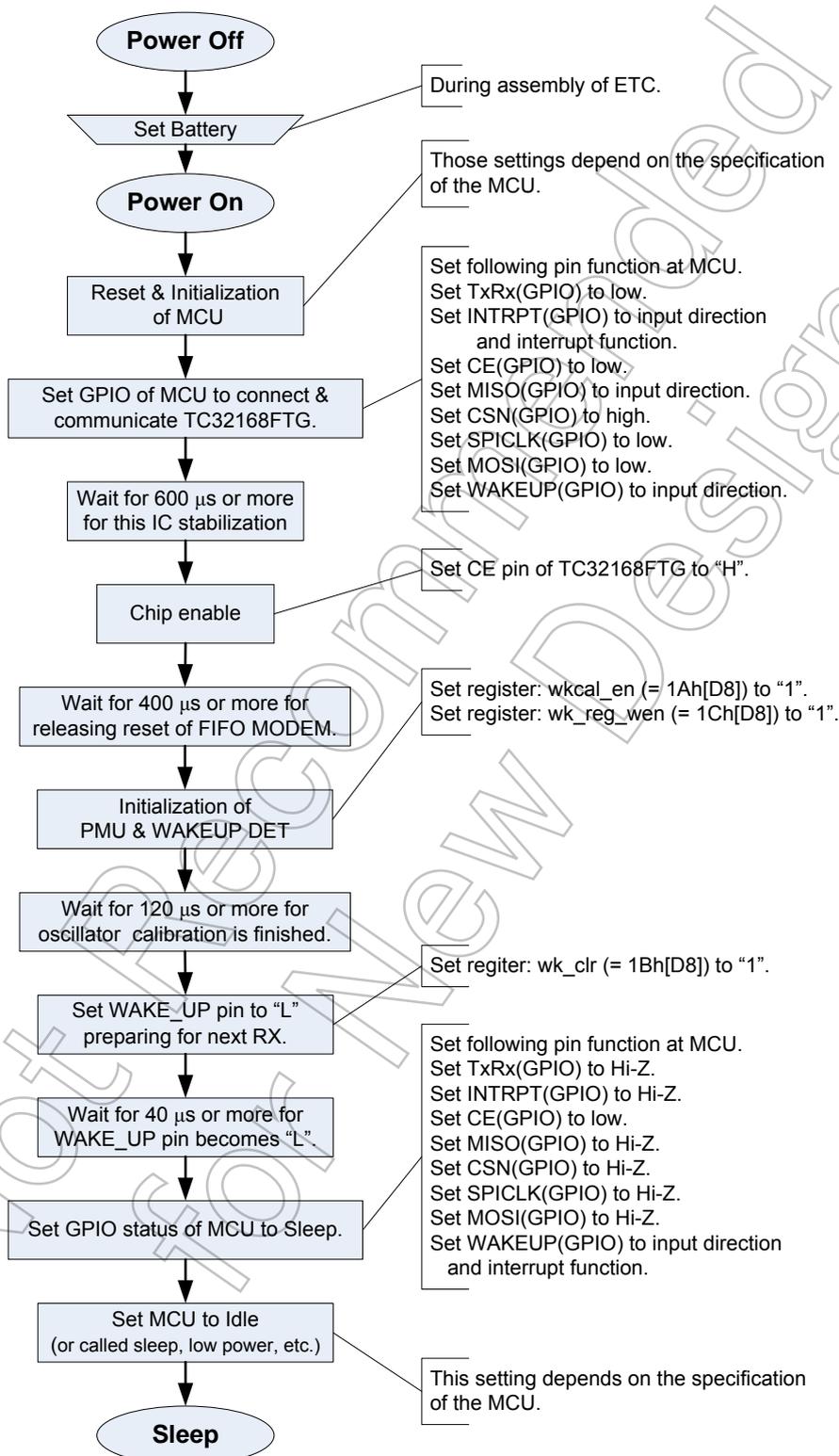


図 7-8 電源オン状態から受信状態準備のためのスリープ状態まで(通常または自動ウェイクアップ)

注: 受信状態で自動ウェイクアップを開始するためには、さらに、“PMU” および “WAKEUP DET” の初期化の時にレジスタ autowk (= 19h[D0]) を “1” に設定する必要があります。

注: “Hi-Z” はハイインピーダンスのことです。リーク電流を減少させるための設定です。

7.12.4 中断

CE 端子が“0”になると、スリープ状態になります。
レジスタ設定は無視されます。
次の受信、または、送信の準備は中断を実行する前に行ってください。

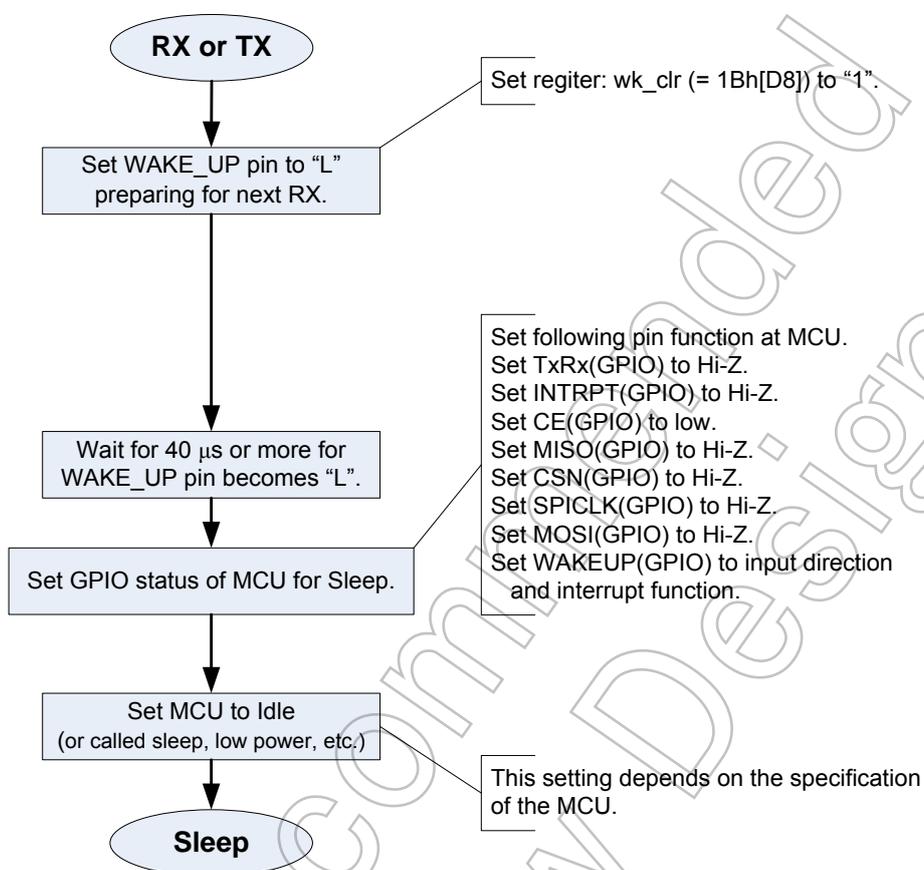


図 7-9 送信/受信状態からスリープ状態へ

- 注: ウェイクアップ動作を変更するときは、レジスタ autowk (=19h[D0]) もここで変更してください。
- 注: スリープ状態に入る前は、WAKEUP (GPIO) を入力のままにしてください。割り込みの実行を確実にするためです。もし、そうしなかった場合は、次の受信時に WAKE_UP 端子出力による MCU の起動ができません。
- 注: “Hi-Z” はハイインピーダンスのことです。リーク電流を減少させるための設定です。

7.12.5 スリープ状態から受信状態へ(通常ウェイクアップ)

この製品には 5.8 GHz 周波数帯の 14 kHz 波形を検知するための、ウェイクアップ機能があります。検知信号が期待信号に一致したときに WAKE_UP 端子は“1”を出力します。ウェイクアップ動作は通常ウェイクアップと自動ウェイクアップの 2 種類があります。通常ウェイクアップでは、MCU が CE 端子を“1”にすることで、この製品が起動します。

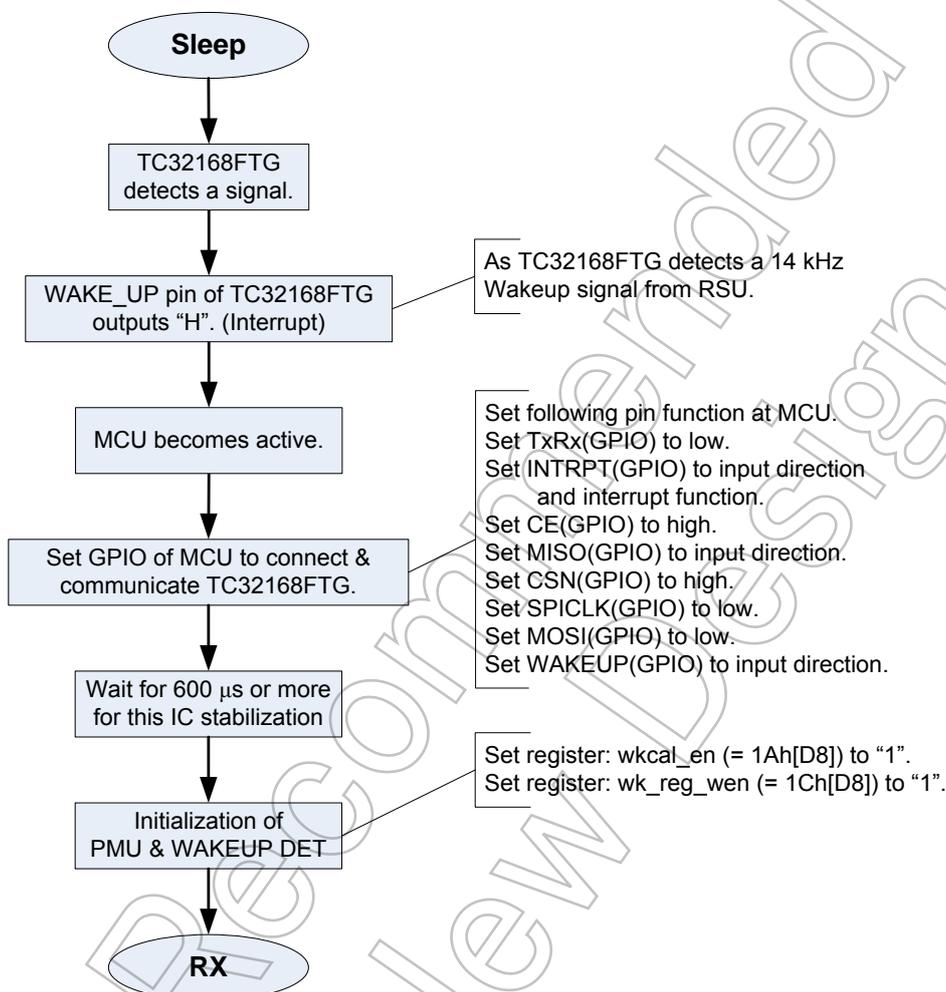


図 7-10 通常ウェイクアップによるスリープ状態から受信状態への遷移

注: 直前の中断状態では、WAKEUP (GPIO) を入力のままにしてください。割り込みの実行を確実にするためです。もし、そうしなかった場合は、この通常ウェイクアップシーケンスでは MCU を起動できません。

7.12.6 スリープ状態から受信状態へ(自動ウェイクアップ)

自動ウェイクアップシーケンスでは、5.8 GHz 周波数帯の 14 kHz 波形を検知し、その検知信号が期待信号と一致した場合は、自動的にアクティブになります。

WAKE_UP 端子が “1” になると MCU が起動し始めます。

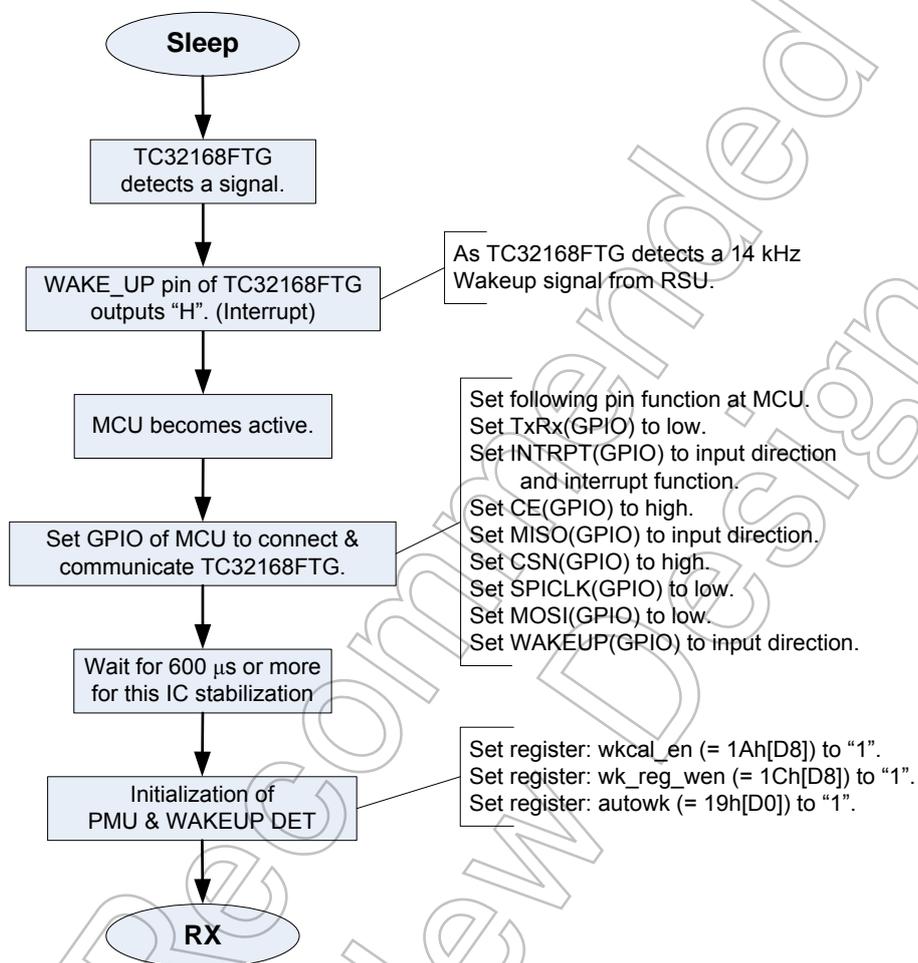


図 7-11 自動ウェイクアップによるスリープ状態から受信状態への遷移

注: 直前の中断状態では、WAKEUP (GPIO) を入力のままにしてください。割り込みの実行を確実にするためです。もし、そうしなかった場合は、この自動ウェイクアップシーケンスでは MCU を起動できません。

7.12.7 スリープ状態から送信状態へ

スリープ状態から送信状態への遷移シーケンスでは、MCU が TC32168FTG および応用システムを制御します。

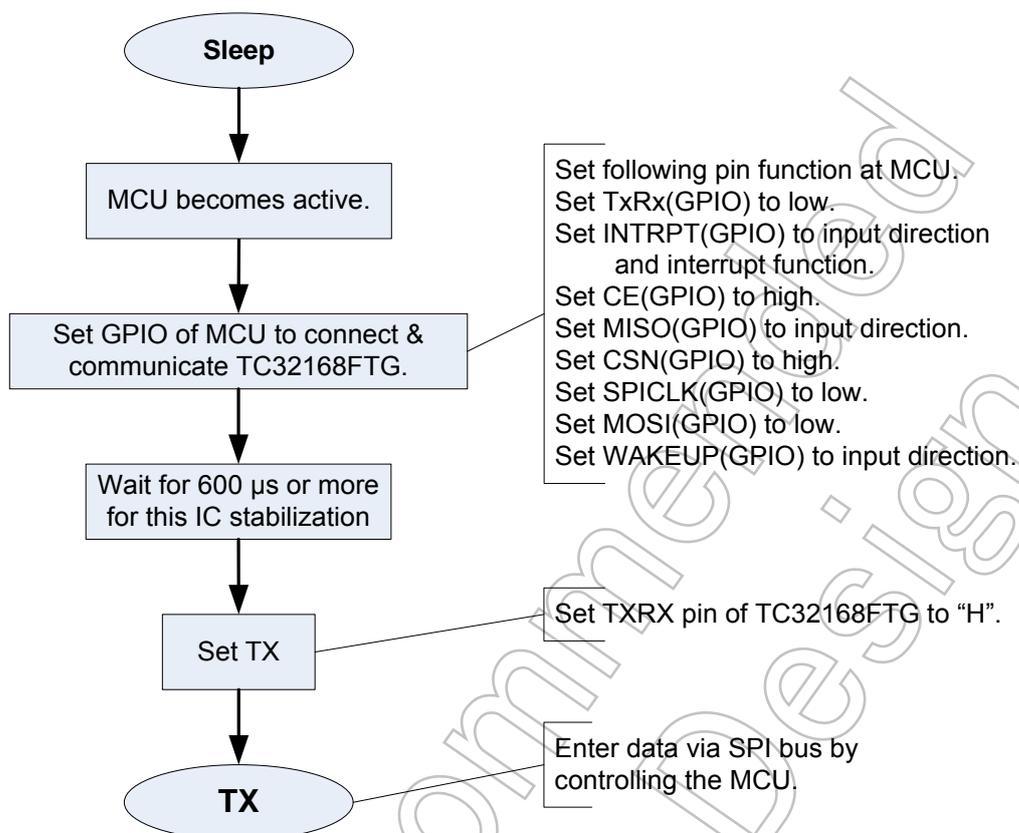


図 7-12 MCU 制御によるスリープ状態から送信状態への遷移

7.12.8 受信状態

信号待ち、信号受信、信号検知、MCU へのデータ転送のシーケンスを以下に示します。

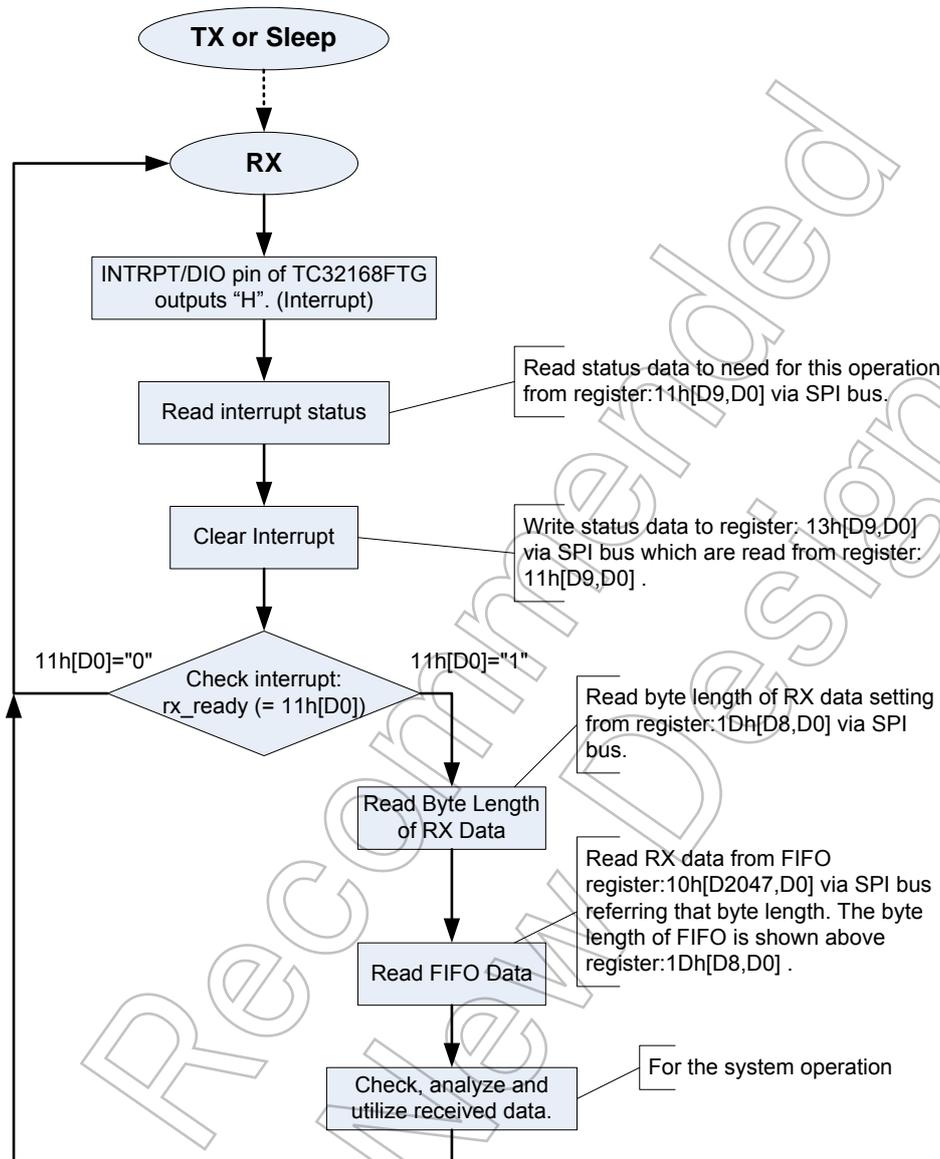


図 7-13 信号待ちと信号受信

7.12.9 BST 受信での受信状態

特殊な例として北京 ETC システム(Beijing's ETC System) における、信号待ち、信号受信、信号検知、MCU へのデータ転送のシーケンスを以下に示します。

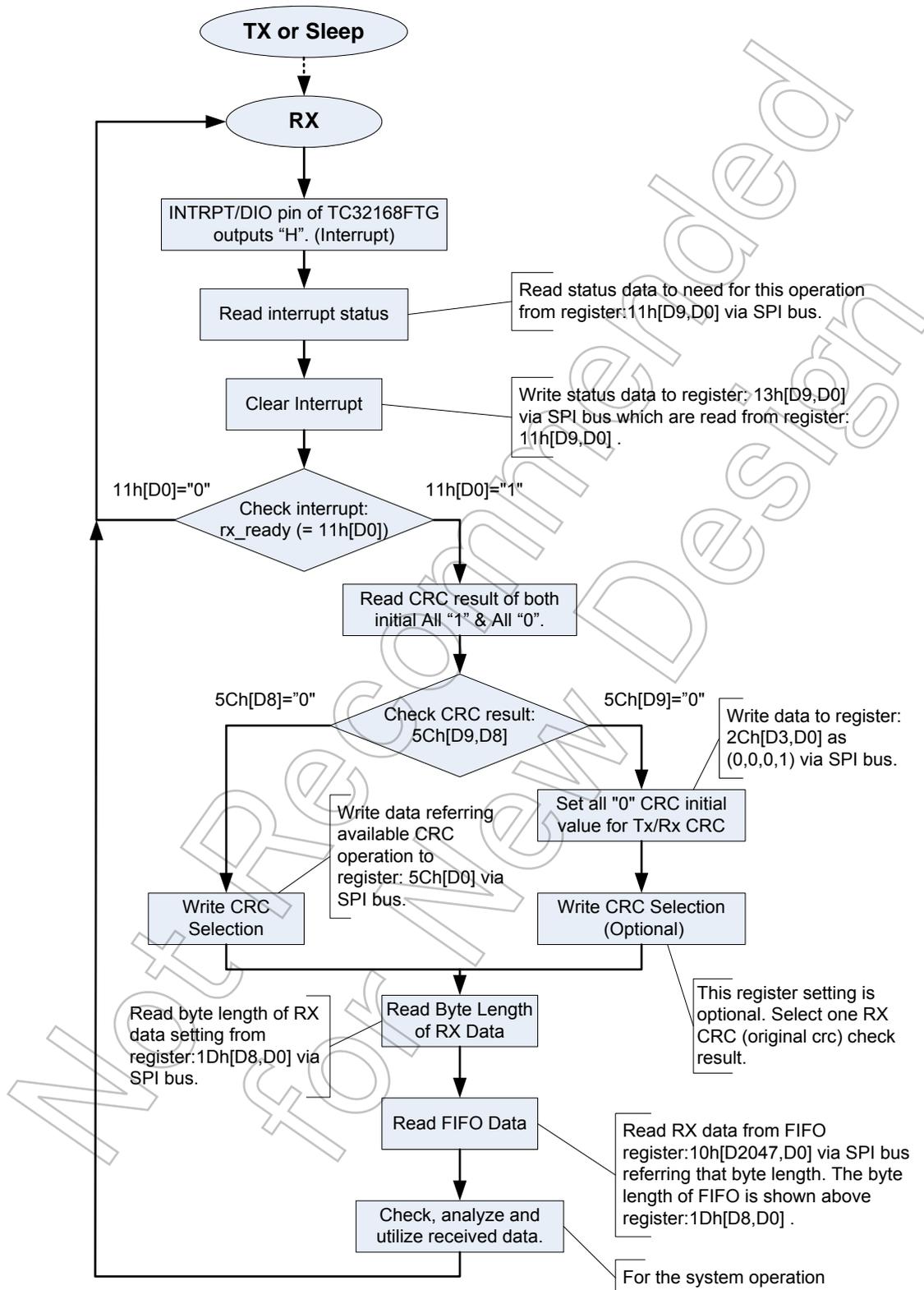


図 7-14 BST 受信の信号待ちと信号受信(北京 ETC システムの CRC による拒否シーケンス)

注: レジスタ crc_rslt_b (= 5Ch[D9]) が“1”, または、レジスタ crc_rslt_a (= 5Ch[D8]) が“1” になったことを、レジスタ rx_ready 割り込みで検知できます。いずれの場合もループバック経路となります。したがって、CRC 結果をチェックする前に、このいずれも成立しないようにしておきます。

注: “CRC 選択のライト”の詳細については 7.15 を参照してください。

7.12.10 受信周波数の変更

受信状態での受信周波数の変更シーケンスを以下に示します。

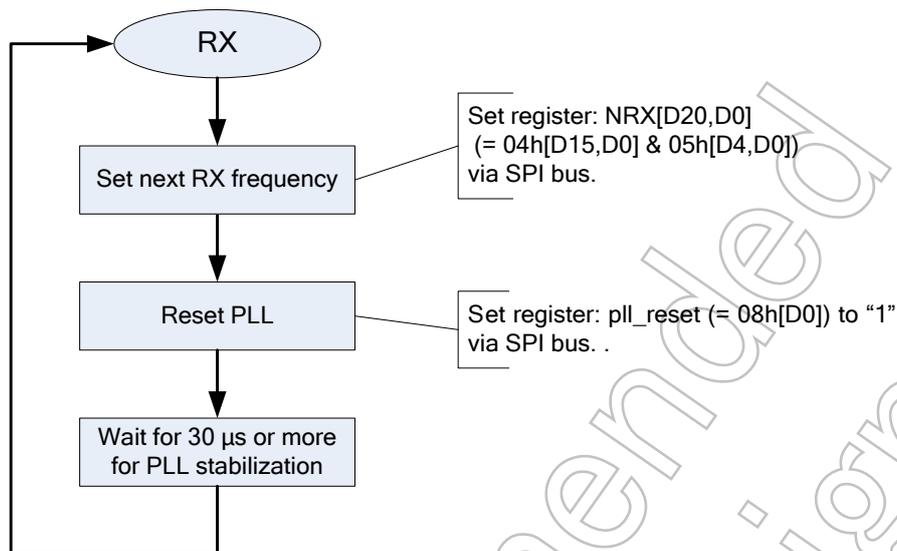


図 7-15 受信状態での受信周波数の変更

注: 受信周波数の計算方法は 7.2 に示してあります。

注: 受信周波数の初期値を使用しない場合、データ受信を開始する前に、SPI バスを介して、レジスタ NRX を設定し、PLL をリセットしてください。

7.12.11 送信状態

データ送信と MCU によるチェックのシーケンスを以下に示します。

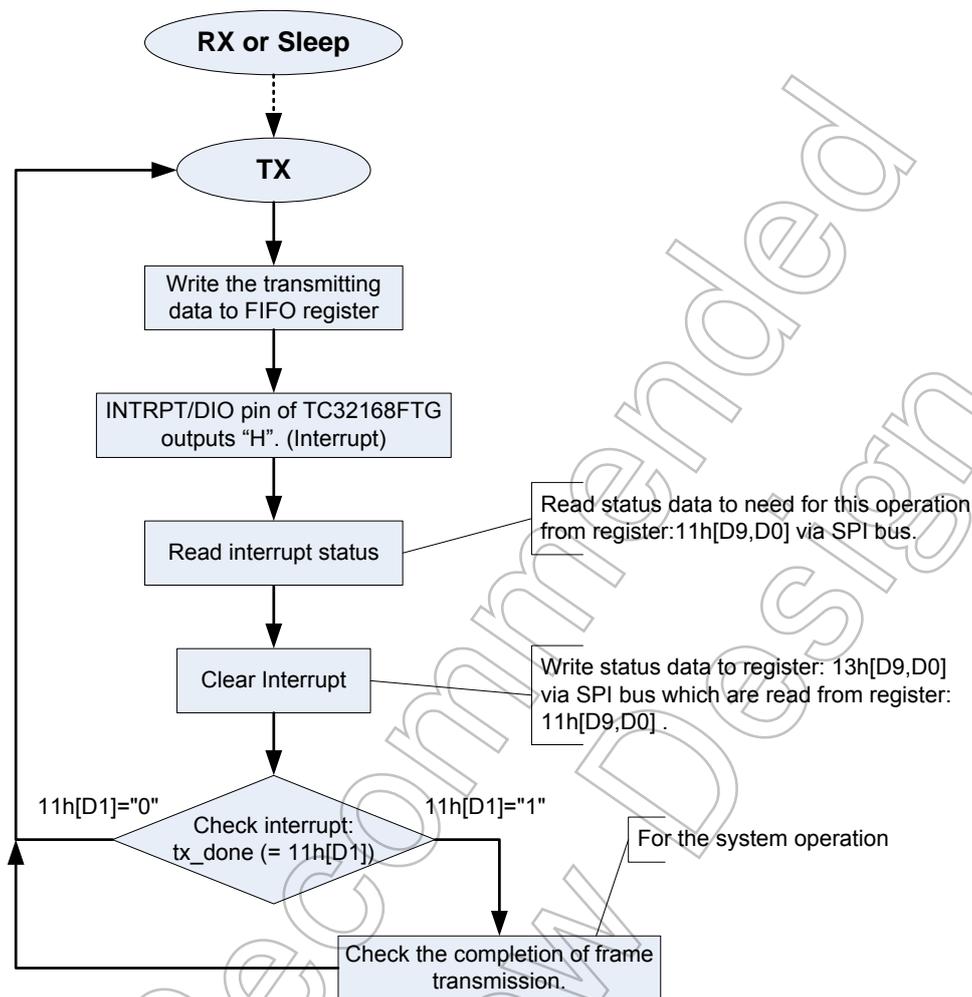


図 7-16 送信信号とチェックのシーケンス

7.12.12 送信周波数の変更

送信状態での送信周波数の変更シーケンスを以下に示します。

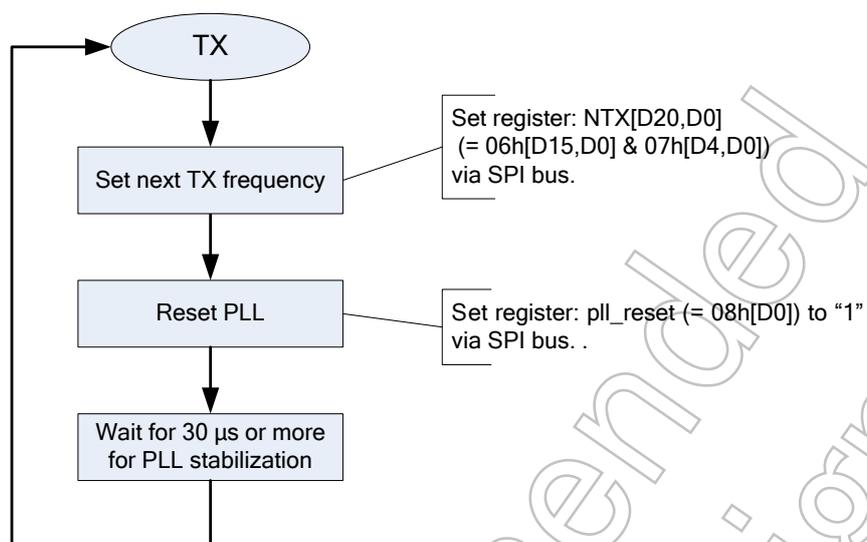


図 7-17 送信状態での送信周波数の変更

注: 送信周波数の計算方法は 7.2 に示してあります。

注: 送信周波数の初期値を使用しない場合、データ送信を開始する前に、SPI バスを介して、レジスタ NTX を設定し、PLL をリセットしてください。

7.12.13 受信状態から送信状態へ

RFデータの転送方向を変更するときは TXRX 端子、または、SPI バス制御を使用します。

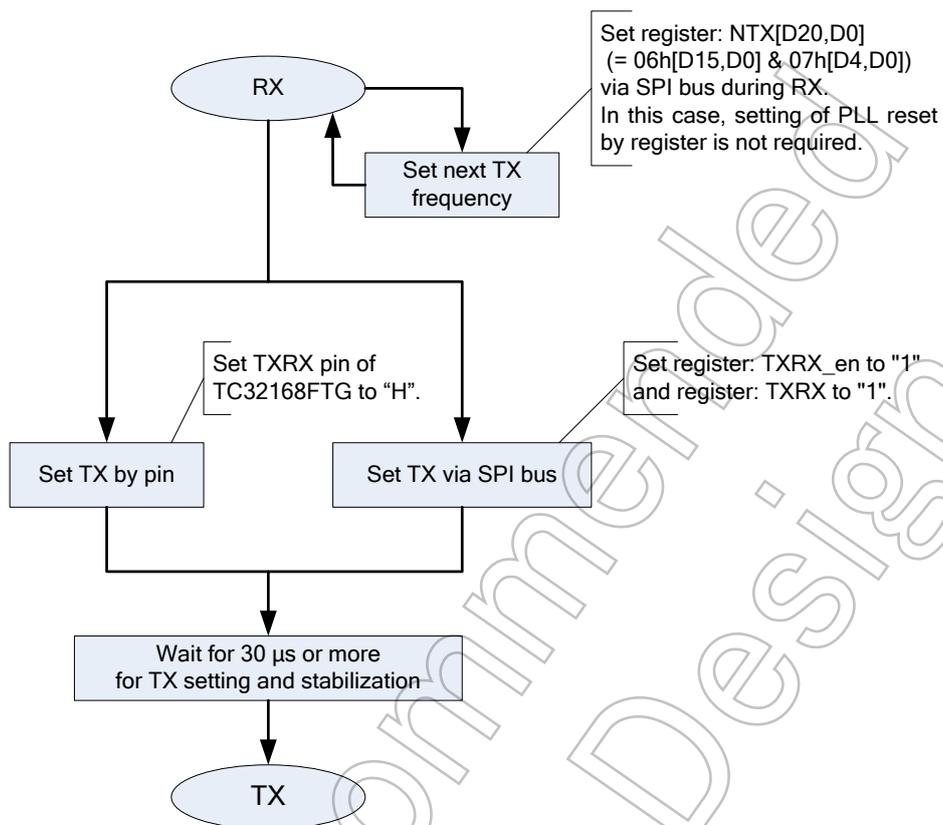


図 7-18 受信状態から送信状態へ

7.12.14 送信状態から受信状態へ

RFデータの転送方向を変更するときは TXRX 端子、または、SPI バス制御を使用します。

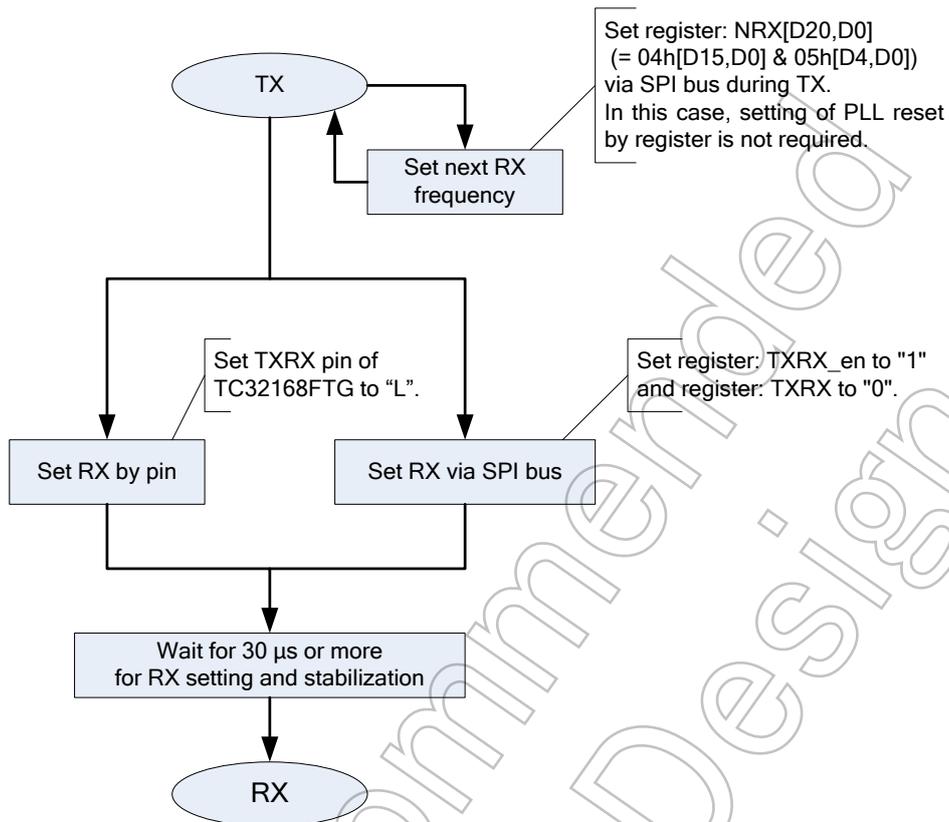


図 7-19 送信状態から受信状態へ

7.13 ダウンリンクフレームの連続受信

2つのダウンリンクフレームが最小時間間隔 (10 μ s) で送信されている場合に受信するときの、レジスタリードのタイミングを以下に示します。

例 1:

第1フレームと、それに引き続くフレームの両方を受信する場合。

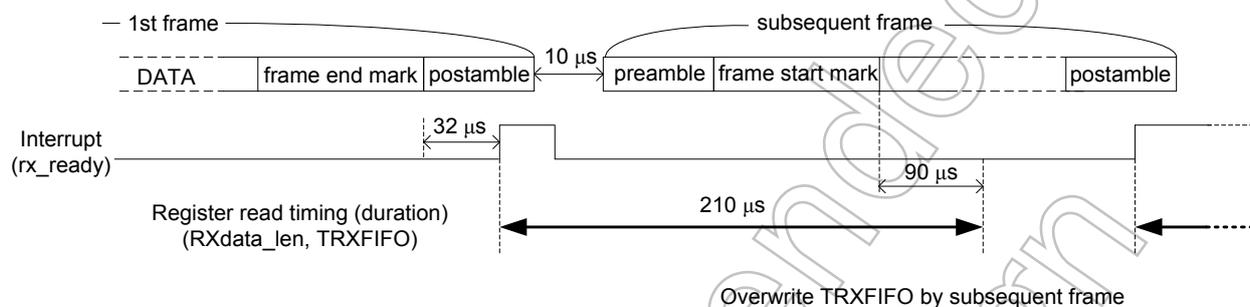


図 7-20 2つのフレームを受信するときのTRXFIFOのタイミング

レジスタ RXdata_len (= 1Dh[D8.D0])およびレジスタ TRXFIFO (= 10h[D2047.D0]) を、レジスタ rx_ready (= 11h[D0]) 割り込みがアサートされてから次のデータ到着の 90 μ s 後までの間 (210 μ s) にリードしなければなりません。

例 2:

第1フレームのみを受信し、その後、送信状態に遷移する場合。

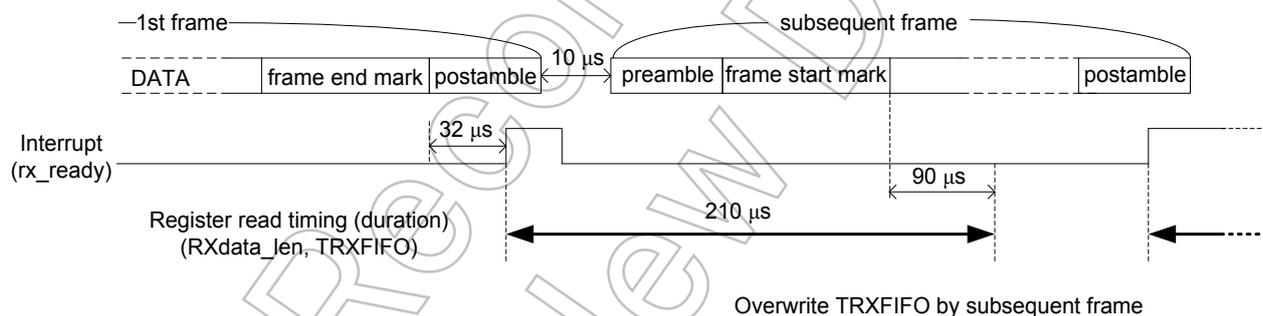


図 7-21 1つのフレーム受信時のTRXFIFOのタイミング

レジスタ RXdata_len およびレジスタ TRXFIFO を、レジスタ rx_ready 割り込みがアサートされてから次のデータ到着の 90 μ s 後までの間 (210 μ s) にリードしなければなりません。送信状態に遷移するとレジスタ TRXFIFO はクリアされます。

7.14 CRC 結果 NG のフレーム受信

CRC 結果は正しくなくても、フレーム終了マークが正常な場合、MCU は受信フレームと CRC 結果をリードすることができます。
 リード方法は CRC 結果が正しい場合と全く同じです。

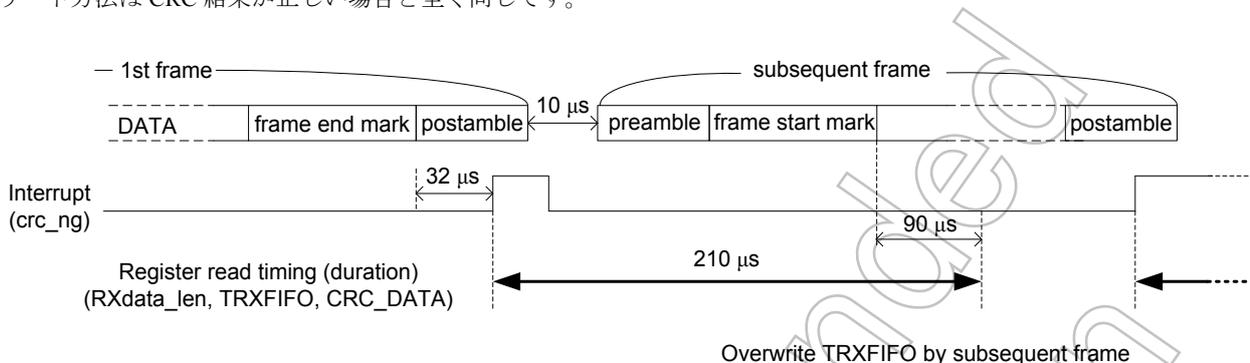


図 7-22 CRC NG フレーム受信

7.15 CRC 選択

レジスタ sel_crc (= 5Ch[D0]) を “0” に、レジスタ crc_inv/lsb_msb/crc_pol/crc_ini (= 2Ch[D3,D0]) を (0,0,0,0) に設定した場合、初期値が全て “1” の CRC 結果と初期値が全て “0” の CRC 結果の両方を受信できます。つまり、2つの CRC は同時に計算されます。“1” CRC 検査パラメータはレジスタ crc_int (= 2Ch[D3,D0]) で設定できます。他の CRC 検査パラメータは、初期値が全て “1” の CRC 結果に応じて決定されます。

CRC 計算結果はレジスタ crc_rslt_b および crc_rslt_a (= 5Ch[D9,D8]) に格納されます。いずれの CRC 結果を使用すべきかは、rx_ready 割り込みによってレジスタ crc_rslt_b および crc_rslt_a をリードした後に決定されます。レジスタ crc_rslt_b が “0” のときは、初期値が全て “0” の CRC フレームを受信します。レジスタ crc_rslt_a が “0” のときは、初期値が全て “1” の CRC フレームを受信します。

CRC フレームの結果に応じて、レジスタ crc_ini (= 2Ch[D0]) を適正な値に設定してください。レジスタ sel_crc を “1” に設定した場合、“1” CRC チェックのみが有効になり、初期値が全て “0” の CRC 用のパラメータは無効となります。したがって、初期値が全て “0” の CRC 結果は正しい値にはなりません。CRC 選択の後、“1” CRC チェックに限定するためには、レジスタ sel_crc を “1” に設定してください。

CRC 選択に関しては図 7-23 を参照してください。

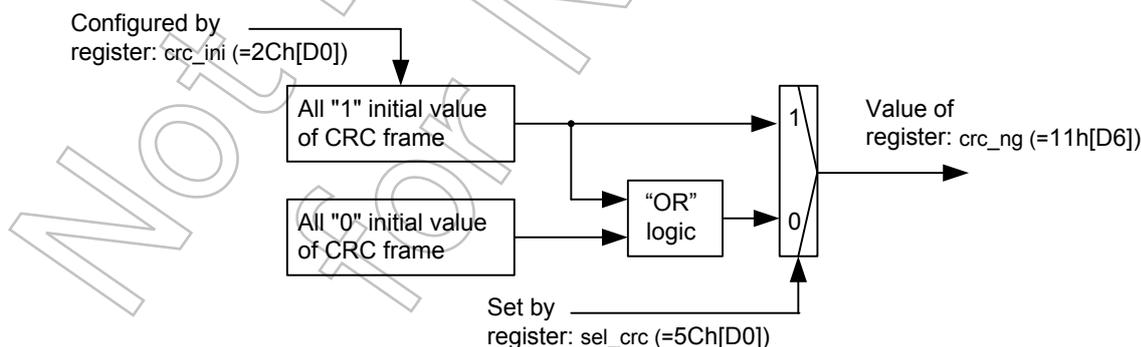


図 7-23 CRC 選択

注: 7.13、7.14、7.15 での記載内容は北京 ETC システムに使用する場合に便利な機能です。

7.16 システム制御のためのレジスタアクセス

7.16.1 SPI 制御データフォーマット

SPI 制御データフォーマットを以下に示します。同データフォーマットはアドレス(8ビット)とデータ(16ビット)からなります。リード、または、ライトのインストラクションは3番目のビットで指定されます。“0”がデータのリード、“1”がデータのライトとなります。それぞれの通信データを分離するために、CSN 端子にデータ“1”が、SPI クロックの1周期以上の期間、挿入されます。

(1) SPI ライトアクセスフォーマット

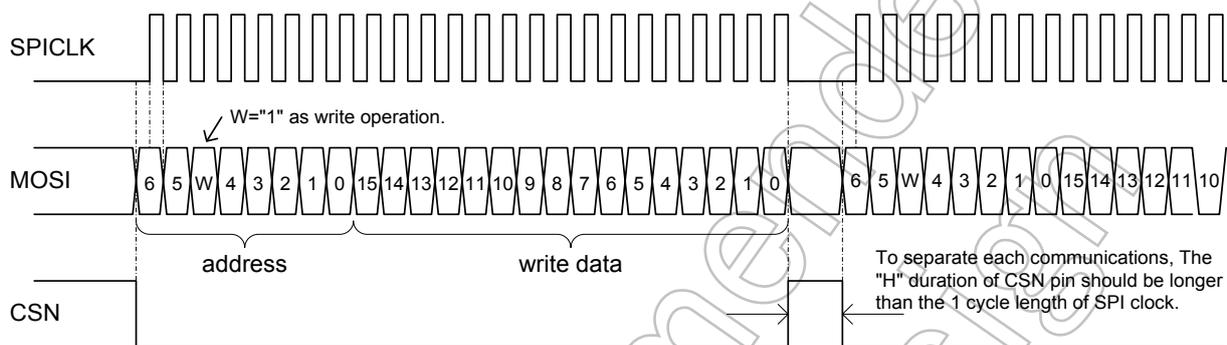


図 7-24 SPI ライトフォーマット

(2) SPI リードアクセスフォーマット

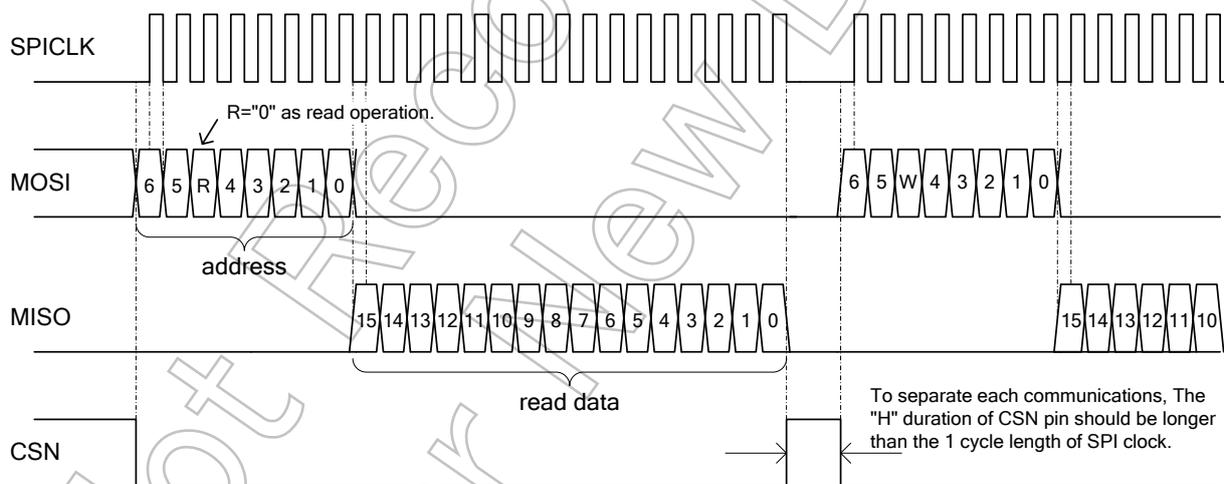


図 7-25 SPI リードフォーマット

SPI FIFO データフォーマットの概念図を以下に示します。同データフォーマットはアドレス(8ビット)とデータ(2048ビット)からなります。FIFO データ長は8バイト単位です。データ長は128バイト以下です。リード、または、ライトのインストラクションと、それぞれの通信データの分離方法はSPI 制御データフォーマットと同じです。SPI FIFO データフォーマットのアドレスは10hに固定されています(TRXFIFOレジスタ)。

(3) SPI FIFO データのライトアクセスフォーマット

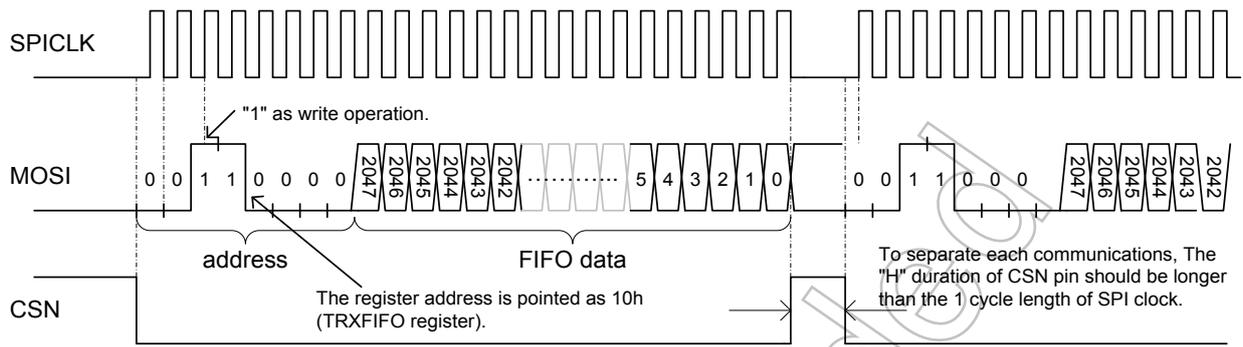


図 7-26 SPI FIFO データライトフォーマット

(4) SPI FIFO データのリードアクセスフォーマット

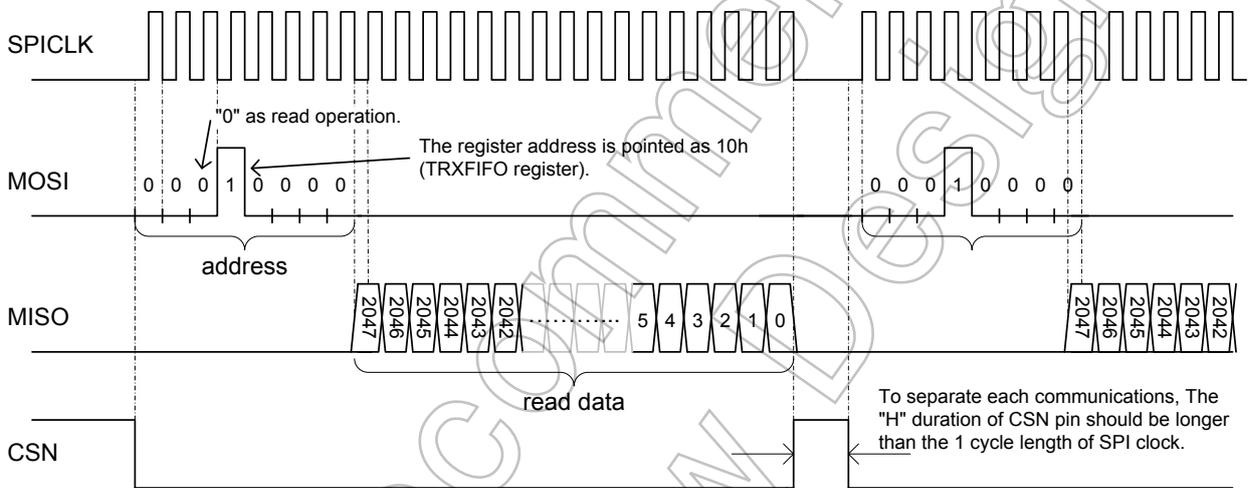


図 7-27 SPI FIFO データリードフォーマット

7.16.2 SPI 信号のタイミング仕様

SPI 信号タイミング仕様の概念図を以下に示します。同図は、動作の特長を実際よりも簡略化して示しています。

それぞれの信号間の規定値を順守してください。この製品と MCU 間の通信を確実にするために、SPICLK の周波数は 8 MHz 以下にしてください。下図の灰色の部分、その信号の値が通信動作に関係しないことを表しています。

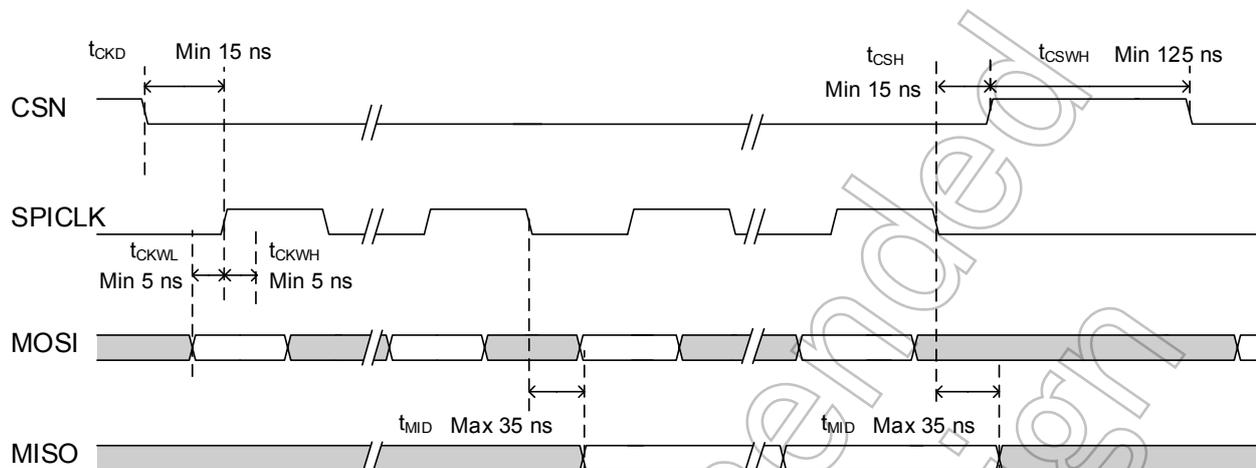


図 7-28 SPI 信号のタイミング仕様

表 7-3 SPI 信号のタイミング

項目	記号	最小	標準	最大	単位
SPI CLK 周波数	f_{SPI}	0.05	8.0	8.192	MHz
CLK "H" 時間	t_{CKWH}	5	—	—	ns
CLK "L" 時間	t_{CKWL}	5	—	—	ns
CLK 遅延時間	t_{CKD}	15	—	—	ns
CS "H" 時間	t_{CSWH}	125	—	—	ns
CS ホールド時間	t_{CSH}	15	—	—	ns
MISO 遅延時間	t_{MID}	—	—	35	ns

注: SPIバスの時間関連仕様の値は上記の値を使用してください。

8. レジスタの概要と詳細説明

8.1 レジスタ概要

表 8-1 は、TC32168FTG にある、中国の ETC システム制御用のレジスタの概略を示したものです。詳細については以下の節を参照してください。

表 8-1 レジスタ概要

節	アドレス	機能	名称	使用ビット	R/W	説明
8.2	00h	SWRST	RST	D7	W	ソフトウェアリセット
8.3	01h	TX RX Status	TXRX_en	D1	W	送信/受信の選択
8.4	02h	DIO ENABLE	dio_sel	D1	R/W	INTRPT/DIO 端子の機能選択
			dio_en	D0	R/W	INTRPT/DIO 端子イネーブル
8.5	04h	PLL_RX1	NRX	[D15,D0]	R/W	受信 PLL 周波数設定 (LSB)
8.6	05h	PLL_RX2	NRX	[D20,D16]	R/W	受信 PLL 周波数設定 (MSB)
8.7	06h	PLL_TX1	NTX	[D15,D0]	R/W	送信 PLL 周波数設定 (LSB)
8.8	07h	PLL_TX2	NTX	[D20,D16]	R/W	送信 PLL 周波数設定 (MSB)
8.9	08h	PLL_RST	pll_reset	D0	W	PLL ブロックのリセット
8.10	09h	TX_Power_Control	outctrl	[D11,D0]	R/W	送信電力制御
8.11	0Ah	Analog_Settings	bw	D8	W	IF フィルタ帯域幅選択
			ook	D7	W	変調アンチエイリアスフィルタの使用選択
			ph	D6	W	RSSI ピークホールド動作選択
			mr	[D4,D0]	W	変調指数設定
8.12	0Bh	Analog_Settings_WU	w_s_set	[D3,D0]	R/W	ウェイクアップ感度設定
8.13	10h	TRXFIFO	txdata	[D2047,D0]	R/W	受信/送信 FIFO のリード/ライトデータ
8.14	11h	INTR_ST	txlen_err	D9	R	送信フレーム長が不適切
			post_err	D8	R	ポストアンブルが検出されない
			rx_abort	D7	R	アボートシーケンスが検知された
			crc_ng	D6	R	CRC チェック結果が正しくない
			fm0dec_err	D5	R	FM0 デコードエラーが発生
			rxlen_err	D4	R	受信フレーム長が不適切
			flag_err	D3	R	フレーム開始マークが検出されない
			pre_err	D2	R	プリアンブルが検出されない
			tx_done	D1	R	送信フレームの送信が完了した
rx_ready	D0	R	受信フレームを受信した			
8.15	12h	INTR_MK	txlen_err_mask	D9	R/W	割り込みマスク設定
			post_err_mask	D8	R/W	
			rx_abort_mask	D7	R/W	
			crc_ng_mask	D6	R/W	
			fm0dec_err_mask	D5	R/W	
			rxlen_err_mask	D4	R/W	
			flag_err_mask	D3	R/W	
			pre_err_mask	D2	R/W	
			tx_done_mask	D1	R/W	
rx_ready_mask	D0	R/W				

節	アドレス	機能	名称	使用ビット	R/W	説明
8.16	13h	INTR_CLR	txlen_err_clr	D9	W	割り込みクリア
			post_err_clr	D8	W	
			rx_abort_clr	D7	W	
			crc_ng_clr	D6	W	
			fm0dec_err_clr	D5	W	
			rxlen_err_clr	D4	W	
			flag_err_clr	D3	W	
			pre_err_clr	D2	W	
			tx_done_clr	D1	W	
			rx_ready_clr	D0	W	
8.17	14h	INTR_INV	int_inv	D0	R/W	割り込み端子出力の反転
8.18	15h	BIT_RATE	txrate	[D9,D8]	R/W	送信ビットレート設定
8.18	15h	BIT_RATE	rxrate	D0	R/W	受信ビットレート設定
8.19	16h	RAMP FIFO	rmpup	[D255,D128]	R/W	ランプアップ係数設定
8.19	16h	RAMP FIFO	rmpdwn	[D127,D0]	R/W	ランプダウン係数設定
8.20	17h	MAX_RXDATALEN	rxlen	[D8,D0]	R/W	最大受信データ長設定
8.21	18h	WK_DET_NUM	wk_num	[D3,D0]	R/W	ウェイクアップ検出サイクル数設定
8.22	19h	WakeUP_REG_SETS	autowk	D0	R/W	ウェイクアップ動作選択
8.23	1Ah	CAL_WakeUp	wkcal_en	D8	W	ウェイクアップ検知タイムのキャリブレーション開始
8.24	1Bh	WakeUP_CLR	wk_clr	D8	W	WAKE_UP 端子出カクリア
8.25	1Ch	Wakeup_reg_write	wk_reg_wen	D8	W	Wakeup レジスタにデータライト。
8.26	1Dh	RXdata_len	rxdatalen	[D8,D0]	R	受信 FIFO 内の受信データのバイト長
8.27	2Ch	CRC_INI	crc_inv	D3	R/W	CRC 結果の反転
			lsb_msb	D2	R/W	送信データの MSB ファースト/LSB ファーストの選択
			crc_pol	D1	R/W	CRC 生成多項式の選択
			crc_ini	D0	R/W	CRC シフトレジスタの初期値選択
8.28	36h	RX_DET_TIMER_DIS	dettimer_dis	D0	R/W	受信検知タイム制御
8.29	3Ch	TEST SEL	txbit_sel	[D5,D4]	R/W	送信テスト用データパターン生成
			fir_sel	[D2,D0]	R/W	送信テスト用データ選択
8.30	3Dh	WK_FREQ_SET	wk_high_det	[D41,D8]	R/W	ウェイクアップ検知パルス周波数を 20 kHz 以上に設定
			wk_low_det	[D4,D0]	R/W	ウェイクアップ検知パルス周波数を 10 kHz 以下に設定
8.31	3Eh	WK_FREQ_SET_WEN	wk_freq_wen	D8	W	Wakeup レジスタに周波数データをライト
8.32	43h	RX FIFO CLEAR	rxfifocls	D8	W	受信 FIFO レジスタクリア。
8.33	56h	XOSC_TRIM	xosc_ctrim	[D11,D8]	R/W	水晶発振回路のトリミング
8.34	5Ch	SEL_RX_CRC	crc_rslt_b	D9	R	初期値が全て“0”である受信 CRC 結果をチェック
			crc_rslt_a	D8	R	初期値が全て“1”である受信 CRC 結果をチェック
			sel_crc	D0	R/W	CRC 動作選択
8.35	5Dh	CRC_DATA	crc_data	[D15,D0]	R	受信した CRC データ

8.2 00h; ソフトウェアリセット

アドレス	機能	名称	R/W	初期値	説明	
00h	SWRST	D15	—	W	0	Don't care ("0" に設定することを推奨)
		D14	—	W	0	Don't care ("0" に設定することを推奨)
		D13	—	W	0	Don't care ("0" に設定することを推奨)
		D12	—	W	0	Don't care ("0" に設定することを推奨)
		D11	—	W	0	Don't care ("0" に設定することを推奨)
		D10	—	W	0	Don't care ("0" に設定することを推奨)
		D9	—	W	0	Don't care ("0" に設定することを推奨)
		D8	—	W	0	Don't care ("0" に設定することを推奨)
		D7	RST	W	0	レジスタライトアクセス中のリセット動作 1: リセット 0: リセット無し <初期値> レジスタ 00h[D7] を "1" に設定するとソフトウェアリセットがアサートされるため、このビットは自動的にクリアされます。このソフトウェアリセットで、主要なレジスタとモデムがリセットされます。
		D6	—	W	0	Don't care ("0" に設定することを推奨)
		D5	—	W	0	Don't care ("0" に設定することを推奨)
		D4	—	W	0	Don't care ("0" に設定することを推奨)
		D3	—	W	0	Don't care ("0" に設定することを推奨)
		D2	—	W	0	Don't care ("0" に設定することを推奨)
		D1	—	W	0	Don't care ("0" に設定することを推奨)
D0	—	W	0	Don't care ("0" に設定することを推奨)		

注: "PMU" および "WAKEUP DET" はソフトウェアリセットではリセットされません。

8.3 01h; 送信/受信状態の選択

アドレス	機能	名称	R/W	初期値	説明	
01h	TX RX Status	D15	—	W	0	Don't care ("0" に設定することを推奨)
		D14	—	W	0	Don't care ("0" に設定することを推奨)
		D13	—	W	0	Don't care ("0" に設定することを推奨)
		D12	—	W	0	Don't care ("0" に設定することを推奨)
		D11	—	W	0	Don't care ("0" に設定することを推奨)
		D10	—	W	0	Don't care ("0" に設定することを推奨)
		D9	—	W	0	Don't care ("0" に設定することを推奨)
		D8	—	W	0	Don't care ("0" に設定することを推奨)
		D7	—	W	0	Don't care ("0" に設定することを推奨)
		D6	—	W	0	Don't care ("0" に設定することを推奨)
		D5	—	W	0	Don't care ("0" に設定することを推奨)
		D4	—	W	0	Don't care ("0" に設定することを推奨)
		D3	—	W	0	Don't care ("0" に設定することを推奨)
		D2	—	W	0	Don't care ("0" に設定することを推奨)
		D1	TXRX_en	W	0	送信/受信状態の切り替え方法の選択 0: TXRX 端子の設定が有効 <初期値> 1: レジスタ 01h[D0] の設定が有効
		D0	TXRX	W	0	送信/受信状態の選択 0: 受信状態 <初期値> 1: 送信状態

8.4 02h; INTRPT/DIO 端子の機能選択

アドレス	機能	名称	R/W	初期値	説明	
02h	DIO ENABLE	D15	—	W	0	Don't care ("0" に設定することを推奨)
		D14	—	W	0	Don't care ("0" に設定することを推奨)
		D13	—	W	0	Don't care ("0" に設定することを推奨)
		D12	—	W	0	Don't care ("0" に設定することを推奨)
		D11	—	W	0	Don't care ("0" に設定することを推奨)
		D10	—	W	0	Don't care ("0" に設定することを推奨)
		D9	—	W	0	Don't care ("0" に設定することを推奨)
		D8	—	W	0	Don't care ("0" に設定することを推奨)
		D7	—	W	0	Don't care ("0" に設定することを推奨)
		D6	—	W	0	Don't care ("0" に設定することを推奨)
		D5	—	W	0	Don't care ("0" に設定することを推奨)
		D4	—	W	0	Don't care ("0" に設定することを推奨)
		D3	—	W	0	Don't care ("0" に設定することを推奨)
		D2	—	W	0	Don't care ("0" に設定することを推奨)
		D1	dio_sel	W	0	ダイレクトモードでINTRPT/DIO 端子をデジタルI/Oとして使用する とき(レジスタ dio_en を "1" に設定)の信号の方向を選択。 0: INTRPT/DIO 端子は信号出力 1: INTRPT/DIO 端子は信号入力
D0	dio_en	W	0	INTRPT/DIO 端子の用途を選択 0: INTRPT/DIO 端子を割り込みに使用します。<初期値> 1: INTRPT/DIO 端子を入力/出力端子として使用します。		

Not Recommended for New Design

8.5 04h; 受信 PLL 周波数設定 (LSB)

アドレス	機能	名称	R/W	初期値	説明	
04h	PLL_RX1	D15	NRX[15]	W	0	受信 PLL 周波数の設定 (LSB) f_{LO} MHz × 125 の値を設定してください(f_{LO} は内部周波数)。 周波数初期値: 5835 MHz (レジスタの初期値は "211Fh")
		D14	NRX[14]	W	0	
		D13	NRX[13]	W	1	
		D12	NRX[12]	W	0	
		D11	NRX[11]	W	0	
		D10	NRX[10]	W	0	
		D9	NRX[9]	W	0	
		D8	NRX[8]	W	1	
		D7	NRX[7]	W	0	
		D6	NRX[6]	W	0	
		D5	NRX[5]	W	0	
		D4	NRX[4]	W	1	
		D3	NRX[3]	W	1	
		D2	NRX[2]	W	1	
		D1	NRX[1]	W	1	
		D0	NRX[0]	W	1	

注: SPI 経由でレジスタを設定していない場合は、レジスタは初期値になります。

8.6 05h; 受信 PLL 周波数設定 (MSB)

アドレス	機能	名称	R/W	初期値	説明	
05h	PLL_RX2	D15	—	W	0	Don't care ("0" に設定することを推奨)
		D14	—	W	0	Don't care ("0" に設定することを推奨)
		D13	—	W	0	Don't care ("0" に設定することを推奨)
		D12	—	W	0	Don't care ("0" に設定することを推奨)
		D11	—	W	0	Don't care ("0" に設定することを推奨)
		D10	—	W	0	Don't care ("0" に設定することを推奨)
		D9	—	W	0	Don't care ("0" に設定することを推奨)
		D8	—	W	0	Don't care ("0" に設定することを推奨)
		D7	—	W	0	Don't care ("0" に設定することを推奨)
		D6	—	W	0	Don't care ("0" に設定することを推奨)
		D5	—	W	0	Don't care ("0" に設定することを推奨)
		D4	NRX[20]	W	0	受信 PLL 周波数の設定 (MSB) f_{lo} MHz × 125 の値を設定してください(f_{lo} は内部周波数) 周波数初期値: 5835 MHz (レジスタの初期値は "000Bh")
		D3	NRX[19]	W	1	
		D2	NRX[18]	W	0	
D1	NRX[17]	W	1			
D0	NRX[16]	W	1			

注: SPI 経由でレジスタを設定していない場合は、レジスタは初期値になります。

8.7 06h; 送信 PLL 周波数設定 (LSB)

アドレス	機能	名称	R/W	初期値	説明	
06h	PLL_TX1	D15	NTX[15]	W	0	送信 PLL 周波数の設定 (LSB) f_{LO} MHz × 125 の値を設定してください(f_{LO} は内部周波数)。 周波数初期値: 5790 MHz (レジスタの初期値は "0B26h")
		D14	NTX[14]	W	0	
		D13	NTX[13]	W	0	
		D12	NTX[12]	W	0	
		D11	NTX[11]	W	1	
		D10	NTX[10]	W	0	
		D9	NTX[9]	W	1	
		D8	NTX[8]	W	1	
		D7	NTX[7]	W	0	
		D6	NTX[6]	W	0	
		D5	NTX[5]	W	1	
		D4	NTX[4]	W	0	
		D3	NTX[3]	W	0	
		D2	NTX[2]	W	1	
		D1	NTX[1]	W	1	
		D0	NTX[0]	W	0	

注: SPI 経由でレジスタを設定していない場合は、レジスタは初期値になります。

8.8 07h; 送信 PLL 周波数設定 (MSB)

アドレス	機能	名称	R/W	初期値	説明	
07h	PLL_TX2	D15	—	W	0	Don't care ("0" に設定することを推奨)
		D14	—	W	0	Don't care ("0" に設定することを推奨)
		D13	—	W	0	Don't care ("0" に設定することを推奨)
		D12	—	W	0	Don't care ("0" に設定することを推奨)
		D11	—	W	0	Don't care ("0" に設定することを推奨)
		D10	—	W	0	Don't care ("0" に設定することを推奨)
		D9	—	W	0	Don't care ("0" に設定することを推奨)
		D8	—	W	0	Don't care ("0" に設定することを推奨)
		D7	—	W	0	Don't care ("0" に設定することを推奨)
		D6	—	W	0	Don't care ("0" に設定することを推奨)
		D5	—	W	0	Don't care ("0" に設定することを推奨)
		D4	NTX[20]	W	0	送信 PLL 周波数の設定 (MSB) f_{LO} MHz × 125 の値を設定してください(f_{LO} は内部周波数) 周波数初期値: 5790 MHz (レジスタの初期値は "000Bh")
		D3	NTX[19]	W	1	
		D2	NTX[18]	W	0	
		D1	NTX[17]	W	1	
D0	NTX[16]	W	1			

注: SPI 経由でレジスタを設定していない場合は、レジスタは初期値になります。

8.9 08h; PLL ブロックのリセット

アドレス	機能	名称	R/W	初期値	説明	
08h	PLL_RST	D15	—	W	0	Don't care ("0" に設定することを推奨)
		D14	—	W	0	Don't care ("0" に設定することを推奨)
		D13	—	W	0	Don't care ("0" に設定することを推奨)
		D12	—	W	0	Don't care ("0" に設定することを推奨)
		D11	—	W	0	Don't care ("0" に設定することを推奨)
		D10	—	W	0	Don't care ("0" に設定することを推奨)
		D9	—	W	0	Don't care ("0" に設定することを推奨)
		D8	—	W	0	Don't care ("0" に設定することを推奨)
		D7	—	W	0	Don't care ("0" に設定することを推奨)
		D6	—	W	0	Don't care ("0" に設定することを推奨)
		D5	—	W	0	Don't care ("0" に設定することを推奨)
		D4	—	W	0	Don't care ("0" に設定することを推奨)
		D3	—	W	0	Don't care ("0" に設定することを推奨)
		D2	—	W	0	Don't care ("0" に設定することを推奨)
		D1	—	W	0	Don't care ("0" に設定することを推奨)
				D0	pll_reset	W

注: TC32168FTG がスリープ状態から動作開始するか、送信状態と受信状態の間を遷移するとき、PLL リセットが自動的にアサートされます。

8.10 09h; 送信電力制御

アドレス	機能	名称	R/W	初期値	説明	
09h	TX_Power_Control	D15	—	W	0	Don't care ("0" に設定することを推奨)
		D14	—	W	0	Don't care ("0" に設定することを推奨)
		D13	—	W	0	Don't care ("0" に設定することを推奨)
		D12	—	W	0	Don't care ("0" に設定することを推奨)
		D11	outctrl[11]	W	0	送信の出力電力制御 初期値: 全て "0" 制御レベルについては、表 8-2 と 13 章を参照してください。
		D10	outctrl[10]	W	0	
		D9	outctrl[9]	W	0	
		D8	outctrl[8]	W	0	
		D7	outctrl[7]	W	0	
		D6	outctrl[6]	W	0	
		D5	outctrl[5]	W	0	
		D4	outctrl[4]	W	0	
		D3	outctrl[3]	W	0	
		D2	outctrl[2]	W	0	
D1	outctrl[1]	W	0			
D0	outctrl[0]	W	0			

注: レジスタと送信出力電力との関係については、13章の“TX Output Power vs. Register Control Setting”のグラフを参照してください。

注: レジスタ outctrl の制御入力には以下のとおりです。表 8-2 の中に無い数値は設定禁止です。

表 8-2 レジスタの入力: outctrl

レジスタ値: outctrl[D11,D0]	
111111111111	0xFFF
011111111111	0x7FF
001111111111	0x3FF
000111111111	0x1FF
000011111111	0x0FF
000001111111	0x07F
000000111111	0x03F
000000011111	0x01F
000000001111	0x00F
000000000111	0x007
000000000011	0x003
000000000001	0x001
000000000000	0x000

8.11 0Ah; 変調と IF フィルタの設定

アドレス	機能	名称	R/W	初期値	説明	
0Ah	Analog_Settings	D15	—	W	0	Don't care ("0" に設定することを推奨)
		D14	—	W	0	Don't care ("0" に設定することを推奨)
		D13	—	W	0	Don't care ("0" に設定することを推奨)
		D12	—	W	0	Don't care ("0" に設定することを推奨)
		D11	—	W	0	Don't care ("0" に設定することを推奨)
		D10	—	W	0	Don't care ("0" に設定することを推奨)
		D9	—	W	0	Don't care ("0" に設定することを推奨)
		D8	bw	W	0	IF フィルタ帯域の選択 0: 標準 <初期値> 1: 狭帯域
		D7	ook	W	0	アンチエイリアスフィルタの使用選択 0: ASK にアンチエイリアスフィルタを使用。<初期値> 1: OOK ではフィルタを迂回。
		D6	ph	W	0	RSSI ピークホールド機能選択 0: 標準 <初期値> こちらを設定してください。 1: スロー (128 kbps 未満のデータを使用するシステムに適用)
		D5	—	W	0	Don't care ("0" に設定することを推奨)
		D4	mr[4]	W	0	変調指数の設定 初期値: 全て "0" 変調指数については 13 章を参照してください。
		D3	mr[3]	W	0	
		D2	mr[2]	W	0	
D1	mr[1]	W	0			
D0	mr[0]	W	0			

注: レジスタ ook はアンチエイリアスフィルタを使用するか、しないか、だけの選択をします。変調 (ASK/OOK) を選択するためには、“ランプアップ/ランプダウン係数”をレジスタ rmpup (=16h[D255,D128])およびレジスタ rmpdwn (=16h[D127,D0]) に設定する必要があります。ランプアップ/ランプダウン係数については 8.19 を参照してください。

注: レジスタと変調指数との関係については、13 章の “Modulation index vs. Register Control Setting” のグラフを参照してください。

8.12 0Bh; ウェイクアップ感度設定

このレジスタのデータは、レジスタ `wk_reg_wen (=1C[D8])` を “1” に設定すると、“PMU” および “WAKEUP DET” のレジスタにコピーされます。コピー後にレジスタのデータが有効になります。

アドレス	機能	名称	R/W	初期値	説明	
0Bh	Analog_Settings_WU	D15	-	W	0	Don't care (“0” に設定することを推奨)
		D14	—	W	0	Don't care (“0” に設定することを推奨)
		D13	—	W	0	Don't care (“0” に設定することを推奨)
		D12	—	W	0	Don't care (“0” に設定することを推奨)
		D11	—	W	0	Don't care (“0” に設定することを推奨)
		D10	—	W	0	Don't care (“0” に設定することを推奨)
		D9	—	W	0	Don't care (“0” に設定することを推奨)
		D8	—	W	0	Don't care (“0” に設定することを推奨)
		D7	—	W	0	Don't care (“0” に設定することを推奨)
		D6	—	W	0	Don't care (“0” に設定することを推奨)
		D5	—	W	0	Don't care (“0” に設定することを推奨)
		D4	—	W	0	Don't care (“0” に設定することを推奨)
		D3	<code>w_s_set[3]</code>	W	0	ウェイクアップ感度の設定 初期値: 全て “0” 動作時には、レジスタ <code>w_s_set</code> に (0,1,0,1) を設定してください。
		D2	<code>w_s_set[2]</code>	W	0	
		D1	<code>w_s_set[1]</code>	W	0	
		D0	<code>w_s_set[0]</code>	W	0	

Not Recommended for New Design

8.13 10h; 受信/送信 FIFO のリード/ライトデータ

送信 FIFO/受信 FIFO の選択は送信状態/受信状態の選択により決定されます。送信状態と受信状態が互いに切り替わると、レジスタ TRXFIFO が自動的にクリアされます。

アドレス	機能	名称	R/W	初期値	説明	
10h	TRXFIFO	D2047	txdata_2047	R/W	0	受信 FIFO のリードデータ/送信 FIFO のライトデータ FIFO データの長さは 8 バイト単位で、通常 128 バイト以下ですが、最大 256 バイトまで設定可能です。 レジスタ rxlen (= 17h[D8,D0]) に設定します。このレジスタの詳細は 8.20 を参照してください。 初期値: 全て "0"
		D2046	txdata_2046	R/W	0	
		D2045	txdata_2045	R/W	0	
		↑				
		このアドレスに 2048 ビットの連続データ領域が存在。				
		↓				
		D10	txdata_10	R/W	0	
		D9	txdata_9	R/W	0	
		D8	txdata_8	R/W	0	
		D7	txdata_7	R/W	0	
		D6	txdata_6	R/W	0	
		D5	txdata_5	R/W	0	
		D4	txdata_4	R/W	0	
		D3	txdata_3	R/W	0	
D2	txdata_2	R/W	0			
D1	txdata_1	R/W	0			
D0	txdata_0	R/W	0			

8.14 11h; 割り込み

割り込みが発生した場合、MCUはSPIバス経由でそのステータスをリードできます。割り込みに関しては、7.11.6を参照してください。

アドレス	機能	名称	R/W	初期値	説明	
11h	INTR_ST	D15	—	R	0	—
		D14	—	R	0	—
		D13	—	R	0	—
		D12	—	R	0	—
		D11	—	R	0	—
		D10	—	R	0	—
		D9	txlen_err	R	0	送信フレーム長が不適切。 0: エラー無し / 1: エラー発生
		D8	post_err	R	0	ポストアンプルが検出されない。 0: エラー無し / 1: エラー発生。
		D7	rx_abort	R	0	アボートシーケンスが検知された。 0: エラー無し / 1: エラー発生。
		D6	crc_ng	R	0	CRC チェック結果が正しくない。 0: エラー無し / 1: エラー発生。
		D5	fm0dec_err	R	0	FM0 デコードエラーが発生。 0: エラー無し / 1: エラー発生。
		D4	rxlen_err	R	0	受信フレーム長が不適切。 0: エラー無し / 1: エラー発生。
		D3	flag_err	R	0	フレーム開始マークが検出されない。 0: エラー無し / 1: エラー発生。
		D2	pre_err	R	0	プリアンプルが検出されない。 0: エラー無し / 1: エラー発生。
		D1	tx_done	R	0	送信フレームの送信が完了した。 0: エラー無し / 1: エラー発生。
D0	rx_ready	R	0	受信フレームを受信した。 0: エラー無し / 1: エラー発生。		

注: 割り込みのレジスタは可能な限り早急にクリアしてください。それにより、次の割り込みが発生するのを待ちます。もしクリアしなかった場合、次の割り込み発生時にレジスタが上書きされ、割り込みの発生は検知されません。

8.15 12h; 割り込みマスク設定

アドレス	機能	名称	R/W	初期値	説明	
12h	INTR_MK	D15	—	W	0	Don't care ("0" に設定することを推奨)
		D14	—	W	0	Don't care ("0" に設定することを推奨)
		D13	—	W	0	Don't care ("0" に設定することを推奨)
		D12	—	W	0	Don't care ("0" に設定することを推奨)
		D11	—	W	0	Don't care ("0" に設定することを推奨)
		D10	—	W	0	Don't care ("0" に設定することを推奨)
		D9	txlen_err_mask	W	0	割り込みマスクの設定。 0: 割り込みマスク設定無し <初期値> 1: 割り込みマスク設定有り
		D8	post_err_mask	W	0	
		D7	rx_abort_mask	W	0	
		D6	crc_ng_mask	W	0	
		D5	fm0dec_err_mask	W	0	
		D4	rxlen_err_mask	W	0	
		D3	flag_err_mask	W	0	
		D2	pre_err_mask	W	0	
		D1	tx_done_mask	W	0	
D0	rx_ready_mask	W	0			

注: 割り込みマスクを設定すると INTRPT/DIO 出力がマスクされます。ただし、割り込みそれ自体は動作します。TC32168FTG 搭載の ETC システムを制御する MCU は、SPI バス経由で割り込みのステータスを利用することができます。

8.16 13h; 割り込みクリア

このレジスタのビットに“1”を設定すると、そのビットがクリアされます。

アドレス	機能	名称	R/W	初期値	説明	
13h	INTR_CLR	D15	—	W	0	Don't care (“0” に設定することを推奨)
		D14	—	W	0	Don't care (“0” に設定することを推奨)
		D13	—	W	0	Don't care (“0” に設定することを推奨)
		D12	—	W	0	Don't care (“0” に設定することを推奨)
		D11	—	W	0	Don't care (“0” に設定することを推奨)
		D10	—	W	0	Don't care (“0” に設定することを推奨)
		D9	txlen_err_clr	W	0	割り込みクリア選択 0: 動作無し = クリアしない <初期値> 1: クリア
		D8	post_err_clr	W	0	
		D7	rx_abort_clr	W	0	
		D6	crc_ng_clr	W	0	
		D5	fm0dec_err_clr	W	0	
		D4	rxlen_err_clr	W	0	
		D3	flag_err_clr	W	0	
		D2	pre_err_clr	W	0	
D1	tx_done_clr	W	0			
D0	rx_ready_clr	W	0			

注: 割り込みイベントのレジスタは可能な限り早急にクリアしてください。それにより、次の割り込みが発生するのを待ちます。もしクリアしなかった場合、次の割り込み発生時にレジスタが上書きされ、割り込みの発生は検知されません。

注: アサートされている割り込みが全てクリアされると、INTRPT/DIO 端子の出力は“0”になります。

8.17 14h; 割り込み端子出力の反転

アドレス	機能	名称	R/W	初期値	説明	
14h	INTR_INV	D15	—	W	0	Don't care ("0" に設定することを推奨)
		D14	—	W	0	Don't care ("0" に設定することを推奨)
		D13	—	W	0	Don't care ("0" に設定することを推奨)
		D12	—	W	0	Don't care ("0" に設定することを推奨)
		D11	—	W	0	Don't care ("0" に設定することを推奨)
		D10	—	W	0	Don't care ("0" に設定することを推奨)
		D9	—	W	0	Don't care ("0" に設定することを推奨)
		D8	—	W	0	Don't care ("0" に設定することを推奨)
		D7	—	W	0	Don't care ("0" に設定することを推奨)
		D6	—	W	0	Don't care ("0" に設定することを推奨)
		D5	—	W	0	Don't care ("0" に設定することを推奨)
		D4	—	W	0	Don't care ("0" に設定することを推奨)
		D3	—	W	0	Don't care ("0" に設定することを推奨)
		D2	—	W	0	Don't care ("0" に設定することを推奨)
		D1	—	W	0	Don't care ("0" に設定することを推奨)
		D0	int_inv	W	0	INTRPT/DIO 端子(割り込みに使用)の出力反転の設定 0: 割り込み時、“1” アクティブ <初期値> 1: 割り込み時、“0” アクティブ

注: 割り込み時の、INTRPT/DIO 端子の出力信号の極性をこのレジスタが設定します。

8.18 15h; 送信/受信ビットレート設定

アドレス	機能	名称	R/W	初期値	説明	
15h	BIT_RATE	D15	—	W	0	Don't care ("0" に設定することを推奨)
		D14	—	W	0	Don't care ("0" に設定することを推奨)
		D13	—	W	0	Don't care ("0" に設定することを推奨)
		D12	—	W	0	Don't care ("0" に設定することを推奨)
		D11	—	W	0	Don't care ("0" に設定することを推奨)
		D10	—	W	0	Don't care ("0" に設定することを推奨)
		D9	txrate[1]	W	0	送信データレート設定 txrate[1:0] = 00: 512 kbps <初期値> 01: 256 kbps 10: 128 kbps 11: 125 kbps
		D8	txrate[0]	W	0	
		D7	—	W	0	Don't care ("0" に設定することを推奨)
		D6	—	W	0	Don't care ("0" に設定することを推奨)
		D5	—	W	0	Don't care ("0" に設定することを推奨)
		D4	—	W	0	Don't care ("0" に設定することを推奨)
		D3	—	W	0	Don't care ("0" に設定することを推奨)
		D2	—	W	0	Don't care ("0" に設定することを推奨)
		D1	—	W	0	Don't care ("0" に設定することを推奨)
D0	rxrate	W	1	受信データレート設定 0: 512 kbps 1: 256 kbps <初期値>		

8.19 16h; ランプアップ/ランプダウン係数設定

システムの動作開始時に、推奨ランプアップ/ランプダウン係数をレジスタに設定してください。これらの係数は最適化されています。

ASK 変調と OOK 変調ではランプアップ/ランプダウン係数が異なることに注意してください。下の表は両方の値を掲載しています。変調方式を選択するときは、同時にランプアップ/ランプダウン係数とアンチエイリアスの適用/不適用の設定を行ってください。

このアドレスには 256 バイトの連続データ領域があります。TC32168FTG の変調出力はこのアドレスのランプアップ/ランプダウン係数により整形され、その後、DA 変換されます。ランプアップ/ランプダウンステップの周波数は 16.384 MHz です。各係数は個別に設定されます。レジスタへのライトはバイト単位で行われます。8 ビット(1 バイト)領域にそれぞれの係数を書き込みます。ただし、MSB の 3 ビットは前もって (0,0,0) に固定しておいてください。つまり、このレジスタは 8 ビットずつライトされますが、MSB の 3 ビットをライトせず、下位の 5 ビットだけにデータを書き込んでください。

書き込んだデータの確認のためレジスタを読み出すことができます。読み出しはバイト単位で行われます。MSB の 3 ビットは (0,0,0) を返します。また、下位 5 ビットはレジスタ内のデータを返すため、格納されたデータの確認ができます。

アドレス	機能	名称	R/W	初期値	説明		
					ASK 用推奨値	OOK 用推奨値	
16h	RAMP FIFO	D255..248	rmpup[79:75]	R/W	1F	"1F"に設定	"1F"に設定
		D247..240	rmpup[74:70]	R/W	1F	"1F"に設定	"1F"に設定
		D239..232	rmpup[69:65]	R/W	1E	"1F"に設定	"1F"に設定
		D231..224	rmpup[64:60]	R/W	1C	"1F"に設定	"1F"に設定
		D223..216	rmpup[59:55]	R/W	1A	"1F"に設定	"1F"に設定
		D215..208	rmpup[54:50]	R/W	17	"1F"に設定	"1F"に設定
		D207..200	rmpup[49:45]	R/W	14	"1F"に設定	"1F"に設定
		D199..192	rmpup[44:40]	R/W	11	"1F"に設定	"1F"に設定
		D191..184	rmpup[39:35]	R/W	0E	"1F"に設定	"1F"に設定
		D183..176	rmpup[34:30]	R/W	0B	"1B"に設定	"1F"に設定
		D175..168	rmpup[29:25]	R/W	08	"12"に設定	"1F"に設定
		D167..160	rmpup[24:20]	R/W	05	"0E"に設定	"1F"に設定
		D159..152	rmpup[19:15]	R/W	03	"08"に設定	"1F"に設定
		D151..144	rmpup[14:10]	R/W	01	"07"に設定	"1F"に設定
		D143..136	rmpup[9:5]	R/W	00	"03"に設定	"1F"に設定
		D135..128	rmpup[4:0]	R/W	00	"00"に設定	"1F"に設定
		D127..120	rmpdwn[79:75]	R/W	00	"00"に設定	"00"に設定
		D119..112	rmpdwn[74:70]	R/W	00	"00"に設定	"00"に設定
		D111..104	rmpdwn[69:65]	R/W	01	"00"に設定	"00"に設定
		D103..96	rmpdwn[64:60]	R/W	03	"00"に設定	"00"に設定
		D95..88	rmpdwn[59:55]	R/W	05	"00"に設定	"00"に設定
		D87..80	rmpdwn[54:50]	R/W	08	"00"に設定	"00"に設定
		D79..72	rmpdwn[49:45]	R/W	0B	"00"に設定	"00"に設定
		D71..64	rmpdwn[44:40]	R/W	0E	"00"に設定	"00"に設定
		D63..56	rmpdwn[39:35]	R/W	11	"00"に設定	"00"に設定
		D55..48	rmpdwn[34:30]	R/W	14	"03"に設定	"00"に設定
		D47..40	rmpdwn[29:25]	R/W	17	"07"に設定	"00"に設定
		D39..32	rmpdwn[24:20]	R/W	1A	"08"に設定	"00"に設定
		D31..24	rmpdwn[19:15]	R/W	1C	"0E"に設定	"00"に設定
		D23..16	rmpdwn[14:10]	R/W	1E	"12"に設定	"00"に設定
		D15..8	rmpdwn[9:5]	R/W	1F	"1B"に設定	"00"に設定
		D7..0	rmpdwn[4:0]	R/W	1F	"1F"に設定	"00"に設定

注: 上記の表のレジスタデータは以下のようになります。(一例です)

1B = (0,0,0,1,1,0,1,1)

07 = (0,0,0,0,0,1,1,1)

MSB の 3 ビットは通常 (0,0,0) を使います。

注: 変調回路特性の歪みにより、実際の変調出力波形は、レジスタ設定による理想波形と必ずしも一致するとは限りません。出力波形をモニタしながら、理想波形に近づけるよう、調整してください。波形の生成については、図 8-1 を参照してください。

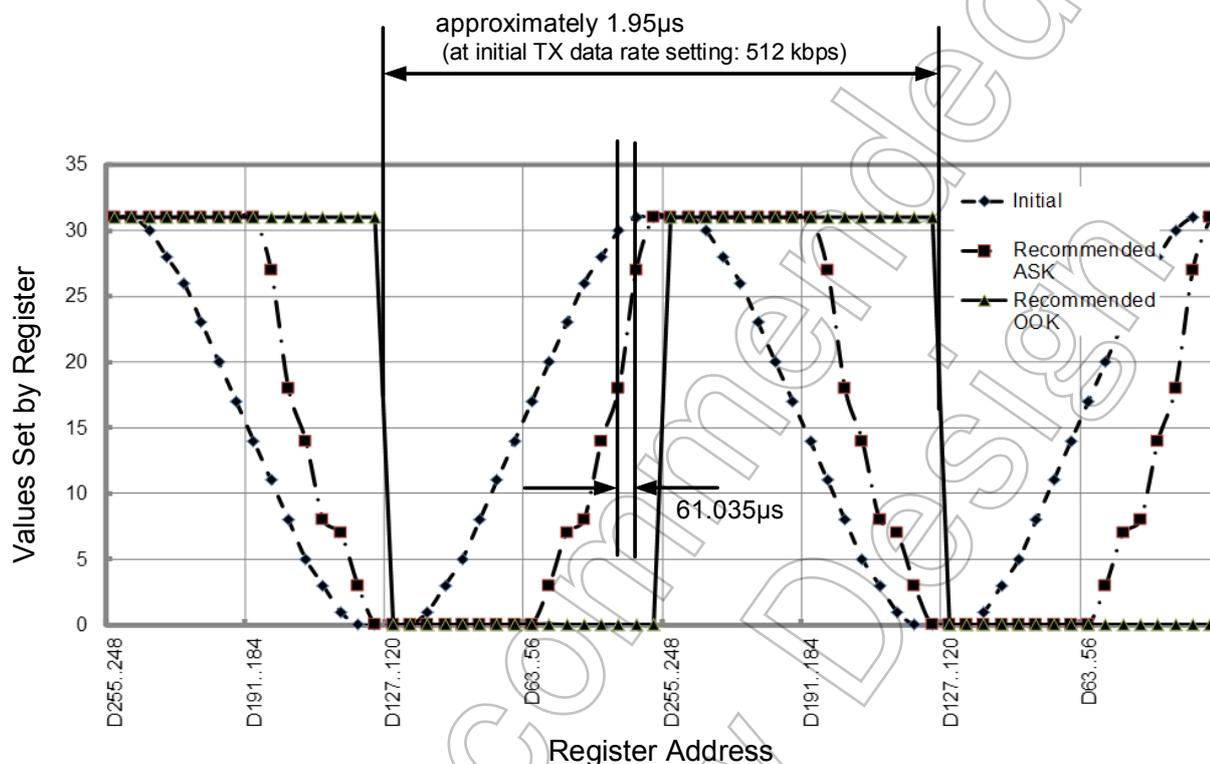


図 8-1 ランプアップ/ランプダウン係数による波形の生成例

8.20 17h; 最大受信データ長設定

受信フレーム(受信データ長)が設定値よりも長かった場合には、rx_len_err 割り込みがレジスタ rx_len_err (= 11h[D4]) でアサートされます。

アドレス	機能	名称	R/W	初期値	説明	
17h	MAX_RXDATALEN	D15	—	W	0	Don't care ("0" に設定することを推奨)
		D14	—	W	0	Don't care ("0" に設定することを推奨)
		D13	—	W	0	Don't care ("0" に設定することを推奨)
		D12	—	W	0	Don't care ("0" に設定することを推奨)
		D11	—	W	0	Don't care ("0" に設定することを推奨)
		D10	—	W	0	Don't care ("0" に設定することを推奨)
		D9	—	W	0	Don't care ("0" に設定することを推奨)
		D8	rxlen[8]	W	0	最大受信データ長の設定 初期値: 128 バイト レジスタ rxlen = (0,1,0,0,0,0,0,0)
		D7	rxlen[7]	W	1	
		D6	rxlen[6]	W	0	
		D5	rxlen[5]	W	0	
		D4	rxlen[4]	W	0	
		D3	rxlen[3]	W	0	
		D2	rxlen[2]	W	0	
		D1	rxlen[1]	W	0	
		D0	rxlen[0]	W	0	

Not Recommended for New Design

8.21 18h; ウェイクアップ検出サイクル数設定

初期値の“3”の場合、14 kHz ウェイクアップ信号を3サイクル検知すると4サイクル目の立ち上がり時に、WAKE_UP 端子が“1”を出力します。

レジスタのデータは、レジスタ wk_reg_wen (= 1C[D8]) を“1”に設定すると、“PMU” および “WAKEUP DET” のレジスタにコピーされます。

コピー後にレジスタのデータが有効になります。

アドレス	機能	名称	R/W	初期値	説明	
18h	WK_DET_NUM	D15	—	W	0	Don't care (“0” に設定することを推奨)
		D14	—	W	0	Don't care (“0” に設定することを推奨)
		D13	—	W	0	Don't care (“0” に設定することを推奨)
		D12	—	W	0	Don't care (“0” に設定することを推奨)
		D11	—	W	0	Don't care (“0” に設定することを推奨)
		D10	—	W	0	Don't care (“0” に設定することを推奨)
		D9	—	W	0	Don't care (“0” に設定することを推奨)
		D8	—	W	0	Don't care (“0” に設定することを推奨)
		D7	—	W	0	Don't care (“0” に設定することを推奨)
		D6	—	W	0	Don't care (“0” に設定することを推奨)
		D5	—	W	0	Don't care (“0” に設定することを推奨)
		D4	—	W	0	Don't care (“0” に設定することを推奨)
		D3	wk_num[3]	W	0	ウェイクアップ検出サイクル数の設定 ウェイクアップの長方形パルスの数(= 14 kHz ウェイクアップ信号、図 7-3 参照)がチェックされます。受信したウェイクアップ信号の数がレジスタ wk_num の設定値よりも大きいとき、WAKE_UP 端子が“0” から “1” に変化します。 初期値: 03 = (0,0,1,1)
		D2	wk_num[2]	W	0	
		D1	wk_num[1]	W	1	
		D0	wk_num[0]	W	1	

8.22 19h; ウェイクアップ動作選択

レジスタのデータは、レジスタ wk_reg_wen (=1C[D8]) を “1” に設定すると、“PMU” および “WAKEUP DET” のレジスタにコピーされます。コピー後にレジスタのデータが有効になります。

アドレス	機能	名称	R/W	初期値	説明	
19h	WakeUP_REG_SETS	D15	—	W	0	Don't care (“0” に設定することを推奨)
		D14	—	W	0	Don't care (“0” に設定することを推奨)
		D13	—	W	0	Don't care (“0” に設定することを推奨)
		D12	—	W	0	Don't care (“0” に設定することを推奨)
		D11	—	W	0	Don't care (“0” に設定することを推奨)
		D10	—	W	0	Don't care (“0” に設定することを推奨)
		D9	—	W	0	Don't care (“0” に設定することを推奨)
		D8	—	W	0	Don't care (“0” に設定することを推奨)
		D7	—	W	0	Don't care (“0” に設定することを推奨)
		D6	—	W	0	Don't care (“0” に設定することを推奨)
		D5	—	W	0	Don't care (“0” に設定することを推奨)
		D4	—	W	0	Don't care (“0” に設定することを推奨)
		D3	—	W	0	Don't care (“0” に設定することを推奨)
		D2	—	W	0	Don't care (“0” に設定することを推奨)
		D1	—	W	0	Don't care (“0” に設定することを推奨)
		D0	autowk	W	0	ウェイクアップ動作の選択 0: 通常ウェイクアップ動作: <初期値> 1: 自動ウェイクアップ動作

Not Recommended for New Design

8.23 1Ah; ウェイクアップ検知タイマのキャリブレーション開始

“PMU” および “WAKEUP DET” の内蔵発振回路の周波数は製品ごとに異なります。

ウェイクアップ信号を正確に検知するためには内蔵発振回路の周波数ばらつきをキャリブレーションする必要があります。キャリブレーションには最大 120 μ s かかります。

アドレス	機能	名称	R/W	初期値	説明	
1Ah	CAL_WakeUp	D15	—	W	0	Don't care (“0” に設定することを推奨)
		D14	—	W	0	Don't care (“0” に設定することを推奨)
		D13	—	W	0	Don't care (“0” に設定することを推奨)
		D12	—	W	0	Don't care (“0” に設定することを推奨)
		D11	—	W	0	Don't care (“0” に設定することを推奨)
		D10	—	W	0	Don't care (“0” に設定することを推奨)
		D9	—	W	0	Don't care (“0” に設定することを推奨)
		D8	wkcal_en	W	0	ウェイクアップ検知タイマのキャリブレーション開始レジスタライトアクセス中に動作します。 0: 動作しない <初期値> 1: ウェイクアップ波形検知のための内蔵発振回路のキャリブレーション開始
		D7	—	W	0	Don't care (“0” に設定することを推奨)
		D6	—	W	0	Don't care (“0” に設定することを推奨)
		D5	—	W	0	Don't care (“0” に設定することを推奨)
		D4	—	W	0	Don't care (“0” に設定することを推奨)
		D3	—	W	0	Don't care (“0” に設定することを推奨)
		D2	—	W	0	Don't care (“0” に設定することを推奨)
		D1	—	W	0	Don't care (“0” に設定することを推奨)
		D0	—	W	0	Don't care (“0” に設定することを推奨)

8.24 1Bh; WAKE_UP 端子出力クリア

アドレス	機能	名称	R/W	初期値	説明	
1Bh	WakeUP_CLR	D15	—	W	0	Don't care ("0" に設定することを推奨)
		D14	—	W	0	Don't care ("0" に設定することを推奨)
		D13	—	W	0	Don't care ("0" に設定することを推奨)
		D12	—	W	0	Don't care ("0" に設定することを推奨)
		D11	—	W	0	Don't care ("0" に設定することを推奨)
		D10	—	W	0	Don't care ("0" に設定することを推奨)
		D9	—	W	0	Don't care ("0" に設定することを推奨)
		D8	wk_clr	W	0	レジスタライトアクセス中に WAKE_UP 端子出力をクリア。 0: 動作しない <初期値> 1: クリア(WAKE_UP 端子の出力を "1" から "0" へ設定)
		D7	—	W	0	Don't care ("0" に設定することを推奨)
		D6	—	W	0	Don't care ("0" に設定することを推奨)
		D5	—	W	0	Don't care ("0" に設定することを推奨)
		D4	—	W	0	Don't care ("0" に設定することを推奨)
		D3	—	W	0	Don't care ("0" に設定することを推奨)
		D2	—	W	0	Don't care ("0" に設定することを推奨)
		D1	—	W	0	Don't care ("0" に設定することを推奨)
		D0	—	W	0	Don't care ("0" に設定することを推奨)

注: このレジスタ設定はスリープ状態に移移する直前に行ってください。

8.25 1Ch; Wakeup レジスタにデータライト

“PMU” および “WAKEUP DET” レジスタは TC32168FTG のスリープ状態の間、コピーされたデータを保持します。

ETC システム MCU がブートを開始するとき、ウェイクアップ動作の設定を保持するために、“PMU” および “WAKEUP DET” レジスタのデータをこのレジスタのデータでリフレッシュすることを推奨します。

アドレス	機能	名称	R/W	初期値	説明	
1Ch	Wakeup_reg_write	D15	—	W	0	Don't care (“0” に設定することを推奨)
		D14	—	W	0	Don't care (“0” に設定することを推奨)
		D13	—	W	0	Don't care (“0” に設定することを推奨)
		D12	—	W	0	Don't care (“0” に設定することを推奨)
		D11	—	W	0	Don't care (“0” に設定することを推奨)
		D10	—	W	0	Don't care (“0” に設定することを推奨)
		D9	—	W	0	Don't care (“0” に設定することを推奨)
		D8	wk_reg_wen	W	0	レジスタライトアクセス中に、レジスタ w_s_set (= 0Bh[D3,D0]) / wk_num (= 18h[D3,D0]) / autowk (= 19h[D0]) の値を “PMU” および “WAKEUP DET” レジスタにコピーします。 0: コピーしません <初期値> 1: コピーします。
		D7	—	W	0	Don't care (“0” に設定することを推奨)
		D6	—	W	0	Don't care (“0” に設定することを推奨)
		D5	—	W	0	Don't care (“0” に設定することを推奨)
		D4	—	W	0	Don't care (“0” に設定することを推奨)
		D3	—	W	0	Don't care (“0” に設定することを推奨)
		D2	—	W	0	Don't care (“0” に設定することを推奨)
		D1	—	W	0	Don't care (“0” に設定することを推奨)
D0	—	W	0	Don't care (“0” に設定することを推奨)		

Not Recommended for New

8.26 1Dh; 受信データのバイト長設定

レジスタ rx_ready (= 11h[D0]) によって割り込みがアサートされた後、受信 FIFO データ長がこのレジスタに書き込まれます。受信 FIFO データを読み出す前に、ETC システム MCU は受信フレームの長さを知っていなければなりません。

アドレス	機能	名称	R/W	初期値	説明	
1Dh	RXdata_len	D15	—	R	0	受信 FIFO 内の受信データのバイト長を確認できます。
		D14	—	R	0	
		D13	—	R	0	
		D12	—	R	0	
		D11	—	R	0	
		D10	—	R	0	
		D9	—	R	0	
		D8	rxdatalen[8]	R	0	
		D7	rxdatalen[7]	R	0	
		D6	rxdatalen[6]	R	0	
		D5	rxdatalen[5]	R	0	
		D4	rxdatalen[4]	R	0	
		D3	rxdatalen[3]	R	0	
		D2	rxdatalen[2]	R	0	
		D1	rxdatalen[1]	R	0	
		D0	rxdatalen[0]	R	0	

8.27 2Ch; CRC 設定

これらの CRC パラメータは、受信と送信の両方で同じ値が使用されます。

これらの値はスリープ状態では保持されません。

このレジスタ設定は北京 ETC システムで使用する場合に設定します。

7.12.9 および 7.15 を参照してください。

アドレス	機能	名称	R/W	初期値	説明	
2Ch	CRC_INI	D15	—	R/W	0	“0” に設定
		D14	—	R/W	0	“0” に設定
		D13	—	R/W	0	“0” に設定
		D12	—	R/W	0	“0” に設定
		D11	—	R/W	0	“0” に設定
		D10	—	R/W	0	“0” に設定
		D9	—	R/W	0	“0” に設定
		D8	—	R/W	0	“0” に設定
		D7	—	R/W	0	“0” に設定
		D6	—	R/W	0	“0” に設定
		D5	—	R/W	0	“0” に設定
		D4	—	R/W	0	“0” に設定
		D3	crc_inv	R/W	0	CRC 結果を反転 0: 反転 1: 非反転
		D2	lsb_msb	R/W	0	送信方法 MSB ファースト/LSB ファーストの選択 (送信 FIFO のリード、受信 FIFO へのライト時) 0: LSB ファースト 1: MSB ファースト
		D1	crc_pol	R/W	0	CRC 生成多項式の選択. 0: $X^{16} + X^{12} + X^5 + X^0$ 1: $X^{16} + X^{15} + X^2 + X^0$
		D0	crc_ini	R/W	0	CRC シフトレジスタの初期値の選択 0: 初期値は全て “1” 1: 初期値は全て “0”

8.28 36h; 受信検知タイマ制御

レジスタ TRXFIFO に受信・格納された FIFO データは、フレーム開始マーク割り込み/ポストアンブル割り込みのタイムアウト(2 ms) により、クリアされてしまいます。

これを防止するために、レジスタ dettimer_dis を “1” に設定してください。

アドレス	機能	名称	R/W	初期値	説明	
36h	RX_DET_TIMER_DIS	D15	—	R/W	0	—
		D14	—	R/W	0	—
		D13	—	R/W	0	—
		D12	—	R/W	0	—
		D11	—	R/W	0	—
		D10	—	R/W	0	—
		D9	—	R/W	0	—
		D8	—	R/W	0	—
		D7	—	R/W	0	—
		D6	—	R/W	0	—
		D5	—	R/W	0	—
		D4	—	R/W	0	—
		D3	—	R/W	0	—
		D2	—	R/W	0	—
		D1	—	R/W	0	—
				D0	dettimer_dis	R/W

8.29 3Ch; テスト選択

アドレス	機能	名称	R/W	初期値	説明	
3Ch	TEST SEL	D15	—	W	0	"0" に設定
		D14	—	W	0	"0" に設定
		D13	—	W	0	"0" に設定
		D12	—	W	0	"0" に設定
		D11	—	W	0	"0" に設定
		D10	—	W	0	"0" に設定
		D9	—	W	0	"0" に設定
		D8	—	W	0	"0" に設定
		D7	—	W	0	"0" に設定
		D6	—	W	0	"0" に設定
		D5	txbit_sel[1]	W	0	FM0 コーディングのテスト用送信データパターンを作成します。表 8-3 を参照してください。 00: テスト動作のディセーブル <初期値>
		D4	txbit_sel[0]	W	0	
		D3	—	W	0	"0" に設定
		D2	fir_sel[2]	W	0	テスト用送信データの選択。表 8-3 を参照してください。
		D1	fir_sel[1]	W	0	
D0	fir_sel[0]	W	0	000: テスト動作のディセーブル <初期値>		

上の表のテスト用選択機能は表 8-3 に示します。

表 8-3 送信状態での ASK 用のテスト動作

レジスタ fir_sel	レジスタ txbit_sel	作成された RF ASK 信号の送信データパターン
000	00	テスト動作のディセーブル <初期値> (実際の ETC システムでは、これを設定します)
	11	FM0 コーディングの PN9 (ACPR 測定に使用)
001	don't care	FM0 コーディング無しの ASK における全て "0" のデータ(連続波形)
010	don't care	FM0 コーディング無しの ASK における全て "1" のデータ(連続波形)
101	don't care	ASK 信号が、INTRPT/DIO 端子からの入力データを使って FM0 変調されていた。
011/ 110 / 111	don't care	使用禁止

注: INTRPT/DIO 端子に入力するデータを使用するためには、レジスタ dio_en / dio_sel を "1" に設定してください。端子の使用方法については 8.4 を参照してください。

注: 通信データのビットレートはレジスタ txrate (= 15h[D9,D8]) で設定します。(8.18 を参照)

8.30 3Dh; ウェイクアップ検知周波数設定

14 kHz ウェイクアップ信号の周波数許容範囲はこのレジスタで制御されます。

アドレス	機能	名称	R/W	初期値	説明	
3Dh	WK_FREQ_SET	D15	—	W	0	"0" に設定
		D14	—	W	0	"0" に設定
		D13	—	W	0	"0" に設定
		D12	—	W	0	"0" に設定
		D11	wk_high_det[3]	W	0	ウェイクアップ検知パルス周波数を 20 kHz 以上に設定。 初期値: (0,1,0,1)
		D10	wk_high_det[2]	W	1	
		D9	wk_high_det[1]	W	0	
		D8	wk_high_det[0]	W	1	
		D7	—	W	0	"0" に設定
		D6	—	W	0	"0" に設定
		D5	—	W	0	"0" に設定
		D4	wk_low_det[4]	W	1	ウェイクアップ検知パルス周波数を 10 kHz 以下に設定 初期値: (1,1,1,1,0)
		D3	wk_low_det[3]	W	1	
		D2	wk_low_det[2]	W	1	
		D1	wk_low_det[1]	W	1	
		D0	wk_low_det[0]	W	0	

Not Recommended for New Design

8.31 3Eh; ウェイクアップ周波数レジスタ制御

“PMU” および “WAKEUP DET” レジスタは TC32168FTG のスリープ状態の間、コピーされたデータを保持します。

アドレス	機能	名称	R/W	初期値	説明	
3Eh	WK_FREQ_SET_WEN	D15	—	W	0	“0” に設定
		D14	—	W	0	“0” に設定
		D13	—	W	0	“0” に設定
		D12	—	W	0	“0” に設定
		D11	—	W	0	“0” に設定
		D10	—	W	0	“0” に設定
		D9	—	W	0	“0” に設定
		D8	wk_freq_wen	W	0	WakeUp レジスタに周波数データをライト レジスタライトアクセス中に、レジスタ wk_high_det (= 3D[D11,D8]) / wk_low_det (= 3Dh[D4,D0]) のデータ が “PMU” および “WAKEUP DET” レジスタにコピーさ れます。 0: コピーされません。<初期値> 1: コピーされます。
		D7	—	W	0	“0” に設定
		D6	—	W	0	“0” に設定
		D5	—	W	0	“0” に設定
		D4	—	W	0	“0” に設定
		D3	—	W	0	“0” に設定
		D2	—	W	0	“0” に設定
		D1	—	W	0	“0” に設定
		D0	—	W	0	“0” に設定

Not Recommended for New

8.32 43h; 受信 FIFO レジスタクリア

この機能は、受信状態で FIFO データがオーバーライトされてしまったときに役に立ちます。
このレジスタを “1” に設定すると、レジスタ TRXFIFO (= 10h[D2047,D0]) がクリアされます。

アドレス	機能	名称	R/W	初期値	説明	
43h	RX FIFO CLEAR	D15	—	W	0	“0” に設定
		D14	—	W	0	“0” に設定
		D13	—	W	0	“0” に設定
		D12	—	W	0	“0” に設定
		D11	—	W	0	“0” に設定
		D10	—	W	0	“0” に設定
		D9	—	W	0	“0” に設定
		D8	rxffocls	W	0	レジスタライトアクセス中に、受信 FIFO レジスタをクリアします。 0: 動作しません = クリアしません。<初期値> 1: クリアします。
		D7	—	W	0	“0” に設定
		D6	—	W	0	“0” に設定
		D5	—	W	0	“0” に設定
		D4	—	W	0	“0” に設定
		D3	—	W	0	“0” に設定
		D2	—	W	0	“0” に設定
		D1	—	W	0	“0” に設定
		D0	—	W	0	“0” に設定

8.33 56h; 水晶発振回路のトリミング

アドレス	機能	名称	R/W	初期値	説明	
56h	XOSC_TRIM	D15	—	W	0	“0” に設定
		D14	—	W	0	“0” に設定
		D13	—	W	0	“0” に設定
		D12	—	W	0	“0” に設定
		D11	xosc_ctrim[3]	W	0	水晶発振回路のトリミング 初期値: 全て “0”
		D10	xosc_ctrim[2]	W	0	
		D9	xosc_ctrim[1]	W	0	
		D8	xosc_ctrim[0]	W	0	
		D7	—	W	0	“0” に設定
		D6	—	W	0	“0” に設定
		D5	—	W	0	“0” に設定
		D4	—	W	0	“0” に設定
		D3	—	W	0	“0” に設定
		D2	—	W	0	“0” に設定
		D1	—	W	0	“0” に設定
		D0	—	W	0	“0” に設定

注: 当社では TC32168FTG の電気的特性を水晶発振子 “FCX-04-32.768MHz-J20997 (RIVER ELETEC CORPORATION)” を使用して測定しています。

注: この発振子を使用する際には、レジスタ xosc_ctrim (= 56h[D11,D8]) を (0,0,0,1) に設定することを推奨します。..

8.34 5Ch; 受信 CRC 選択

これらのレジスタの設定は北京 ETC システムで使用する場合に設定します。
詳細については 7.15 および図 7-23 を参照してください。

アドレス	機能	名称	R/W	初期値	説明	
5Ch	SEL_RX_CRC	D15	—	R/W	0	“0” に設定
		D14	—	R/W	0	“0” に設定
		D13	—	R/W	0	“0” に設定
		D12	—	R/W	0	“0” に設定
		D11	—	R/W	0	“0” に設定
		D10	—	R/W	0	“0” に設定
		D9	crc_rslt_b	R	0	初期値が全て “0” である受信 CRC 結果をチェックします。 0: OK / 1: NG
		D8	crc_rslt_a	R	0	初期値が全て “1” である受信 CRC 結果をチェックします。 0: OK / 1: NG
		D7	—	R/W	0	“0” に設定
		D6	—	R/W	0	“0” に設定
		D5	—	R/W	0	“0” に設定
		D4	—	R/W	0	“0” に設定
		D3	—	R/W	0	“0” に設定
		D2	—	R/W	0	“0” に設定
		D1	—	R/W	0	“0” に設定
		D0	sel_crc	R/W	0	CRC 動作の選択 0: 全て “0” 初期値の CRC 結果と全て “1” の初期値の CRC 結果を論理 OR します。 1: 初期値 “1” の CRC 結果を選択します。論理 OR は使用しません。 CRC 結果はレジスタ crc_ini (= 2Ch[D0]) で再構成されます。 レジスタのデフォルト設定は、中国の ETC 規格と一致しています

8.35 5Dh; CRC データ情報

このレジスタのデータ是北京 ETC システムで使用する場合に設定します。
詳細については 7.15 を参照してください。

アドレス	機能	名称	R/W	初期値	説明	
5Dh	CRC_DATA	D15	crc_data[15]	R	0	受信 CRC データ
		D14	crc_data[14]	R	0	
		D13	crc_data[13]	R	0	
		D12	crc_data[12]	R	0	
		D11	crc_data[11]	R	0	
		D10	crc_data[10]	R	0	
		D9	crc_data[9]	R	0	
		D8	crc_data[8]	R	0	
		D7	crc_data[7]	R	0	
		D6	crc_data[6]	R	0	
		D5	crc_data[5]	R	0	
		D4	crc_data[4]	R	0	
		D3	crc_data[3]	R	0	
		D2	crc_data[2]	R	0	
		D1	crc_data[1]	R	0	
		D0	crc_data[0]	R	0	

Not Recommended for New Design

9. 絶対最大定格

半導体製品の絶対最大定格は、瞬時たりとも超えてはならない規格です。

もし、動作中に1つでも本規格を超えた場合、製品の電気的特性が修復できないほど変化し、信頼性や寿命を保証できなくなる可能性があります。

さらに、他の装置のブレークダウン、損傷、破壊などを引き起こすことがあります。

いかなる動作条件にあっても、製品の絶対最大定格を決して超えないよう設計してください。

製品の使用、システムの構築および設計をする前に、このドキュメントに記載された注意事項と使用条件を参照し順守してください。

表 9-1 絶対最大定格

(特に記載が無い限り、 $T_a = 25^\circ\text{C}$ 、電位は接地電位を基準にしています。)

項目	記号 / 端子名	定格	単位
電源電圧	V_{DD}	-0.2 to 6.0	V
入力端子電圧(I/O 端子)	MOSI, SPICLK, CSN, INTRPT/DIO, TXRX, CE, TEST	-0.2 to 6.0	V
信号入力電圧	RF_IN	10	dBm
消費電力	P_D	250	mW
保存温度範囲	T_{stg}	-40 to 125	$^\circ\text{C}$

10. 動作範囲

動作範囲は、製品の電気的特性に多少のばらつきがあっても、基本的な動作が可能な条件を示しています。

表 10-1 動作範囲

(特に記載が無い限り、 $T_a = 25^\circ\text{C}$ 、電位は接地電位を基準にしています。)

項目	記号 / 端子名	定格	単位
電源電圧	V_{DD}	1.8 to 3.6	V
動作温度範囲 仕様は保証されません。	T_a	-40 to 85	$^\circ\text{C}$
High レベル出力電流	I_{OH} ; MISO, INTRPT/DIO, WAKE_UP	0 to 10	μA
Low レベル出力電流	I_{OL} ; MISO, INTRPT/DIO, WAKE_UP	-10 to 0	μA

11. 電気的特性

表 11-1 電気的特性

(特に記載が無い限り、 $V_{DD} = 3.0\text{ V}$ 、 $f = 5830\text{ MHz}$ 、 $T_a = 25^\circ\text{C}$ 、電位は接地電位を基準にしています。)

項目	記号	測定条件	最小値	標準値	最大値	単位
電流						
スリープ1の消費電流(室温)	I_{DD1}	$V_{DD} = 3.0\text{ V}$ 、 $T_a = +25^\circ\text{C}$ 、スリープ状態	—	4.4	6	μA
スリープ2の消費電流(高温)	I_{DD2}	$V_{DD} = 3.0\text{ V}$ 、 $T_a = +85^\circ\text{C}$ 、スリープ状態	—	4.9	10	μA
受信状態の消費電流	I_{DDR}	受信状態、 $V_{DD} = 3.0\text{ V}$ 、RF入力レベル= 0 dBm	—	31	37	mA
送信状態の消費電流	I_{DDT}	送信状態、 $V_{DD} = 3.0\text{ V}$ 、PN9、FM0変調、レジスタ mr (= 0Ah[D4,D0]) を(0,0,0,0,0)に設定、レジスタ outctrl (= 09h[D11,D0]) を全て“1”に設定	—	40	50	mA
端子入力 (TXRX, INTRPT/DIO [入力], CSN, SPICLK, MOSI, CE)						
High 入力電圧	V_{IH}	—	$V_{DD} \times 0.8$	V_{DD}	$V_{DD} + 0.2$	V
Low 入力電圧	V_{IL}	—	-0.2	GND	0.3	V
リーク電流 1(High 入力電圧)	I_{IH}	端子入力 = V_{DD}	-3	0	3	μA
リーク電流 2(Low 入力電圧)	I_{IL}	端子入力 = GND	-3	0	3	μA
端子出力 (INTRPT/DIO [出力], MISO, WAKE_UP)						
High 出力電圧	V_{OH}	—	$V_{DD} \times 0.8$	V_{DD}	—	V
Low 出力電圧	V_{OL}	—	-0.3	GND	0.3	V
駆動電流 1 (ソース電流、High 出力電圧)	I_{OH}	以下の場合のソース電流、" $V_{OH} \geq V_{DD} \times 0.8$ ".	200	—	—	μA
駆動電流 2 (シンク電流、Low 出力電圧)	I_{OL}	以下の場合のシンク電流、" $V_{OL} \leq +0.3\text{ V}$ ".	—	—	200	μA
水晶発振子						
水晶発振子の発振周波数	f_{XOSC}	—	—	32.768	—	MHz
水晶発振子のスタートアップ時間	t_{XOSC}	CE端子のスイッチング(0→1)からの、システムクロックの立ち上がり時間、"FCX-04-32.768MHz-J20997"(RIVER ELETEC CORPORATION)の使用を想定	—	—	500	μs
負荷容量	C_L	スタートアップ時間が500 μs 以下になるような負荷容量(12章参照)	6	—	7	pF
SPIバス						
SPIの動作周波数範囲	f_{SPI}	データ転送用クロックの周波数	0.05	8	8.192	MHz
周波数同調器						
有効周波数範囲	f_{VFO}	$f_{VFO} = f_{VCO} \times 2$ ($f_{VCO} = \text{VCO 周波数}$)	5725	5835	5875	MHz
周波数切り替え時間	t_{LOCK}	$f_{LOCK} \leq \pm 100\text{ kHz}$ 、レジスタ pll_reset を変更("1"を設定)してから PLL 周波数がロックするまでの時間	—	25	30	μs
周波数ステップ	f_{STEP}	PLL 周波数の最小ステップ値	—	5	—	MHz

項目	記号	測定条件	最小値	標準値	最大値	単位
ウェイクアップ						
動作周波数範囲	f _{OPR} WU	RF_IN 端子	5775	5830	5845	MHz
ウェイクアップパルスの周波数範囲	f _{PR} WU	RF_IN 端子 ウェイクアップ状態に確実にするためのパルス周波数	(10.4)	14	(15.7)	kHz
ウェイクアップ感度 1	WU sens1	Ta = +25°C、変調指数 = 1.00 レジスタ w_s_set (= 0Bh[D3,D0]) を (0,1,0,1) に設定	-51	-49	-46	dBm
ウェイクアップ感度 2	WU sens2	Ta = +85°C、変調指数 = 1.00 レジスタ w_s_set を (0,1,0,1) に設定	-50	-48	-45	dBm
最大ウェイクアップ入力レベル 1	WU max1	Ta = +25°C、変調指数 = 0.75 レジスタ w_s_set を (0,1,0,1) に設定	2	7	—	dBm
最大ウェイクアップ入力レベル 2	WU max2	Ta = +85°C、変調指数 = 0.75 レジスタ w_s_set を (0,1,0,1) に設定	2	8	—	dBm
受信特性						
受信動作周波数範囲	f _{OPR} RX	RF_IN 端子の周波数 内部周波数を受信周波数 +/-5 MHz に設定	5725	5830	5875	MHz
受信感度 1	RX sens1	IF フィルタ = Normal、 受信 BER = 10×10^{-6} 、Ta = +25°C 内部周波数 = 5835 MHz 変調指数 = 0.80	(-66)	-64.5	-60	dBm
受信感度 2	RX sens2	IF Filter = Normal、 RX BER = 10×10^{-6} 、Ta = +85°C 内部周波数 = 5835 MHz、 変調指数 = 0.80	(-62)	-61	-58	dBm
受信最大入力レベル 1	RX max1	IF フィルタ = Normal、 RX BER = 10×10^{-6} 、Ta = +25°C 内部周波数 = 5835 MHz、 変調指数 = 0.80	-9	-5	(-4)	dBm
受信最大入力レベル 2	RX max2	IF フィルタ = Normal、 受信 BER = 10×10^{-6} 、Ta = -40°C 内部周波数 = 5835 MHz 変調指数 = 0.80	-10	-6	(-5)	dBm
リーク電力 1	P _{OFF} -OUT	受信状態の RFOUT2 端子	—	-62	-59	dBm
リーク電力 2	P _{OFF} -IN	受信状態の RF_IN 端子	—	-60	-50	dBm
RSSI 出力電圧 1	V _{RSSI1}	RF 入力レベル = -60 dBm、RF_IN 端子、 CW	0.52	0.60	0.66	V
RSSI 出力電圧 2	V _{RSSI2}	RF 入力レベル = -40 dBm、RF_IN 端子、 CW	0.80	0.85	0.90	V
RSSI 出力電圧 3	V _{RSSI3}	RF 入力レベル = -20 dBm、RF_IN 端子、 CW	1.06	1.12	1.18	V
RSSI 出力電圧 4	V _{RSSI4}	RF 入力レベル = 0 dBm、RF_IN 端子、CW	1.10	1.17	1.24	V
RSSI リニアリティ	L _{RSSI}	V _{RSSI3} と V _{RSSI2} 間の RSSI 平均傾斜	11	14	17	mV/dBm
VRSSI 電流性能	I _{RSSI}	RSSI 出力電圧レベルが 0.75 V で、RSSI 端子に負荷が無い場合、 RSSI 出力電圧を越える振幅の値が +/-50 mV 以下のとき	-45	0	45	μA

項目	記号	測定条件	最小値	標準値	最大値	単位
送信特性						
送信動作周波数範囲	$f_{OPR, TX}$	$f_{OPR, TX} = f_{VFO}$ (VCO 周波数)	5725	5790	5875	MHz
最大 RF 出力電力 1	$P_{OUTMAXS1}$	RFOUT2 端子の単一出力、 最大出力電力設定(レジスタ outctrl (= 09h[D11,D0]) を全て "1" に設定)、CW、 Ta = +25°C、送信周波数 = 5790 MHz	0	2	—	dBm
最大 RF 出力電力 2	$P_{OUTMAXS2}$	RFOUT2 端子の単一出力、 最大出力電力設定(レジスタ outctrl を全て "1" に設定)、CW、 Ta = +85°C、送信周波数 = 5790 MHz	-2	0	—	dBm
最大 RF 出力電力 3	$P_{OUTMAXD3}$	RFOUT1 および 2 端子の同時出力、 最大出力電力設定(レジスタ outctrl を全て "1" に設定)、CW、 Ta = +25°C、送信周波数 = 5790 MHz	3	5	—	dBm
最大 RF 出力電力 4	$P_{OUTMAXD4}$	RFOUT1 および 2 端子の同時出力、 最大出力電力設定(レジスタ outctrl を全て "1" に設定)、CW、 Ta = +85°C、送信周波数 = 5790 MHz	1	3	—	dBm
最小 RF 出力電力 1	$P_{OUTMINS1}$	RFOUT2 端子の単一出力、 最小出力電力設定(レジスタ outctrl を全て "0" に設定)、CW、 Ta = +25°C、送信周波数 = 5790 MHz	—	-6	-5	dBm
最小 RF 出力電力 2	$P_{OUTMINS2}$	RFOUT2 端子の単一出力、 最小出力電力設定(レジスタ outctrl を全て "0" に設定)、CW、 Ta = +85°C、送信周波数 = 5790 MHz	—	-7	-6	dBm
最小 RF 出力電力 3	$P_{OUTMIND3}$	RFOUT1 および 2 端子の同時出力、 最大出力電力設定(レジスタ outctrl を全て "0" に設定)、CW、 Ta = +25°C、送信周波数 = 5790 MHz	—	-3	-2	dBm
最小 RF 出力電力 4	$P_{OUTMIND4}$	RFOUT1 および 2 端子の同時出力、 最大出力電力設定(レジスタ outctrl を全て "0" に設定)、CW、 Ta = +85°C、送信周波数 = 5790 MHz	—	-4	-3	dBm
変調レート周波数 1	f_{MOD1}	送信データレート設定 = 512 kbps (レジスタ txrate (= 15h[D9,D8]) を (0,0) に設定)、 推奨ランプアップ/ランプダウン係数を設定	—	512	—	kHz
変調レート周波数 2	f_{MOD2}	送信データレート設定 = 256 kbps (レジスタ txrate を (0,1) に設定)、 推奨ランプアップ/ランプダウン係数を設定	—	256	—	kHz
占有帯域幅	OBW	送信データレート設定 = 512 kbps(レジスタ txrate を(0,0) に設定)、 ASK 推奨ランプアップ/ランプダウン係数を設定、99% 占有帯域幅	—	1.4	2.2	MHz
隣接チャネル電力比	ACPR	送信データレート設定 = 512 kbps(レジスタ txrate を(0,0) に設定)、 ASK 推奨ランプアップ/ランプダウン係数を設定、周波数オフセット = +/-10 MHz、レジスタ mr (= 0Ah[D4,D0]) を (0,0,0,0,0) に設定	—	-45	-40	dBc
送信アイ開口率 (時間比)	EYE T	時間軸、送信データレート設定 = 512 kbps(レジスタ txrate を(0,0) に設定)、 ASK 推奨ランプアップ/ランプダウン係数を設定	80	97	100	%
送信アイ開口率 (振幅比)	EYE A	振幅軸、送信データレート設定 = 512 kbps(レジスタ txrate を(0,0) に設定)、 ASK 推奨ランプアップ/ランプダウン係数を設定。	80	97	100	%

項目	記号	測定条件	最小値	標準値	最大値	単位
変調指数 1	MOD INDEX1	送信データレート設定 = 512 kbps(レジスタ txrate を(0,0) に設定)、 ASK 推奨ランプアップ/ランプダウン係数を設定、レジスタ mr を (0,0,1,0,1) に設定(変調指数を 0.85 に設定)	0.80	0.85	0.90	—
変調指数 2	MOD INDEX2	送信データレート設定 = 512 kbps(レジスタ txrate を(0,0) に設定)、 ASK 推奨ランプアップ/ランプダウン係数を設定。レジスタ mr を (0,1,0,0,1) に設定(変調指数を 0.70 に設定)	0.65	0.70	0.75	—
変調指数 3	MOD INDEX3	送信データレート設定 = 512 kbps(レジスタ txrate を(0,0) に設定)、 OOK 設定(レジスタ ook (= 0Ah[D7]) を“1” に設定)、 OOK 推奨ランプアップ/ランプダウン係数を設定	0.95	0.98	1.00	—
スプリアスレベル 1	Spr.1	スプリアス周波数 = 送信周波数 +/-32.768 MHz (32.768 MHz = XOSC 周波数)、 最大出力電力設定(レジスタ outctrl を全て “1” に設定)、CW、RFOUT2 端子、 レジスタ mr を (0,0,0,0,0) に設定	—	-80	-60	dBc
スプリアスレベル 2	Spr.2	スプリアス周波数 = 送信周波数 +/-16.384 MHz (16.384 MHz が相競合に使用されま ず)、 最大出力電力設定(レジスタ outctrl を全て “1” に設定)、CW、RFOUT2 端子、 レジスタ mr を (0,0,0,0,0) に設定	—	-60	-52	dBc
スプリアスレベル 3	Spr.3	スプリアス周波数 = 送信周波数/2 (送信周波数の半分 = VCO 周波数)、 最大出力電力設定(レジスタ outctrl を全て “1” に設定)、CW、RFOUT2 端子、 レジスタ mr を (0,0,0,0,0) に設定	—	-60	-52	dBc
スプリアスレベル 4	Spr.4	スプリアス周波数 = 送信周波数 × 1.5 (VCO 周波数の 3 次高調波)、 最大出力電力設定(レジスタ outctrl を全て “1” に設定)、CW、RFOUT2 端子、 レジスタ mr を (0,0,0,0,0) に設定	—	-64	-58	dBc
スプリアスレベル 5	Spr.5	上記以外の周波数成分、 最大出力電力設定(レジスタ outctrl を全て “1” に設定)、CW、RFOUT2 端子、 レジスタ mr を (0,0,0,0,0) に設定	—	-25	-15	dBm

注: “—” = 未定義

注: CW は連続波形 (Continuous wave)

注: () 内の値は参考値です。

注: f_{VFO} の値は f_{LO} に等しい値です。(内部周波数)

12. 標準測定回路

下記のテスト回路図の中の部品は、製品の特性を確認するために使用されているものです。これらの部品によりユーザの特定のシステムの誤動作やエラーを回避することを保証するものではありません。

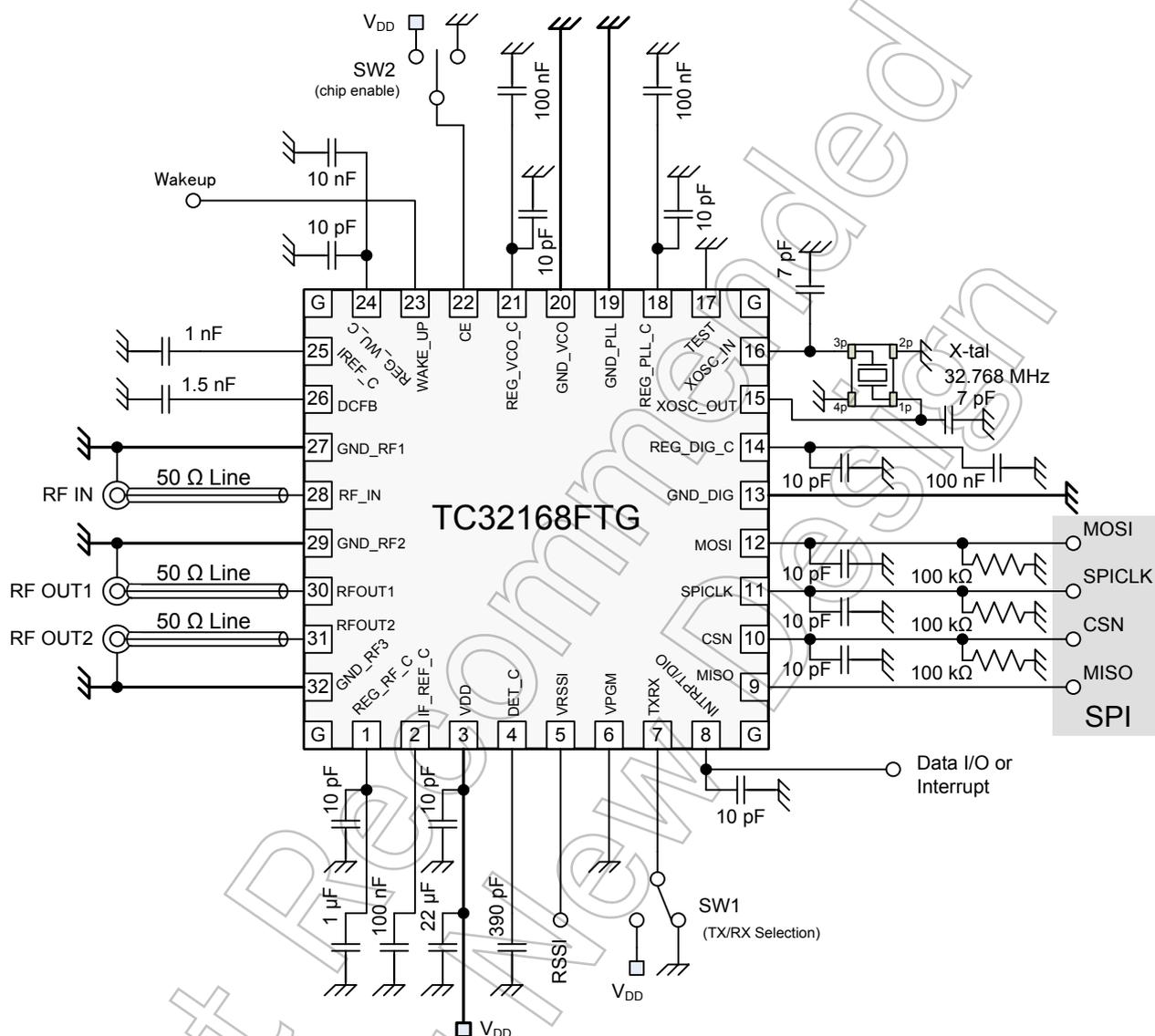


図 12-1 TC32168FTG の標準測定回路

- 注: 水晶発振子は "FCX-04-32.768MHz-J20997 (RIVER ELETEC CORPORATION)" の使用を想定しています。
- 注: 送信/受信の選択は SW1 が行います。上図は受信状態が選択された場合の回路です。
- 注: チップイネーブルは SW2 で制御します。このスイッチの設定に関しては7.12のフローチャートを参照してください。
- 注: このパッケージの4つのコーナーにあるG端子は内部でICのサブストレートに接続されています。このG端子をプリント基板上で接地することを推奨します。
- 注: IREF_C端子およびDCFB端子の特性は接続されるコンデンサの値により影響を受けます。セラミックコンデンサを使用してください。リーク電流が発生しないよう結露やほこりにご注意ください。

TCXO または外部信号発生器を使用する場合には、図 12-2 を参照してください。図 12-2 (a)にあるとおり、TCXO の出力を XOSC_IN 端子に接続するときは、端子間に DC 電圧成分を除くためのコンデンサを挿入してください。XOSC_OUT 端子はオープンのままにしてください。TCXO を使用するときは SPI バス経由の設定や特定の端子による設定は不要です。駆動能力やインピーダンスの確認も必要ありません。

図 12-2 (b) にあるように、外部信号発生器を使用する場合は DC 電圧成分を除くためのコンデンサに、 $50\ \Omega$ のインピーダンス線を接続します。XOSC_OUT 端子はオープンのままにしてください。

TCXO および外部信号発生器の周波数精度は、それぞれの特性で決まります。

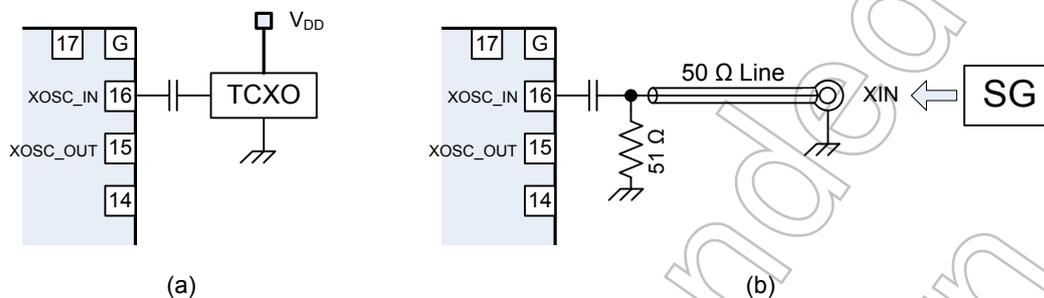
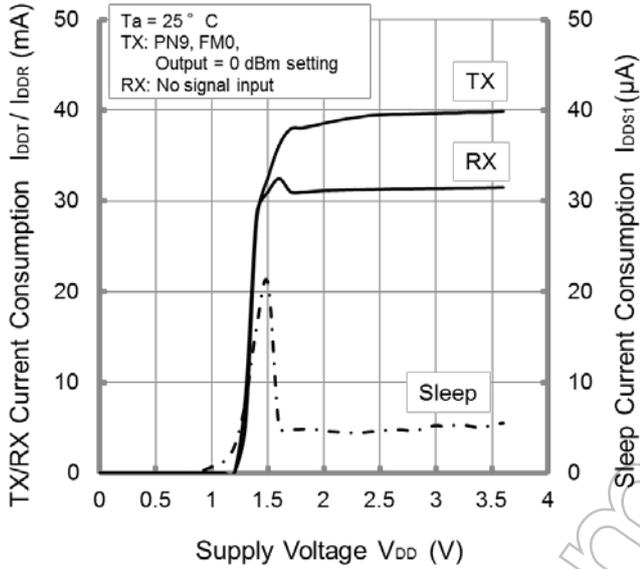


図 12-2 TCXO / 外部信号発生器を使った測定回路例

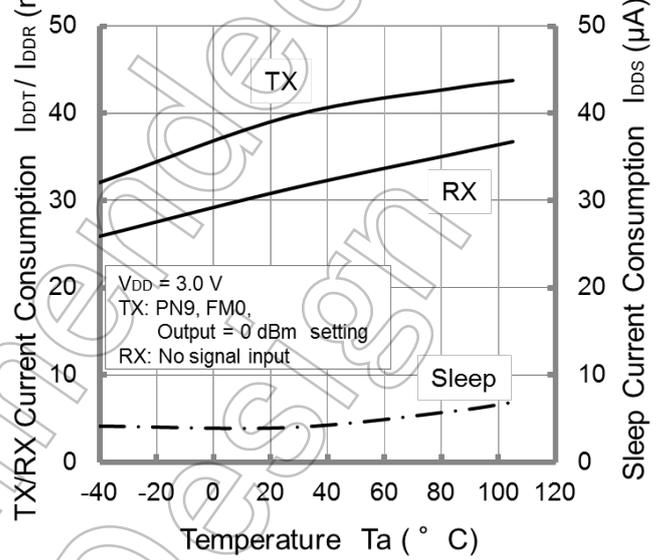
13. 参考データ

温度特性データは当社評価基板 “TC32168FTG ver1.0 hyoka” でのデータです。水晶発振子は "FCX-04-32.768MHz-J20997 (RIVER ELETEC CORPORATION)" を使用しています。電気的特性に記載している条件以外では動作を保証していません。

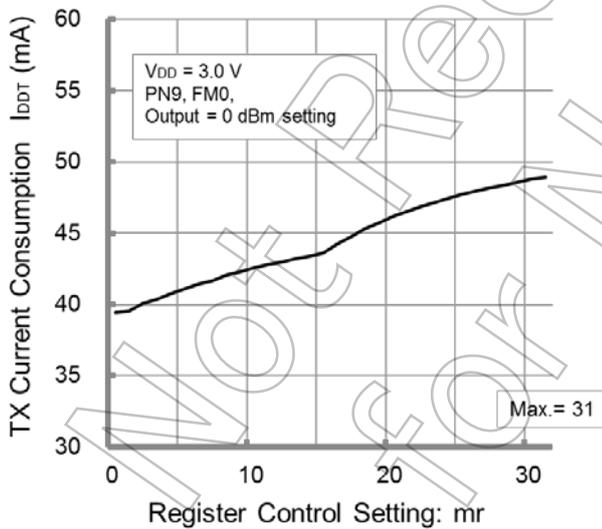
Current Consumption vs. Supply Voltage Characteristics



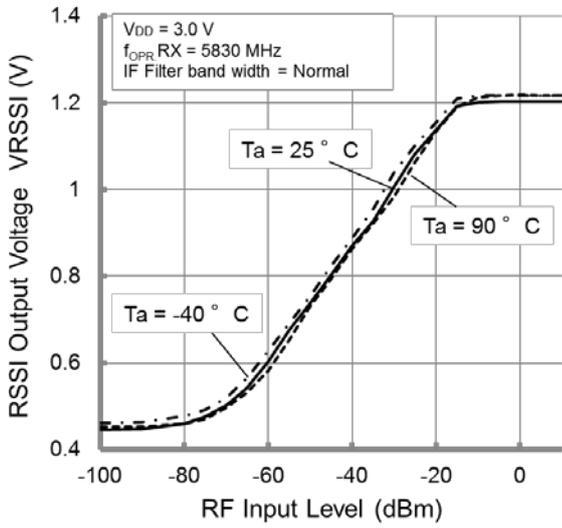
Current Consumption vs. Temperature Characteristics



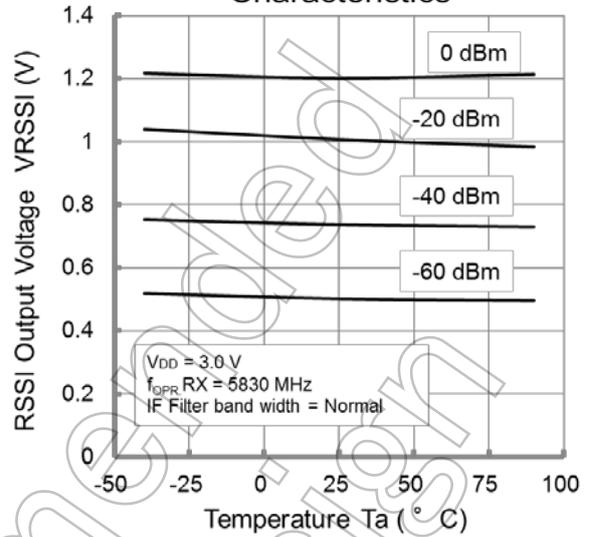
TX Current Consumption vs. Modulation Characteristics



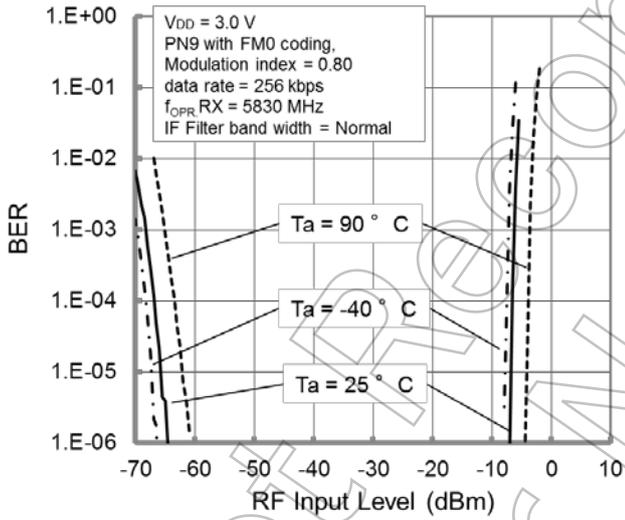
RSSI Output Voltage vs. Input Level Characteristics



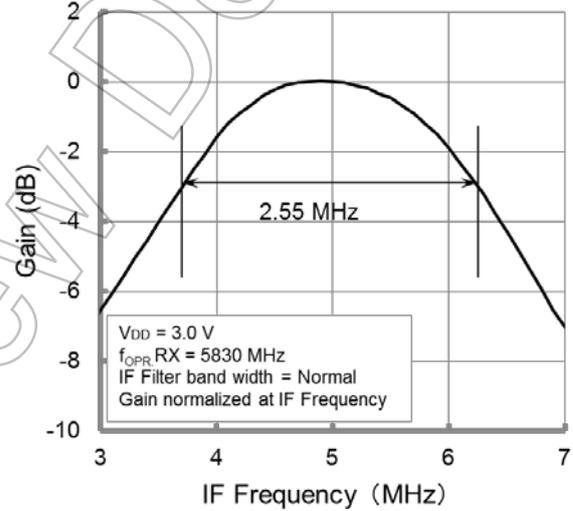
RSSI vs. Temperature Characteristics



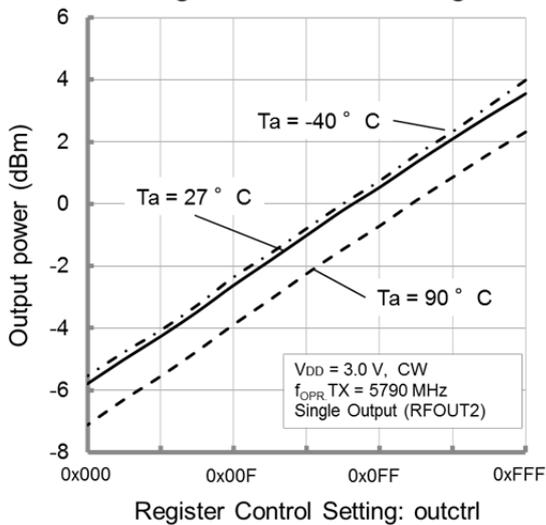
BER vs. RF Input Level Characteristics



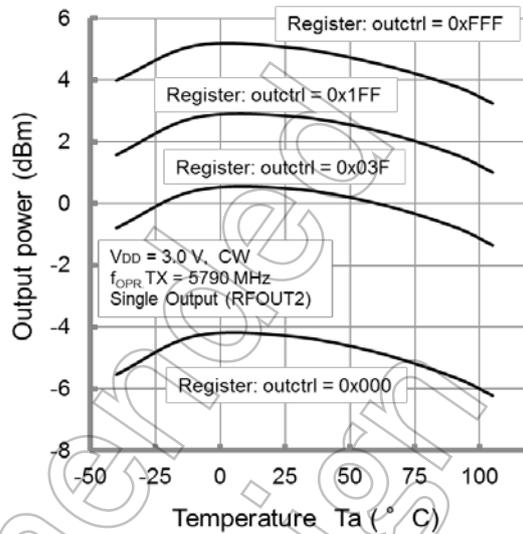
BPF vs. IF Frequency Characteristics



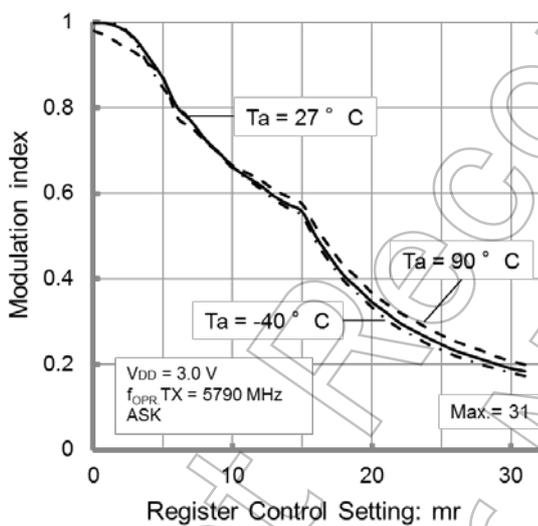
TX Output Power vs. Register Control Setting



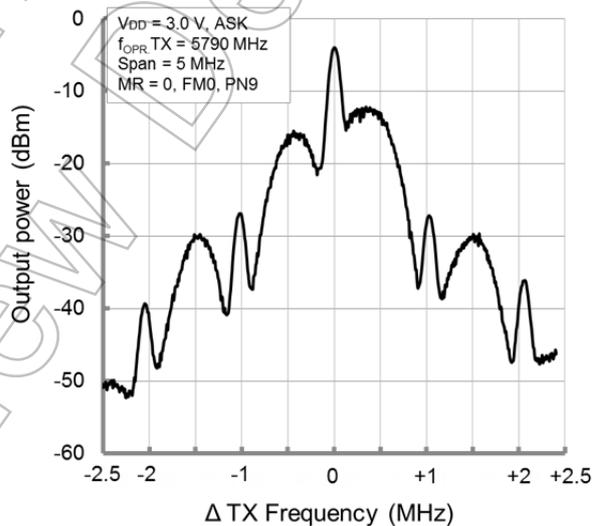
TX Output Power vs. Temperature Characteristics



Modulation index vs. Register Setting Characteristics



ASK Waveform Spectrum Characteristics



14. 評価回路一例

この評価回路は実際の動作を保証するものではありません。量産品の設計に際しては、設計製品に対して十分な評価を行ってください。

またこのドキュメントは工業所有権の許諾を行うものではありません。

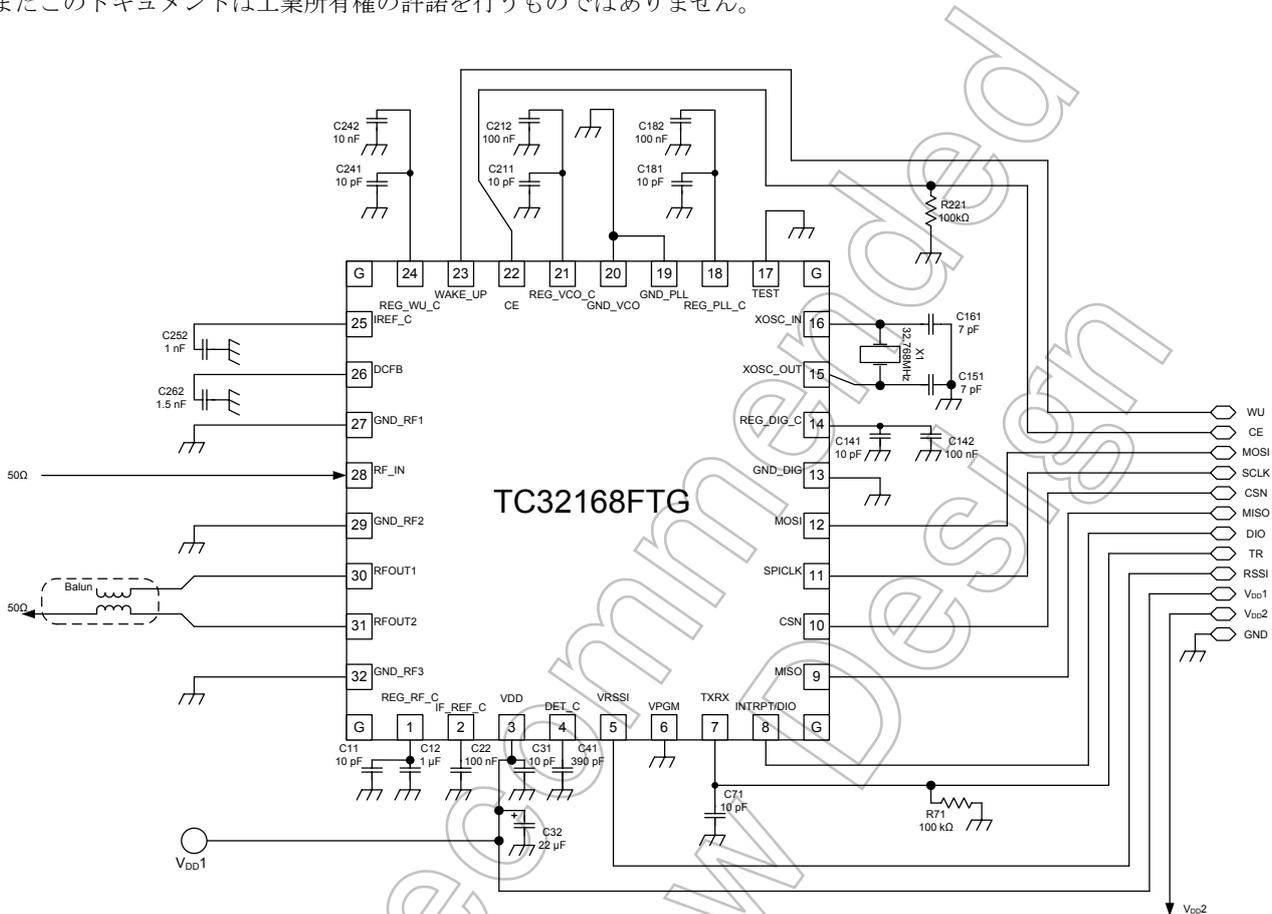


図 14-1 評価回路例

- 注: 水晶発振子は"FCX-04-32.768MHZ-J20997 (RIVER ELETETEC CORPORATION)"の使用を想定しています。
- 注: このパッケージの4つのコーナーにある G 端子は内部で IC のサブストレートに接続されています。この G 端子をプリント基板上で接地することを推奨します。
- 注: 上図の "Balun" は信号を平衡状態から非平衡状態に変換します。アンテナや RF 回路素子を考慮に入れてそれを選択および特性チェックをしてください。

15. 応用回路(参考)

TC32168FTG を使用した ETC システムの一例を紹介します。ただし、この例は実際の製品設計を保証するものではありません。量産品の設計に際しては、設計製品に対して十分な評価を行ってください。

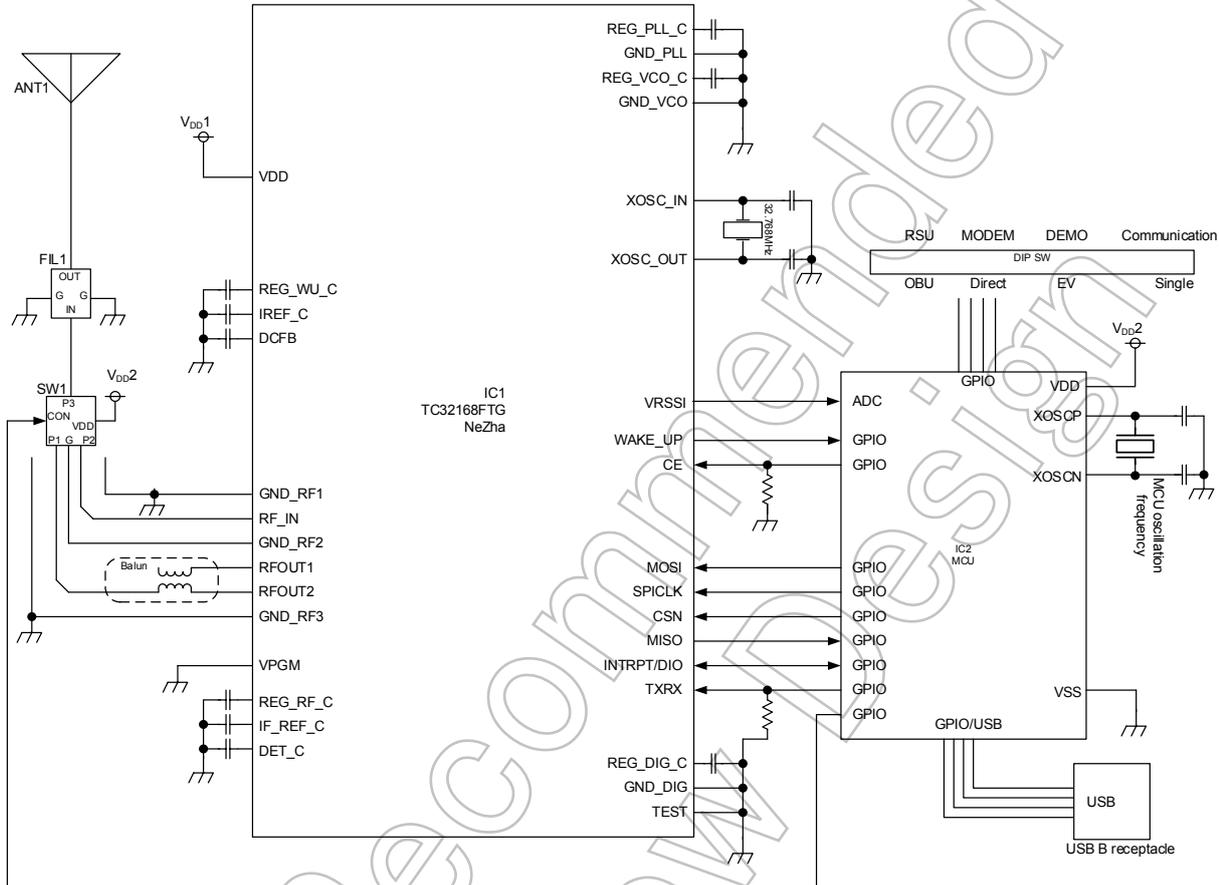


図 15-1 TC32168FTG を使った ETC システムの概要

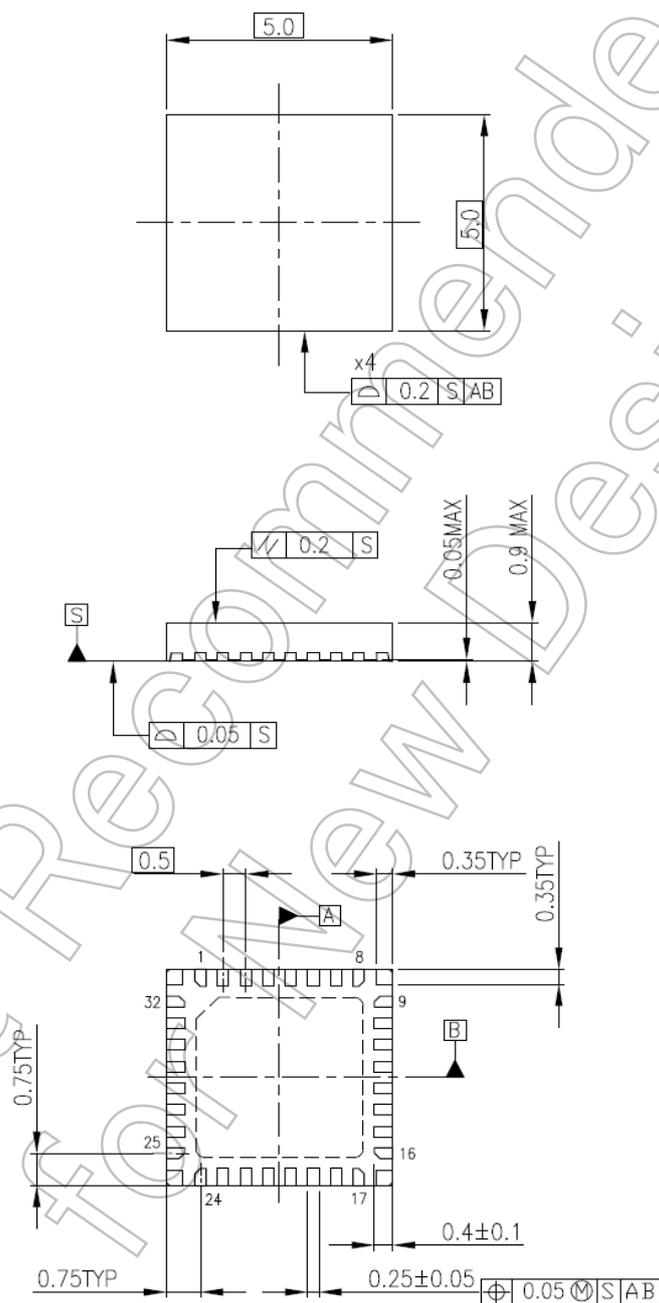
注: 上図では MCU のシステムクロック周波数は特定していません。仕様に合わせてクロック周波数を選択してください。

16. 外形図

16.1 外形寸法図

パッケージタイプ: P-VQFN32-0505-0.50-002

“単位: mm”



質量: 0.08 g (標準)

図 16-1 外形寸法図

本図面は説明のための図です。図面上に表記されていない寸法などについては当社担当までお問い合わせください。

16.2 マーク

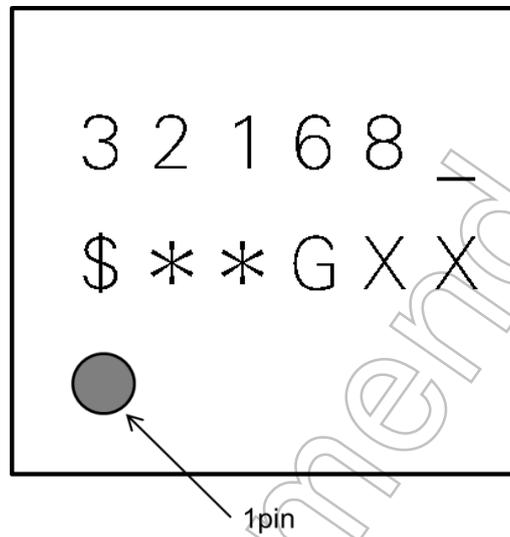


図 16-2 マーク

Not Recommended
for New Design

製品取り扱い上のお願い

- 本資料に掲載されているハードウェア、ソフトウェアおよびシステム（以下、本製品という）に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、電力機器、金融関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口までお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。