

<h1>译文</h1>

TC358768AXBG/TC358778XBG

<p>本资料是为了参考的目的由原始文档翻译而来。</p> <p>使用本资料时，请务必确认原始文档关联的最新信息，并遵守其相关指示。</p>

<p>原本: “TC358768AXBG/TC358778XBG” 2016-04-01</p>
--

翻译日: 2016-08-01

CMOS 数字集成电路硅单片

TC358768AXBG/TC358778XBG

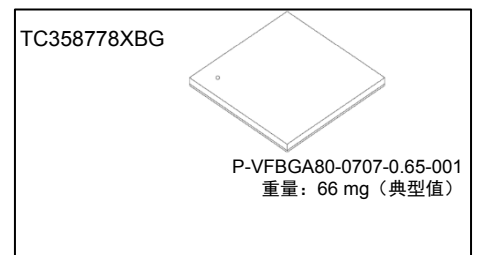
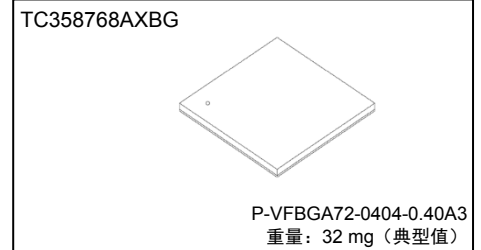
移动外围设备

概述

MIPI® DSI (TC358768AXBG/TC358778XBG)的并行端口是将 RGB 转换为 DSI 的过渡设备。所有内部寄存器可通过 I²C 或 SPI 访问。

特征

- DSI-TX 接口
 - ◇ 兼容 MIPI® DSI (版本 1.02.00 – 2010.06.28)
 - 支持 DSI 视频模式数据传输
 - 用于显示板寄存器访问的 DCS 指令
 - ◇ 每个数据通道支持高达 1 Gbps 的传输速率
 - ◇ 支持 1、2、3 或 4 个数据通道
 - ◇ 支持视频数据格式
 - RGB888/666/565
- RGB 接口
 - ◇ 支持数据格式
 - 24-位数据总线
 - RGB888/666/565 数据格式
 - ◇ 高达 166 MHz 输入时钟
 - ◇ 支持 VSYNC/HSYNC 极性选项 (默认 LOW (低态))
 - ◇ 支持 DE 极性选项 (默认 High (高态))
- I²C/SPI 从属接口 (I²C 或 SPI 接口选用选项)
 - ◇ I²C 接口 (当 CS=L 时)
 - 支持正常模式 (100KHz)、快速模式 (400 kHz) 和特殊模式 (1 MHz)
 - 配置所有 TC358768AXBG/TC358778XBG 内部寄存器
 - 写入 DCS 寄存器会触发 DCS 指令通过 DSI 进行传输
 - ◇ SPI 接口 (当 CS =H 时)
 - SPI 接口支持在频率高达 25 MHz 的工况下运行。
 - 配置所有 TC358768AXBG/TC358778XBG 内部寄存器
 - 写入 DCS 寄存器会触发 DCS 指令通过 DSI 进行传输
- GPIO 信号
 - ◇ 两种 GPIO 信号
 - 两种 GPIO 信号可配置为 SPI 信号 (SPI_SS 和 SPI_MISO)



- 或一种 GPIO 信号可配置为中断输出信号 INT。

- 系统
 - ◇ 支持时钟和电源管理, 以实现低功耗状态。
- 电源输入
 - ◇ 内核和 MIPI® D-PHY: 1.2V
 - ◇ I/O: 1.8V – 3.3V
- 典型功耗
 - ◇ WXGA @60fps: Pixel Clk (像素时钟): 74.25 MHz, DSIClk: 312 MHz → 66.7 mW
 - ◇ 1080P @60fps: Pixel Clk (像素时钟): 148.5 MHz, DSIClk: 471 MHz → 91.4 mW
 - ◇ 通过关闭时钟源 PClk 和 RefClk 可实现省电模式

目录

参考文献.....	5
1. 概述.....	6
2. 特征.....	7
3. 外部引脚.....	9
3.1. TC358768AXBG 引脚分配说明.....	9
3.2. TC358768AXBG BGA72 引脚数汇总.....	10
3.3. TC358778XBG 引脚分配说明.....	11
3.4. TC358778XBG BGA80 引脚数汇总.....	12
3.5. TC358768AXBG 引脚布置.....	13
3.6. TC358778XBG 引脚布置.....	14
4. 封装.....	15
4.1. TC358768AXBG 封装.....	15
4.2. TC358778XBG 封装.....	16
5. 电气特性.....	17
5.1. 绝对最大额定值.....	17
5.2. 操作条件.....	17
5.3. 直流电气规格.....	18
6. 修订记录.....	19
RESTRICTIONS ON PRODUCT USE.....	20

插图一览表

图 1.1 系统概览 (TC358768AXBG/TC358778XBG 在 RGB ~ DSI-TX 内).....	6
图 3.1 TC358768AXBG 72-引脚布置 (顶视图).....	13
图 3.2 TC358778XBG 80 引脚布置 (顶视图).....	14
图 4.1 TC358768AXBG P-VFBGA72-0404-0.40A3 封装.....	15
图 4.2 TC358778XBGP-VFBGA80-0707-0.65-001 封装.....	16

表格一览表

表 3.1 TC358768AXBG 功能信号列表.....	9
表 3.2 TC358768AXBGBGA 72 引脚数汇总.....	10
表 3.3 TC358778XBG 功能信号列表.....	11
表 3.4 TC358778XBGBGA 80 引脚数汇总.....	12
表 4.1 TC358768AXBG P-VFBGA72-0404-0.40A3 机械尺寸.....	15
表 4.2 TC358778XBGP-VFBGA80-0707-0.65-001 机械尺寸.....	16
表 6.1 修订记录.....	19

- MIPI 是 MIPI Alliance, Inc 的 注册商标。

参考文献

1. MIPI DSI, "mipi_DSI_specification_v01-02-00, 2010.06.28"
2. MIPI DCS "DRAFT mipi_DCS_specification_v01-02-00_r0-02, 2008.12"
3. MIPI D-PHY, "mipi_D-PHY_specification_v01-00-00, 2009.05.14"
4. I²C 总线规范, 版本 2.1, 2000.01, 飞利浦半导体

1. 概述

MIPI® DSI (TC358768AXBG/TC358778XBG)的并行端口是将 RGB 转换为 DSI 的过渡设备。所有内部寄存器可通过 I²C 或 SPI 访问。

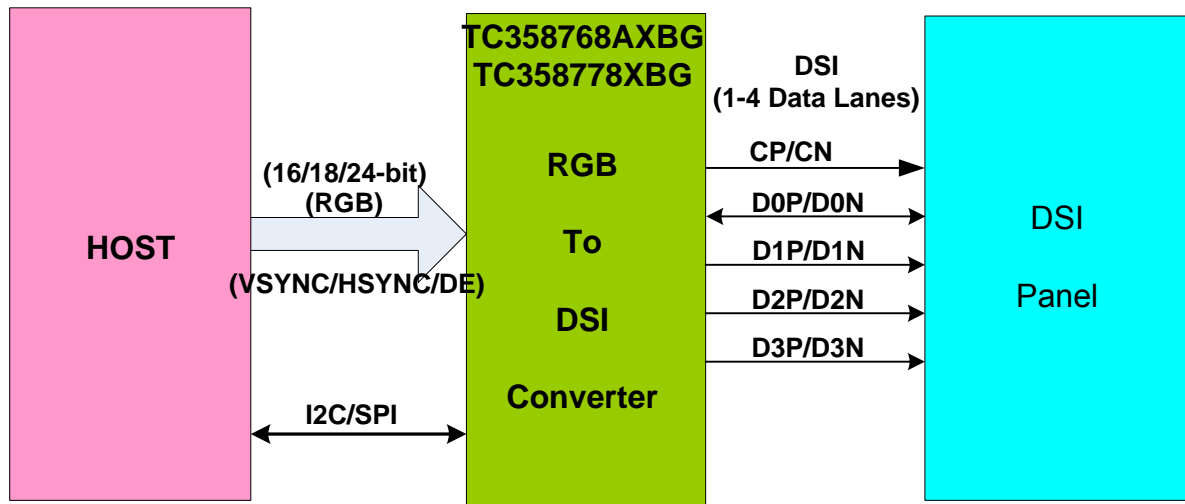


图 1.1 系统概览 (TC358768AXBG/TC358778XBG 在RGB ~ DSI-TX内)

2. 特征

以下是 TC358768AXBG/TC358778XBG 支持的主要功能。

- DSI-TX 接口
 - ◇ 兼容 MIPI® DSI (版本 1.02.00 – 2010.06.28)
 - 支持 DSI 视频模式数据传输
 - 用于显示板寄存器访问的 DCS 指令
 - ◇ 每个数据通道支持高达 1 Gbps 的传输速率
 - ◇ 支持 1、2、3 或 4 个数据通道
 - ◇ 支持视频数据格式
 - RGB888/666/565
- RGB 接口
 - ◇ 支持数据格式
 - 24-位数据总线
 - RGB888/666/565 数据格式
 - ◇ 高达 166 MHz 的输入时钟
 - ◇ 支持 VSYNC/HSYNC 极性选项 (默认 LOW (低态))
 - ◇ 支持 DE 极性选项 (默认 High (高态))
- I²C/SPI 从接口 (I²C 或 SPI 接口选用选项)
 - ◇ I²C 接口 (当 CS=L 时)
 - 支持正常模式(100 kHz)、快速模式(400 kHz) 和特殊模式 (1 MHz)
 - 配置所有 TC358768AXBG/TC358778XBG 内部寄存器
 - 写入 DCS 寄存器会触发 DCS 指令通过 DSI 进行传输
 - ◇ SPI 接口 (当 CS =H 时)
 - SPI 接口支持在频率高达 25 MHz 的工况下运行。
 - 配置所有 TC358768AXBG/TC358778XBG 内部寄存器
 - 写入 DCS 寄存器会触发 DCS 指令通过 DSI 进行传输
- GPIO 信号
 - ◇ 2 种 GPIO 信号
 - 两种 GPIO 信号可配置为 SPI 信号 (SPI_SS 和 SPI_MISO)
 - 或一种 GPIO 信号可配置为中断输出信号 INT。
- 系统
 - ◇ 支持时钟和电源管理, 以实现低功耗状态。
- 电源输入
 - ◇ 内核和 MIPI® D-PHY: 1.2V
 - ◇ I/O: 1.8V ~ 3.3V

- 典型功耗

- ◇ WXGA @60fps: Pixel Clk (像素时钟) : 74.25 MHz, DSIClk: 312 MHz → 66.7 mW
- ◇ 1080P @60fps: Pixel Clk (像素时钟) : 148.5 MHz, DSIClk: 471 MHz → 91.4 mW

	VDDC	VDDIO	VDDMIPI	总功率	
	1.2V	3.3V	1.2V		
1080P 视频	42.8mA	0.4mA	32.3mA	91.44	mW
	51.36mW	1.32mW	38.76mW		
WXGA 视频	34.71mA	0.167mA	20.36 mA	66.64	mW
	41.652mW	0.551mW	24.432 mW		
省电	0.074mA	0.025mA	0.004mA	176.1	μW
不带 PCLK, RefClk	0.089mW	0.0825mW	0.0048mW		

- ◇ 通过关闭时钟源 PClk 和 RefClk 可实现省电

3. 外部引脚

3.1. TC358768AXBG 引脚分配说明

TC358768AXBG 采用 72 引脚 BGA 封装。TC358768AXBG 信号及其功能如下表所示。

表 3.1 TC358768AXBG 功能信号列表

组别	引脚名称	I/O	类型	功能	注释
系统： 复位& 时钟 (4)	RESX	I	Sch	系统复位输入，低电平有效	
	REFCLK	I	N	基准时钟输入 (6MHz - 40MHz)	
	MSEL	I	N	模式选择 1'b0: 测试模式 1'b1: 正常模式	
	CS	I	N	配置选择 - 当 CS=L 时，启用 I ² C 接口 - 当 CS=H 时，启用 SPI 接口	
MIPI-DSI (10)	MIPI_CP		PHY	MIPI-DSI 时钟有效	
	MIPI_CN		PHY	MIPI-DSI 时钟无效	
	MIPI_D0P		PHY	MIPI-DSI Data 0 有效	
	MIPI_D0N		PHY	MIPI-DSI Data 0 无效	
	MIPI_D1P		PHY	MIPI-DSI Data 1 有效	
	MIPI_D1N		PHY	MIPI-DSI Data 1 无效	
	MIPI_D2P		PHY	MIPI-DSI Data 2 有效	
	MIPI_D2N		PHY	MIPI-DSI Data 2 无效	
	MIPI_D3P		PHY	MIPI-DSI Data 3 有效	
	MIPI_D3N		PHY	MIPI-DSI Data 3 无效	
I2C (2)	I2C_SCL	OD	Sch	I ² C 串行时钟或 SPI_SCLK	4mA
	I2C_SDA	OD	Sch	I ² C 串行数据或 SPI_MOSI	4mA
并行 端口接口 (28)	PD[23:0]	I	N	并行端口输入数据 注: PD[23:16] 可配置为 GPIO[10:3]	
	VSYNC	I	N	并行端口 VSYNC 信号	
	HSYNC	I	N	并行端口 HSYNC 信号	
	DE	I	N	并行端口 DE 信号	
	PCLK	I	N	并行端口时钟信号	
GPIO (2)	GPIO[2:1]	I/O	N	GPIO[2:1] 信号 - (GPIO[1] 选项成为 SPI_SSor INT 信号) - (GPIO[2] 选项成为 SPI_MISO 信号)	4mA
电源 (9)	VDDC (1.2V)	NA		内核 VDD (3)	
	VDDIO (1.8V-3.3V)	NA		IO 电源 VDDIO (4)	
	VDD_MIPI (1.2V)	NA		MIPI VDD (2)	
接地 (17)	VSS	NA		接地	

3.2. TC358768AXBG BGA72 引脚数汇总

表 3.2 TC358768AXBGBGA 72 引脚数汇总

组名	引脚数	注释
系统	4	
MIPI-DSI	10	
I2C 接口	2	
GPIO	2	
并行端口接口	28	
电源	9	IO、MIPI 和内核电源
接地	17	
总计	72	

3.3. TC358778XBG 引脚分配说明

TC358778XBG 采用 80 引脚 BGA 封装。TC358778XBG 信号及其功能如下表所示。

表 3.3 TC358778XBG 功能信号列表

组别	引脚名称	I/O	类型	功能	注释
系统： 复位& 时钟 (4)	RESX	I	Sch	系统复位输入，低电平有效	
	REFCLK	I	N	基准时钟输入 (6MHz - 40MHz)	
	MSEL	I	N	模式选择 1'b0: 测试模式 1'b1: 正常模式	
	CS	I	N	配置选择 - 当 CS=L 时，启用 I2C 接口 - 当 CS=H 时，启用 SPI 接口	
MIPI-DSI (10)	MIPI_CP		PHY	MIPI-DSI 时钟有效	
	MIPI_CN		PHY	MIPI-DSI 时钟无效	
	MIPI_D0P		PHY	MIPI-DSI Data 0 有效	
	MIPI_D0N		PHY	MIPI-DSI Data 0 无效	
	MIPI_D1P		PHY	MIPI-DSI Data 1 有效	
	MIPI_D1N		PHY	MIPI-DSI Data 1 无效	
	MIPI_D2P		PHY	MIPI-DSI Data 2 有效	
	MIPI_D2N		PHY	MIPI-DSI Data 2 无效	
	MIPI_D3P		PHY	MIPI-DSI Data 3 有效	
	MIPI_D3N		PHY	MIPI-DSI Data 3 无效	
I2C 接口 (2)	I2C_SCL	OD	Sch	I ² C 串行时钟或 SPI_SCLK	4mA
	I2C_SDA	OD	Sch	I ² C 串行数据或 SPI_MOSI	4mA
并行 端口接口 (28)	PD[23:0]	I	N	并行端口输入数据 注: PD[23:16] 可配置为 GPIO[10:3]	
	VSYNC	I	N	并行端口 VSYNC 信号	
	HSYNC	I	N	并行端口 HSYNC 信号	
	DE	I	N	并行端口 DE 信号	
	PCLK	I	N	并行端口时钟信号	
GPIO (2)	GPIO[2:1]	I/O	N	GPIO[2:1] 信号 - (GPIO[1] 选项成为 SPI_SSor INT 信号) - (GPIO[2] 选项成为 SPI_MISO 信号)	4mA
电源 (9)	VDDC (1.2V)	NA		内核 VDD (3)	
	VDDIO (1.8V- 3.3V)	NA		IO 电源 VDDIO (4)	
	VDD_MIPI (1.2V)	NA		MIPI VDD (2)	
接地 (25)	VSS	NA		接地	

3.4. TC358778XBG BGA80 引脚数汇总

表 3.4 TC358778XBGBGA 80 引脚数汇总

组名	引脚数	注释
系统	4	
MIPI-DSI	10	
I2C 接口	2	
GPIO	2	
并行端口接口	28	
电源	9	IO、MIPI 和内核电源
接地	25	
总计	80	

3.5. TC358768AXBG 引脚布置

A1 VSS	A2 PD17	A3 PD19	A4 PD21	A5 PD23	A6 GPIO2	A7 I2C_SCL	A8 MSEL	A9 VSS
B1 VDDC	B2 PD16	B3 PD18	B4 PD20	B5 PD22	B6 GPIO1	B7 I2C_SDA	B8 RESX	B9 VDDIO
C1 PD15	C2 PD14	C3 VSS	C4 VSS	C5 VSS	C6 VSS	C7 VDD_MIPI	C8 MIPI_D3P	C9 MIPI_D3N
D1 PD13	D2 PD12	D3 VSS				D7 VSS	D8 MIPI_D2P	D9 MIPI_D2N
E1 VSS	E2 VSS	E3 VDDC				E7 VDD_MIPI	E8 MIPI_CP	E9 MIPI_CN
F1 VSS	F2 VSS	F3 VSS				F7 VSS	F8 MIPI_D1P	F9 MIPI_D1N
G1 PD11	G2 PD10	G3 VDDIO	G4 VSS	G5 VSS	G6 VDDIO	G7 VDDIO	G8 MIPI_D0P	G9 MIPI_D0N
H1 VDDC	H2 PD8	H3 PD6	H4 PD4	H5 PD2	H6 PD0	H7 PCLK	H8 DE	H9 CS
J1 VSS	J2 PD9	J3 PD7	J4 PD5	J5 PD3	J6 PD1	J7 REFCLK	J8 VSYNC	J9 HSYNC

图 3.1 TC358768AXBG 72-引脚布置 (顶视图)

3.6. TC358778XBG 引脚布置

A1	A2	A3	A4	A5	A6	A7	A8	A9	A10
VSS	PD17	PD19	PD21	PD23	GPIO2	VDDC	I2C_SCL	MSEL	VSS
B1	B2	B3	B4	B5	B6	B7	B8	B9	B10
VDDC	PD16	PD18	PD20	PD22	GPIO1	VSS	I2C_SDA	RESX	VDDIO
C1	C2	C3	C4	C5	C6	C7	C8	C9	C10
PD15	PD14							MIPI_D3P	MIPI_D3N
D1	D2	D3	D4	D5	D6	D7	D8	D9	D10
PD13	PD12		VSS	VSS	VSS	VSS		MIPI_D2P	MIPI_D2N
E1	E2	E3	E4	E5	E6	E7	E8	E9	E10
PD11	PD10		VSS	VSS	VSS	VSS		VSS	VDD_MIPI
F1	F2	F3	F4	F5	F6	F7	F8	F9	F10
PD9	PD8		VSS	VSS	VSS	VSS		MIPI_CP	MIPI_CN
G1	G2	G3	G4	G5	G6	G7	G8	G9	G10
PD7	PD6		VSS	VSS	VSS	VSS		MIPI_D1P	MIPI_D1N
H1	H2	H3	H4	H5	H6	H7	H8	H9	H10
VDDIO	VSS							VSS	VDD_MIPI
J1	J2	J3	J4	J5	J6	J7	J8	J9	J10
PD4	PD2	PD0	VSS	VSS	PCLK	DE	CS	MIPI_D0P	MIPI_D0N
K1	K2	K3	K4	K5	K6	K7	K8	K9	K10
PD5	PD3	PD1	VDDC	VDDIO	REFCLK	VSYN	HSYN	VDDIO	VSS

图 3.2 TC358778XBG 80 引脚布置 (顶视图)

4. 封装

4.1. TC358768AXBG 封装

TC358768AXBG 封装如下图所示。

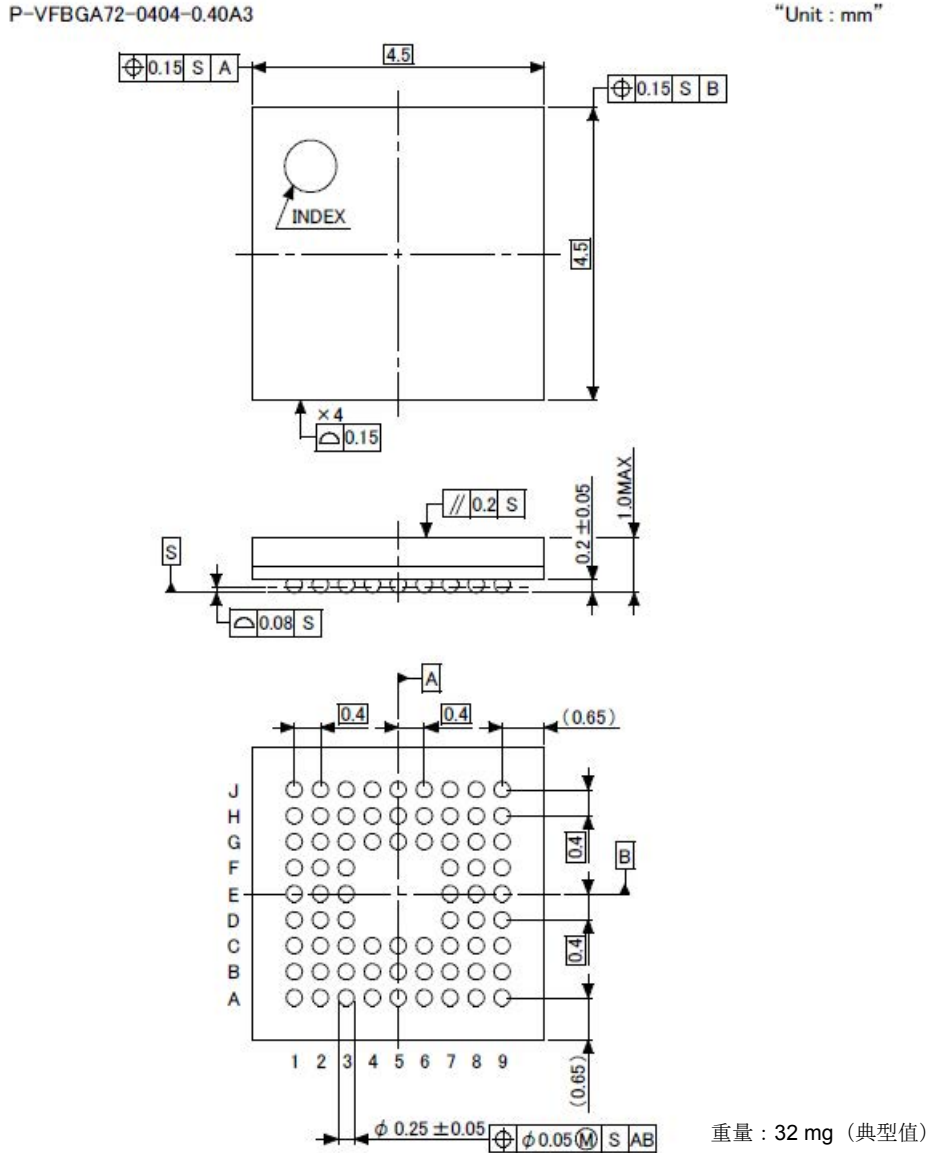


图 4.1 TC358768AXBG P-VFBGA72-0404-0.40A3 封装

表 4.1 TC358768AXBG P-VFBGA72-0404-0.40A3 机械尺寸

尺寸	最小值	典型值	最大值
焊球间距	-	0.4 mm	-
焊球高度	0.15 mm	0.2 mm	0.25 mm
封装尺寸	-	4.5 × 4.5 mm ²	-
封装高度	-	-	1.0 mm

4.2. TC358778XBG 封装

TC358778XBG 封装如下图所示。

P-VFBGA80-0707-0.65-001

"Unit:mm"

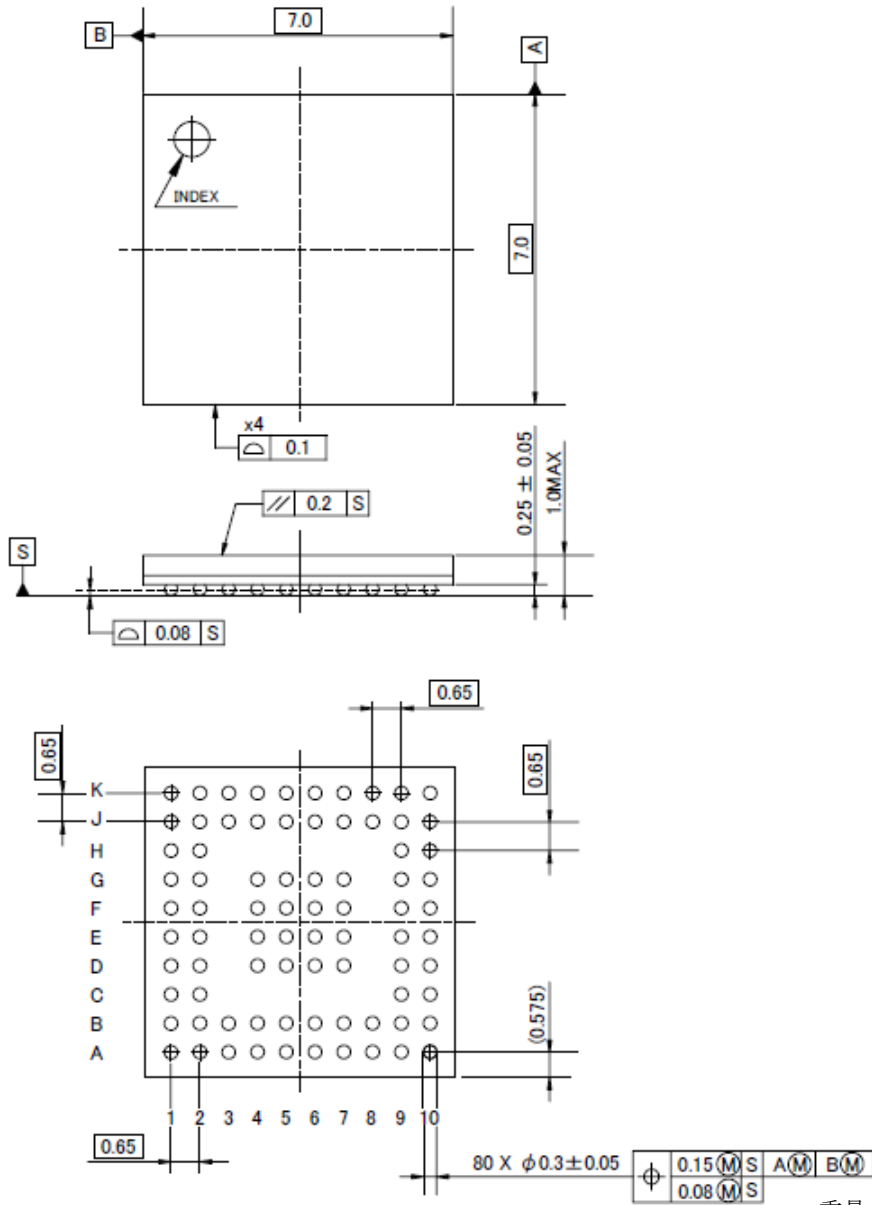


图 4.1 TC358778XBGP-VFBGA80-0707-0.65-001 封装

表 4.1 TC358778XBGP-VFBGA80-0707-0.65-001 机械尺寸

尺寸	最小值	典型值	最大值
焊球间距	-	0.65 mm	-
焊球高度	0.20 mm	0.25 mm	0.30 mm
封装尺寸	-	7.0×7.0 mm ²	-
封装高度	-	-	1.0 mm

5. 电气特性

5.1. 绝对最大额定值

VSS= 0V 基准

参数	符号	额定值	单位
电源电压 (1.8V - 数字 IO)	VDDIO	-0.3 ~ +3.9	V
电源电压 (1.2V - 数字内核)	VDDC	-0.3 ~ +1.8	V
电源电压 (1.2V - MIPI PHY)	VDD_MIPI	-0.3 ~ +1.8	V
输入电压 (DSI IO)	V _{IN_DSI}	-0.3 ~ VDD_MIPI+0.3	V
输出电压 (DSI IO)	V _{OUT_DSI}	-0.3 ~ VDD_MIPI+0.3	V
输入电压 (数字 IO)	V _{IN_IO}	-0.3 ~ VDDIO+0.3	V
输出电压 (数字 IO)	V _{OUT_IO}	-0.3 ~ VDDIO+0.3	V
结温	T _j	125	°C
存储温度	T _{stg}	-40 ~ +125	°C

5.2. 操作条件

VSS= 0V 基准

参数	符号	最小值	典型值	最大值	单位
电源电压(1.8V - 数字 IO)	VDDIO	1.65	1.8	1.95	V
电源电压(3.3V - 数字 IO)	VDDIO	3.0	3.3	3.6	V
电源电压(1.2V - 数字内核)	VDDC	1.1	1.2	1.3	V
电源电压(1.2V - MIPI PHY)	VDD_MIPI	1.1	1.2	1.3	V
工作温度 (环境温度, 外施电压)	T _a	-30	+25	+85	°C
电源噪声电压	V _{SN}	-	-	100	mV _{pp}

5.3. 直流电气规格

参数	符号	最小值	典型值	最大值	单位
输入电压, 高电平输入 ^{注1}	V_{IH}	0.7 VDDIO	-	VDDIO	V
输入电压, 低电平输入 ^{注1}	V_{IL}	0	-	0.3 VDDIO	V
输入电压, 高电平 CMOS Schmitt 触发器 ^{注1,2}	V_{IHS}	0.7 VDDIO	-	VDDIO	V
输入电压, 低电平 CMOS Schmitt 触发器 ^{注1,2}	V_{ILS}	0	-	0.3 VDDIO	V
输出电压, 高电平 ^{注1, 注2} (条件: $I_{OH} = 0.4mA$)	V_{OH}	0.8 VDDIO	-	VDDIO	V
输出电压, 低电平 ^{注1, 注2} (条件: $I_{OL} = 2mA$)	V_{OL}	0	-	0.2 VDDIO	V
输入漏电电流, 高电平 (“正常”IO 或 “上拉”IO) (条件: $V_{IN} = +VDDIO, VDDIO = 3.6V$)	I_{ILH1} ^{注3}	-10	-	10	μA
输入漏电电流, 高电平 (“下拉”IO) (条件: $V_{IN} = +VDDIO, VDDIO = 3.6V$)	I_{ILH2} ^{注3}	-	-	100	μA
输入漏电电流, 低电平 (“正常”IO 或 “下拉”IO) (条件: $V_{IN} = 0V, VDDIO = 3.6V$)	I_{ILL1} ^{注4}	-10	-	10	μA
输入漏电电流, 低电平 (“上拉”IO) (条件: $V_{IN} = 0V, VDDIO = 3.6V$)	I_{ILL2} ^{注4}	-	-	200	μA

注 1: 各电源要在建议操作的条件下工作。

注 2: 要针对各 IO 缓冲器单独规定电流输出值。输出电压随输出电流值变化。

注 3: “正常”引脚或“上拉 IO”引脚向 V_{in} (输入电压) 施加 VDDIO 电源电压

注 4: “正常”引脚或“下拉 IO”引脚向 V_{in} (输入电压) 施加 VSSIO(0V)

6. 修订记录

表 6.1 修订记录

修订版本	日期	说明
1.11	2014-05-28	最新发布
1.12	2016-04-01	<ul style="list-style-type: none">对封装重量小数点后数字进行取舍，使其成为一个整数。修改 TC358768AXBG 封装代码。

RESTRICTIONS ON PRODUCT USE

- Toshiba Corporation, and its subsidiaries and affiliates (collectively "TOSHIBA"), reserve the right to make changes to the information in this document, and related hardware, software and systems (collectively "Product") without notice.
- This document and any information herein may not be reproduced without prior written permission from TOSHIBA. Even with TOSHIBA's written permission, reproduction is permissible only if reproduction is without alteration/omission.
- Though TOSHIBA works continually to improve Product's quality and reliability, Product can malfunction or fail. Customers are responsible for complying with safety standards and for providing adequate designs and safeguards for their hardware, software and systems which minimize risk and avoid situations in which a malfunction or failure of Product could cause loss of human life, bodily injury or damage to property, including data loss or corruption. Before customers use the Product, create designs including the Product, or incorporate the Product into their own applications, customers must also refer to and comply with (a) the latest versions of all relevant TOSHIBA information, including without limitation, this document, the specifications, the data sheets and application notes for Product and the precautions and conditions set forth in the "TOSHIBA Semiconductor Reliability Handbook" and (b) the instructions for the application with which the Product will be used with or for. Customers are solely responsible for all aspects of their own product design or applications, including but not limited to (a) determining the appropriateness of the use of this Product in such design or applications; (b) evaluating and determining the applicability of any information contained in this document, or in charts, diagrams, programs, algorithms, sample application circuits, or any other referenced documents; and (c) validating all operating parameters for such designs and applications. **TOSHIBA ASSUMES NO LIABILITY FOR CUSTOMERS' PRODUCT DESIGN OR APPLICATIONS.**
- **PRODUCT IS NEITHER INTENDED NOR WARRANTED FOR USE IN EQUIPMENTS OR SYSTEMS THAT REQUIRE EXTRAORDINARILY HIGH LEVELS OF QUALITY AND/OR RELIABILITY, AND/OR A MALFUNCTION OR FAILURE OF WHICH MAY CAUSE LOSS OF HUMAN LIFE, BODILY INJURY, SERIOUS PROPERTY DAMAGE AND/OR SERIOUS PUBLIC IMPACT ("UNINTENDED USE").** Except for specific applications as expressly stated in this document, Unintended Use includes, without limitation, equipment used in nuclear facilities, equipment used in the aerospace industry, medical equipment, equipment used for automobiles, trains, ships and other transportation, traffic signaling equipment, equipment used to control combustions or explosions, safety devices, elevators and escalators, devices related to electric power, and equipment used in finance-related fields. **IF YOU USE PRODUCT FOR UNINTENDED USE, TOSHIBA ASSUMES NO LIABILITY FOR PRODUCT.** For details, please contact your TOSHIBA sales representative.
- Do not disassemble, analyze, reverse-engineer, alter, modify, translate or copy Product, whether in whole or in part.
- Product shall not be used for or incorporated into any products or systems whose manufacture, use, or sale is prohibited under any applicable laws or regulations.
- The information contained herein is presented only as guidance for Product use. No responsibility is assumed by TOSHIBA for any infringement of patents or any other intellectual property rights of third parties that may result from the use of Product. No license to any intellectual property right is granted by this document, whether express or implied, by estoppel or otherwise.
- **ABSENT A WRITTEN SIGNED AGREEMENT, EXCEPT AS PROVIDED IN THE RELEVANT TERMS AND CONDITIONS OF SALE FOR PRODUCT, AND TO THE MAXIMUM EXTENT ALLOWABLE BY LAW, TOSHIBA (1) ASSUMES NO LIABILITY WHATSOEVER, INCLUDING WITHOUT LIMITATION, INDIRECT, CONSEQUENTIAL, SPECIAL, OR INCIDENTAL DAMAGES OR LOSS, INCLUDING WITHOUT LIMITATION, LOSS OF PROFITS, LOSS OF OPPORTUNITIES, BUSINESS INTERRUPTION AND LOSS OF DATA, AND (2) DISCLAIMS ANY AND ALL EXPRESS OR IMPLIED WARRANTIES AND CONDITIONS RELATED TO SALE, USE OF PRODUCT, OR INFORMATION, INCLUDING WARRANTIES OR CONDITIONS OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE, ACCURACY OF INFORMATION, OR NONINFRINGEMENT.**
- Do not use or otherwise make available Product or related software or technology for any military purposes, including without limitation, for the design, development, use, stockpiling or manufacturing of nuclear, chemical, or biological weapons or missile technology products (mass destruction weapons). Product and related software and technology may be controlled under the applicable export laws and regulations including, without limitation, the Japanese Foreign Exchange and Foreign Trade Law and the U.S. Export Administration Regulations. Export and re-export of Product or related software or technology are strictly prohibited except in compliance with all applicable export laws and regulations.
- Please contact your TOSHIBA sales representative for details as to environmental matters such as the RoHS compatibility of Product. Please use Product in compliance with all applicable laws and regulations that regulate the inclusion or use of controlled substances, including without limitation, the EU RoHS Directive. **TOSHIBA ASSUMES NO LIABILITY FOR DAMAGES OR LOSSES OCCURRING AS A RESULT OF NONCOMPLIANCE WITH APPLICABLE LAWS AND REGULATIONS.**