

TC358762XBG

本资料是为了参考的目的由原始文档翻译而来。
使用本资料时，请务必确认原始文档关联的最新
信息，并遵守其相关指示。

原本：“TC358762XBG” 2014-05-28

翻译日：2016-04-01

CMOS 硅单片数字集成电路

TC358762XBG

移动外设设备

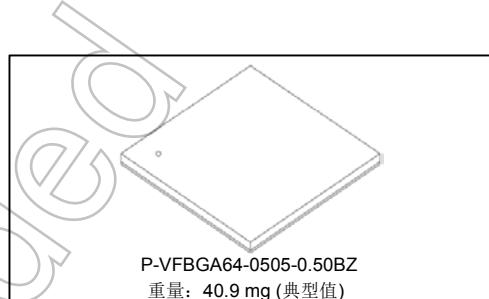
概述

TC358762XBG 芯片会将数据流解串到并行数据流。并行输出总线可以是 DPI 或 DBI 总线。DPI 或 DBI 总线的使用是相互排斥的。

DSI 主机通过 DSI Generic Long Write 数据包控制 / 配置 TC358762XBG 芯片。主机通过向 TC358762XBG 发送 DSI 数据包来控制（命令）外围显示设备。TC358762XBG 既可通过 DBI 主机、SPI 主机，也可通过 DBI-C 主机接口、I/F、模块，经路由将命令发送给外围设备。TC358762XBG 支持 DCS 和一般命令。通过这些接口输出的命令旨在让外围显示设备进行解读和执行；除本文件明确提到的少数 DCS 命令之外，TC358762XBG 不对其进行解读。

TC358762XBG 支持双向 DSI 连接。主机通过 DSI Generic Read (2 参数) 数据包读取 TC358762XBG 寄存器。通过发出读取命令，主机还能访问规定在 TC358762XBG 上的外围显示设备状态寄存器。读取数据通过数据通道 0 上的 DSI 反向 Low Power 数据包返回主机。

根据所选择的输出 I/F 端口，可对 TC358762XBG 进行配置，以便与各种外围显示设备一起工作。



特征

● 遵守标准：

- ◆ MIPI DSI 版本 1.01, 2008.02
- ◆ MIPI D-PHY 版本 0.9, 2007.10
- ◆ MIPI DPI 版本 2.0, 2005.09
- ◆ MIPI DBI-2 版本 2.00, 2005.11
- ◆ MIPI DCS Command 版本 1.02, 2008.12

● DSI 接收器

- ◆ 双数据通道 DSI 连接，双向支持@数据通道 0
- ◆ 最大速度为 800 Mbps/通道
- ◆ 视频输入数据格式：RGB-565、RGB-666 和 RGB-888
- ◆ 视频输入帧率：对于 WXGA (1366 × 768)，高达 60 fps
- ◆ 支持各种 DSI 数据包类型
- ◆ 为 DSI 主机 / 发射机提供路径，以控制 TC358762XBG 及其附属显示设备

● DPI 主机

- ◆ 主线速度达 75 MHz 突发速率，数据传输率达 216 MB/s

◆ 支持以下像素格式：

- RGB666 18 位/像素
- RGB666 松散组合 18 位/像素
- RGB565 16 位/像素
- RGB565 松散组合 16 位/像素
- RGB888 24 位/像素
- 通过采用东芝 Magic Square 算法，RGB666 18 位或 16 位 LCD 面板会产生相当于高达 1600 万色 RGB888 24 位 LCD 面板的显示效

果

- 可编程输出极性
- 支持帧尺寸 1366 × 768 @ 60 fps

● DBI 主机

- ◆ 读取/写入数据/命令来自外部 DBI 从设备
- ◆ 支持符合 MIPI DBI-B 标准的 DCS 命令
- ◆ 通过 8 位或 16 位命令，支持 Intel 80xx CPU I/F
- ◆ 可编程输出数据格式和总线宽度
 - 8 位总线，RGB 565 (2 个周期/像素)
 - 8 位总线，RGB 666 (3 个周期/像素)
 - 8 位总线，RGB 888 (3 个周期/像素)
 - 9 位总线，RGB 666 (2 个周期/像素)
 - 16 位总线，RGB 565 (1 个周期/像素)
 - 16 位总线，RGB 666 (3 个周期/2 像素) 注 1
 - 16 位总线，RGB 888 (3 个周期/2 像素) 注 1
 - 18 位总线，RGB 666 (1 个周期/像素)
 - 24 位总线，RGB 888 (1 个周期/像素)
- 支持 864 × 480 @ 60 fps (或 1280 × 720 @30 fps)

● SPI 主机

- ◆ 4 引脚 SPI 主 I/F, CSX[1:0], CLK, DI 和 DO
- ◆ 支持两个 SPI 从 I/F
- ◆ 数据传输率达 10 Mbps

-
- ◆ 该端口主要目的是用来配置 DPI 从显示设备
 - ◆ 支持半双工数据传输

Not Recommended
for New Design

- DBI-C 主机
 - ✧ 3 引脚 DBI-C 主机 I/F, CSX, SCL 和 SDA
 - ✧ 与 SPI I/F 共用引脚, 同时间只有一个有效
 - ✧ 数据传输率达 10 Mbps
 - ✧ 可编程读取延时
- I²C 兼容接口从端口
 - ✧ 数据传输率达 400 kHz
 - ✧ 外部 I²C 主机能够通过该端口访问 TC358762XBG 内部寄存器
 - ✧ 支持地址自动增量
 - ✧ TC358762XBG 从端口地址为“0001011”
 - ✧ I²C 从机周期时、DSI 主机不得将任何新的 DSI 数据包传送给 TC358762XBG。
- 1024 × 24 双端口视频缓冲器用来缓冲从 DSI 连接收到的视频数据。
- 系统操作
 - ✧ 寄存器通过 Generic Write Long 数据包经 DSI 连接编程。
 - ✧ 寄存器通过 Generic Read, 2 个参数数据包经 DSI 连接读取。
 - ✧ 写入 WCMQUE 和 RCMDQUE 寄存器能使主机对外围显示设备进行配置和控制
 - ✧ DCS 命令经路由传送给外围显示设备进行解读
 - ✧ 在收到 set_tear_on 命令之后提供 Tearing Effect Trigger 消息
- 时钟源:
 - ✧ 外部基准时钟: 建议 6 - 40 MHz
 - ✧ 可编程 PLL 用来调节输出视频时钟:
 - 在 DPI 输出模式下, 通过 DSI 连接突发数据, 将输出时钟调至所需像素时钟频率, 以确保视频不会因视频缓冲器过流/欠流而消失。
 - 在 DBI 输出模式下, 将输出时钟频率调到足够快, 以防视频缓冲器过流。
- 电源
 - ✧ MIPI D-PHY: 1.2V
 - ✧ I/O: 1.8V – 3.3V (所有 IO 引脚功率电平必须一样)
 - ✧ 核心: 1.2V
- 功耗
 - ✧ 睡眠状态
 - PLL OFF 模式 - 睡眠模式 (DSI-CLK 停止切换)
 - IOs: 0.05 μW
 - CORE: 23 μW
 - D-PHYS: 3 mW
 - PLLs: Off (PLL 电源 - 0V)
 - PLL ON 模式 - 睡眠模式 (DSI-CLK 调至 ULPS 状态, REFCLK 切换)
 - IOs: 0.15 μW
 - CORE: 23 μW
 - D-PHYS: 9 μW
 - PLLs: 28 μW

目录

REFERENCES.....	9
1. 简介.....	10
2. 特征.....	15
3. 外部引脚	18
3.1. 引脚布置.....	18
3.2. 引脚说明.....	19
4. 封装.....	21
5. 电气特性	22
5.1. 最大绝对额定值.....	22
5.2. 操作条件.....	22
5.3. 直流电气规格	23
5.3.1. 正常 CMOS I/O	23
5.3.2. DSI 差分输入	24
5.3.2.1. 小功率发射机.....	24
5.3.2.2. 高速接收机	24
5.3.2.3. 小功率接收机.....	24
6. 修订记录	25
RESTRICTIONS ON PRODUCT USE.....	26

插图目录

图 1.1 系统应用中的 TC358762XBG -通过 DPI 和 SPI 主机输出	12
图 1.2 系统应用中的 TC358762XBG -仅通过 DBI 主机输出.....	12
图 1.3 系统应用中的 TC358762XBG -通过 DBI 和 DBI-C 主机输出	12
图 1.4 TC358762XBG 功能 I/O 和方框图	14
图 3.1 TC358762XBG 芯片引脚布置 (顶视图).....	18
图 4.1 P-VFBGA64-0505-0.50BZ 封装尺寸	21

表格目录

表 1.1 4 种可能系统配置	10
表 3.1 TC358762XBG 功能信号列表.....	19
表 3.2 TC358762XBG 电源信号列表.....	20
表 3.3 引脚数汇总	20
表 5.1 绝对最大额定值.....	22
表 5.2 操作条件.....	22
表 5.3 直流电气规格 - 正常 CMOS IO.....	23

表 5.4 MIPI DSI 小功率发射机直流特性	24
表 5.5 MIPI DSI 高速接收机直流特性	24
表 5.6 MIPI DSI 小功率接收机直流特性	24
表 6.1 修订记录	25

Not Recommended
for New Design

- HDMI 是 HDMI Licensing, LLC 在美国和/或其他国家的商标或注册商标。
- MIPI 和 SLIMbus 是 MIPI Alliance, Inc 的注册商标。
- VESA、VESA 徽标和 DisplayPort 图标是“视频电子标准协会”的商标。

Not Recommended
for New Design

1 NOTICE OF DISCLAIMER

2 The material contained herein is not a license, either expressly or impliedly, to any IPR owned or controlled
3 by any of the authors or developers of this material or MIPI. The material contained herein is provided on
4 an "AS IS" basis and to the maximum extent permitted by applicable law, this material is provided AS IS
5 AND WITH ALL FAULTS, and the authors and developers of this material and MIPI hereby disclaim all
6 other warranties and conditions, either express, implied or statutory, including, but not limited to, any (if
7 any) implied warranties, duties or conditions of merchantability, of fitness for a particular purpose, of
8 accuracy or completeness of responses, of results, of workmanlike effort, of lack of viruses, and of lack of
9 negligence.

10 All materials contained herein are protected by copyright laws, and may not be reproduced, republished,
11 distributed, transmitted, displayed, broadcast or otherwise exploited in any manner without the express
12 prior written permission of MIPI Alliance. MIPI, MIPI Alliance and the dotted rainbow arch and all related
13 trademarks, tradenames, and other intellectual property are the exclusive property of MIPI Alliance and
14 cannot be used without its express prior written permission.

15 ALSO, THERE IS NO WARRANTY OF CONDITION OF TITLE, QUIET ENJOYMENT, QUIET
16 POSSESSION, CORRESPONDENCE TO DESCRIPTION OR NON-INFRINGEMENT WITH REGARD
17 TO THIS MATERIAL OR THE CONTENTS OF THIS DOCUMENT. IN NO EVENT WILL ANY
18 AUTHOR OR DEVELOPER OF THIS MATERIAL OR THE CONTENTS OF THIS DOCUMENT OR
19 MIPI BE LIABLE TO ANY OTHER PARTY FOR THE COST OF PROCURING SUBSTITUTE
20 GOODS OR SERVICES, LOST PROFITS, LOSS OF USE, LOSS OF DATA, OR ANY INCIDENTAL,
21 CONSEQUENTIAL, DIRECT, INDIRECT, OR SPECIAL DAMAGES WHETHER UNDER
22 CONTRACT, TORT, WARRANTY, OR OTHERWISE, ARISING IN ANY WAY OUT OF THIS OR
23 ANY OTHER AGREEMENT, SPECIFICATION OR DOCUMENT RELATING TO THIS MATERIAL,
24 WHETHER OR NOT SUCH PARTY HAD ADVANCE NOTICE OF THE POSSIBILITY OF SUCH
25 DAMAGES.

26 Without limiting the generality of this Disclaimer stated above, the user of the contents of this Document is
27 further notified that MIPI: (a) does not evaluate, test or verify the accuracy, soundness or credibility of the
28 contents of this Document; (b) does not monitor or enforce compliance with the contents of this Document;
29 and (c) does not certify, test, or in any manner investigate products or services or any claims of compliance
30 with the contents of this Document. The use or implementation of the contents of this Document may
31 involve or require the use of intellectual property rights ("IPR") including (but not limited to) patents,
32 patent applications, or copyrights owned by one or more parties, whether or not Members of MIPI. MIPI
33 does not make any search or investigation for IPR, nor does MIPI require or request the disclosure of any
34 IPR or claims of IPR as respects the contents of this Document or otherwise.

35 Questions pertaining to this document, or the terms or conditions of its provision, should be addressed to:

36 MIPI Alliance, Inc.
37 c/o IEEE-ISTO
38 445 Hoes Lane
39 Piscataway, NJ 08854
40 Attn: Board Secretary

REFERENCES

1. MIPI D-PHY, "MIPI Alliance Specification for D-PHY Version 0.91.00 – r0.01 14-March-2008"
2. MIPI Alliance Standard for DSI version 1.01, Feb 2008
3. MIPI Alliance Standard for DPI version 2.0, Sep, 2005
4. MIPI Alliance Standard for DBI-2 version 2.00, Nov 2005
5. MIPI Alliance Standard for DCS Command version 1.02, Dec 2008

Not Recommended
for New Design

1. 简介

本“功能规格说明书”对解串器芯片 TC358762XBG 的操作情况进行了详细说明。基带处理器通过 DSI 1.01 接口提供串行数据流。TC358762XBG 芯片会将数据流解串到并行数据流内。并行输出总线可以是 DPI 或 DBI 总线。DPI 或 DBI 总线的使用是相互排斥的。

DSI 主机通过 DSI Generic Long Write 数据包控制/配置 TC358762XBG 芯片。主机通过向 TC358762XBG 发送 DSI 数据包来控制（命令）外围显示设备。TC358762XBG 既可通过 DBI 主机、SPI 主机，也可通过 DBI-C 主机接口、I/F、模块，经路由将命令发送给外围设备。TC358762XBG 支持 DCS 和通用命令。通过这些接口输出的命令旨在让外围显示设备进行解读和执行；除本文件明确提到的少数 DCS 命令之外，TC358762XBG 不对其进行解读。

TC358762XBG 支持双向 DSI 连接。主机通过 DSI Generic Read (2 参数) 数据包读取 TC358762XBG 寄存器。通过发出读取命令，主机还能访问连接 TC358762XBG 的外围显示设备状态寄存器。读取数据通过数据通道 0 上的 DSI 反向 Low Power 数据包返回主机。

根据所选择的输出 I/F 端口，可对 TC358762XBG 进行配置，以便与各种外围显示设备一起工作。4 种可能系统配置如表 1.1 所列。

表 1.1 4种可能系统配置

	模式	引脚 MD[1:0]	命令输入 I/F	命令输入格式	视频输入数据 包	命令输出 I/F	视频输出 I/F		
配置 1	DPI	2'b00	I ² C 总线或 DSI 连接	通用命令	(松散)组合像 素流	SPI 主	DPI 主机		
配置 2	CPU	2'b01			DCS 命令	DBI 主机	DBI 主机		
配置 3	DBI-B				DCS Long Write				
配置 4	DBI-B/C	2'b10			DBI-C 主机				

1. 配置 1, 图 1.1:

- DPI 模式：MD[1:0] 引脚设为 2'b00^{注1}。
- DPI 主机 (I/F 模块) 用来输出视频数据。选择 SPI 主机将命令传送到外围设备。外部 I²C 主机通过 I²C 从端口对 TC358762XBG 进行配置。通过写入 TC358762XBG 的 WCMDQUE 或 RCMDQUE (用于写入或读取命令) 寄存器，它还能向外围显示设备发送命令。^{注4}
- 外部 I²C 主机能够启用寄存器位 SLEEP 以将 TC358762XBG 置于睡眠模式。在睡眠模式下，TC358762XBG 关闭其所有内部模块，使耗电量降至最小。
- DSI 连接通过同步脉冲在突发或非突发模式下工作；DSI 主机负责生成所有所需的计时数据包。TC358762XBG 希望 Vsync Start、Vsync End、Hsync Start 和 Hsync End 数据包来自 DSI 主机，以便与 DSI 主机同步运行视频数据。

2. 配置 2, 图 1.2:

- CPU 模式：MD[1:0] 引脚连接至 2'b01^{注2}，预计需要用通用命令。
- 在这种模式下，视频数据和命令都经路由传送到 DBI 主机 I/F。
- 该模式通过 Intel 80xx CPU I/F 支持 LCD 设备驱动程序。命令及其参数的宽度可以为 8 位或 16 位，由寄存器位 APLCNTL[CMD16] 的设置而定。
- 在 16 位命令模式下，命令及其参数预计为对齐 16 位。未用字节应当用“0s”填充。
- 像素流数据包预计有视频数据。

3. 配置 3,图 1.2:

- DBI-B 模式: MD[1:0] 引脚连接至 2'b01^{注2,注3}, 使用 DCS 命令数据包。
- 在这种模式下, 视频数据和命令都经路由传送到 DBI 主机 I/F。
- 在通过 DSI 连接收到 DCS 命令数据包之后, TC358762XBG 切换至该模式。
- 在这种模式下, 预计只有 DCS 命令与外围显示设备进行通信; 命令总线设为 8 位, 独立于寄存器位 APLCNTL[CMD16]。

4. 配置 4,图 1.3:

- DBI-B/C 模式: MD[1:0] 引脚需为 2'b10^{注2}。
- DBI 主机用来输出视频数据; DBI-C 主机选择用来与外围设备进行通信。
- DSI 主机使用 Generic Long Write 数据包配置 TC358762XBG, 并发送 DCS 命令, 与外围设备进行通信。此外, 还可通过显示系统完成 TC358762XBG 初始化。在检测到由外围显示设备的中断, INTX (低态有效) 引脚之后, TC358762XBG 启动 DBI-C 主机读周期, 以便从外围显示设备获取所需配置。
- PWDNX 是低态有效输出信号, 用来关闭提供至显示系统的直流电源, 如图 1.3 所示。在收到来自 DSI 主机的“enter_sleep_mode/exit_sleep_mode”命令时, TC358762XBG 会启用/禁用 PWDNX。在启用 PWDNX 之后, DSI 主机预计会发送 ULPS 信号, 从而将 TC358762XBG 置于睡眠模式。在此期间, TC358762XBG 会切断所有模块电源, 同时保持 DSI Rx 端口运行, 以便于通过检测 DSI 连接上的 ULPS - LP 过渡进行唤醒。
- 外围显示设备也向 TC358762XBG 提供 TE 输入, 与 DCS 命令 set_tear_on/off 一起执行视频线/帧计时同步。
- 如果设置 TC358762XBG DBI 输出时钟比 DSI 连接输入数据传输率更快地获取数据时, DSI 主机能够在连接上突发视频数据可达一个视频帧, 。
- 在 DBI-B/C 模式下, 在 TC358762XBG 开始发送视频数据之前, 在各帧开始时需要以下握手信息:
 - ◇ 在收到 DCS 命令 write_memory_start 之后, TC358762XBG 下拉 INTX 引脚 5 个像素时钟周期, 然后释放, 以指示开始新的帧。
 - ◇ 当外围设备准备好接收新帧数据之后, 它会下拉 INTX 信号 5 个周期。
 - ◇ 在检测到 INTX 下降沿之后, TC358762XBG 开始在 DBI 端口抽取数据。
- 预计该模式下只有 DCS 命令数据包。

注 1: 在 DPI 模式下, 还有其他可能配置, 例如: DSI 数据可能会突发, 双向 DSI 连接启用, 或者可能选用 DBI-C 与外围显示设备进行交互。

注 2: 配置 2、3 和 4 采用 DBI 主机输出视频数据。在本文件中, 如果不会引起任何歧义, 它们可能被称为 DBI 模式。

注 3: CPU 和 DBI-B 模式使用相同引脚。按照 MIPI DBI-B 标准, DBI-B 模式使用 DCS 命令。CPU 模式使用符合 Intel 80xx CPU I/F 规范的通用命令。

注 4: 如果 I²C 主机访问 TC358762XBG, 则 DSI 主机不得向 TC358762XBG 传输任何新的 DSI 数据包, 直至 I²C 访问完成。

TC358762XBG 芯片的输入/输出和方框图如图 1.4 所示。

注：下面四个简图中的 BB 可以是基带或应用处理器。

图 1.1 系统应用中的 TC358762XBG - 通过 DPI 和 SPI 主机输出

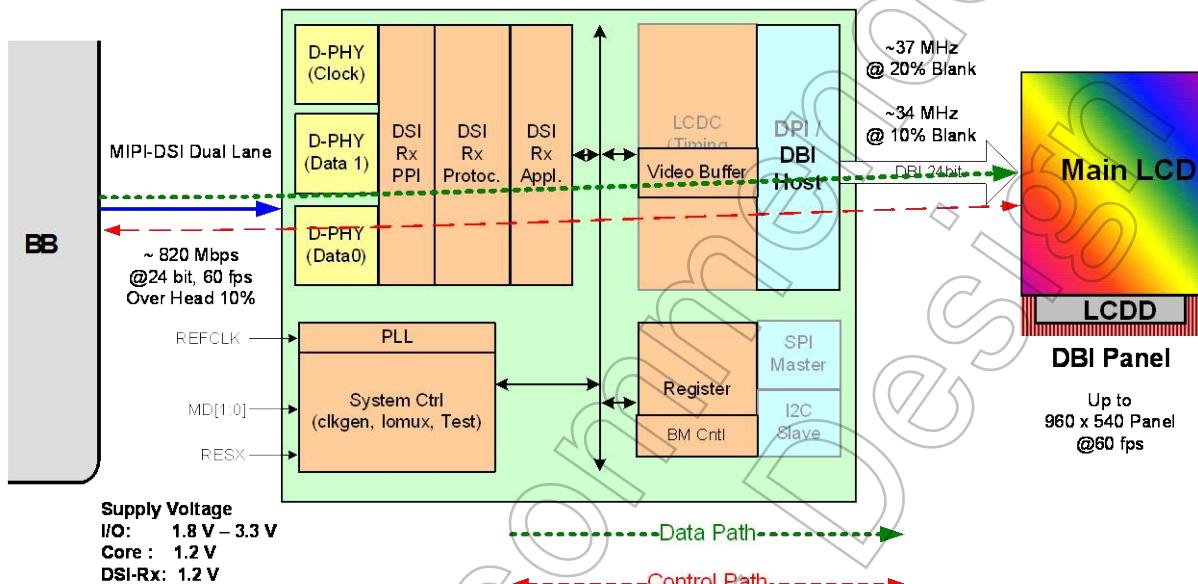


图 1.2 系统应用中的 TC358762XBG - 仅通过 DBI 主机输出

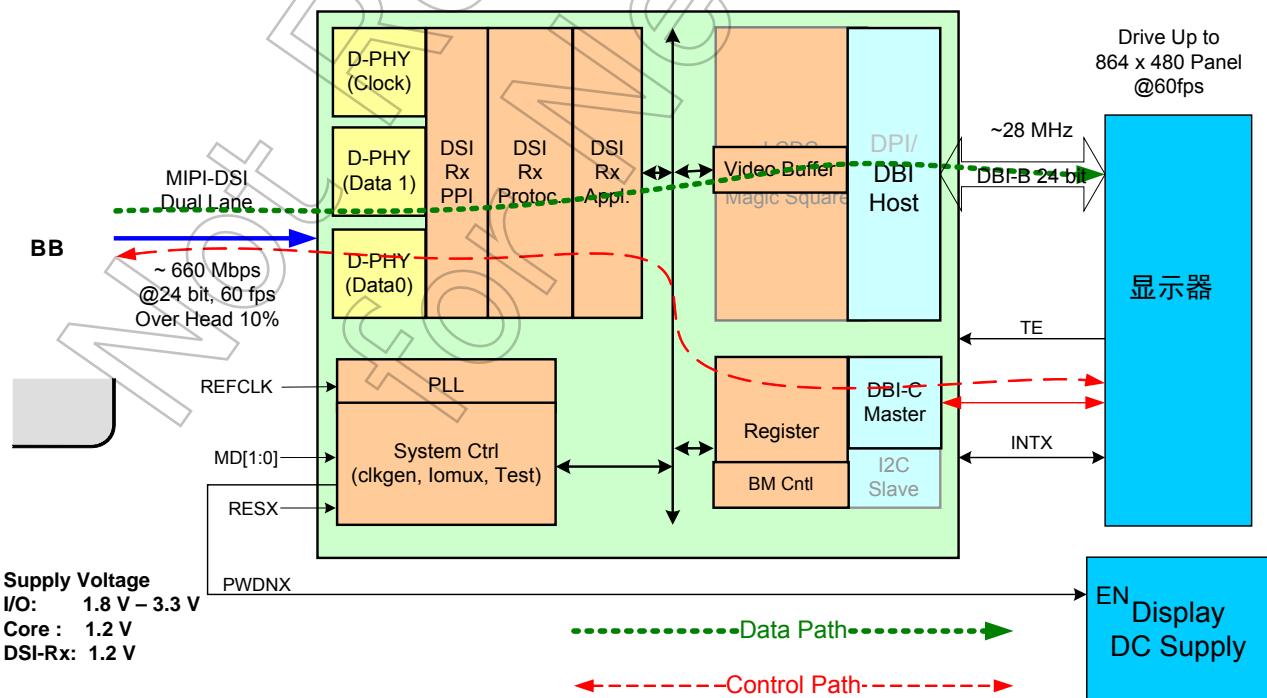


图 1.3 系统应用中的 TC358762XBG - 通过 DBI 和 DBI-C 主机输出

Not Recommended
for New Design

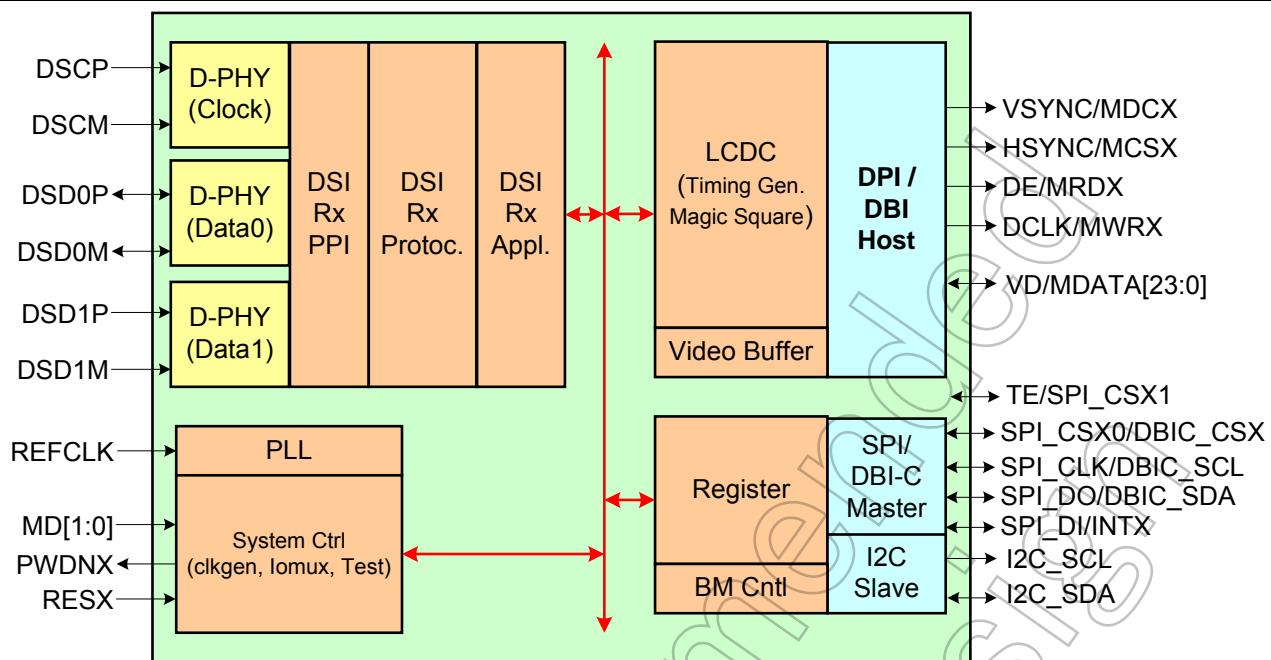


图 1.4 TC358762XBG 功能 I/O 和方框图

2. 特征

- 遵守标准：
 - ✧ MIPI DSI 版本 1.01, 2008.02
 - ✧ MIPI D-PHY 版本 0.9, 2007.10
 - ✧ MIPI DPI 版本 2.0, 2005.09
 - ✧ MIPI DBI-2 版本 2.00, 2005.11
 - ✧ MIPI DCS Command 版本 1.02, 2008.12
- DSI 接收器
 - ✧ 双数据通道 DSI 连接, 双向支持@数据通道 0
 - ✧ 最大速度为 800 Mbps/通道
 - ✧ 视频输入数据格式：RGB-565、RGB-666 和 RGB-888
 - ✧ 视频输入帧率：对于 WXGA (1366 × 768), 高达 60 fps
 - ✧ 支持各种 DSI 数据包类型
 - ✧ 为 DSI 主机/发射机提供路径, 以控制 TC358762XBG 及其附属显示设备
- DPI 主机
 - ✧ 主线速度达 75 MHz 突发速率, 数据传输率达 216 Mbyte/s
 - ✧ 支持以下像素格式：
 - RGB666 18 位/像素
 - RGB666 松散组合 18 位/像素
 - RGB565 16 位/像素
 - RGB565 松散组合 16 位/像素
 - RGB888 24 位/像素
 - 通过采用东芝 Magic Square 算法, RGB666 18 位或 16 位 LCD 面板会产生相当于 1600 万色 RGB888 24 位 LCD 面板的显示效果
 - 可编程输出极性
 - 支持帧尺寸 1366 × 768 @ 60 fps
- DBI 主机
 - ✧ 读取/写入数据/命令来自外部 DBI 从设备
 - ✧ 支持符合 MIPI DBI-B 标准的 DCS 命令
 - ✧ 通过 8 位或 16 位命令, 支持 Intel 80xx CPU I/F
 - ✧ 可编程输出数据格式和总线宽度
 - 8 位总线, RGB 565 (2 个周期/像素)
 - 8 位总线, RGB 666 (3 个周期/像素)
 - 8 位总线, RGB 888 (3 个周期/像素)
 - 9 位总线, RGB 666 (2 个周期/像素)
 - 16 位总线, RGB 565 (1 个周期/像素)
 - 16 位总线, RGB 666 (3 个周期/2 像素) 注 1
 - 16 位总线, RGB 888 (3 个周期/2 像素) 注 1
 - 18 位总线, RGB 666 (1 个周期/像素)
 - 24 位总线, RGB 888 (1 个周期/像素)
 - 支持高达 864x480 @ 60 fps (或 1280×720 @30 fps)

注 1：选用这种格式时，水平图像尺寸必须是 4 的倍数

SPI 主机

- ◊ 4 引脚 SPI 主机 I/F, CSX[1:0], CLK, DI 和 DO
- ◊ 支持两个 SPI 从
- ◊ 数据传输率达 10 Mbps
- ◊ 该端口的主要目的是用来配置 DPI 从显示设备
- ◊ 支持半双工数据传输

• DBI-C 主机

- ◊ 3 引脚 DBI-C 主机 I/F, CSX, SCL 和 SDA
- ◊ 与 SPI I/F 共用引脚, 同时间只有一个有效
- ◊ 数据传输率达 10 Mbps
- ◊ 可编程读取延时

• I²C 兼容接口从端口

- ◊ 数据传输率达 400 kHz
- ◊ 外部 I²C 主机能够通过该端口访问 TC358762XBG 内部寄存器
- ◊ 支持地址自动增量
- ◊ TC358762XBG 从端口地址为 “0001011”
- ◊ I²C 从机周期、DSI 主机不可将任何新的 DSI 数据包传送给 TC358762XBG。

• 1024× 24 双端口视频缓冲器用来缓冲从 DSI 连接收到的视频数据。**• 系统操作**

- ◊ 寄存器通过 Generic Write Long 数据包经 DSI 连接编程。
- ◊ 读取寄存器通过 Generic Read, 2 个参数数据包经 DSI 连接。
- ◊ 写入 WCMQUE 和 RCMDQUE 寄存器能使主机对外围显示设备进行配置和控制
- ◊ DCS 命令经路由传送给外围显示设备进行解读
- ◊ 在收到 set_tear_on 命令之后提供 Tearing Effect Trigger 信息

• 时钟源:

- ◊ 外部基准时钟: 建议 6 - 40 MHz
- ◊ 可编程 PLL 用来调节输出视频时钟:
 - 在 DPI 输出模式下, 通过 DSI 连接突发数据, 将输出时钟调至所需像素时钟频率, 以确保视频不会因视频缓冲器过流/欠流而消失。
 - 在 DBI 输出模式下, 将输出时钟频率调到足够快, 以防视频缓冲器过流。

• 电源

- ◊ MIPI D-PHY: 1.2V
- ◊ I/O: 1.8V – 3.3V (所有 IO 引脚功率电平必须一样)
- ◊ 核心: 1.2V

- 功耗

- ✧ 睡眠状态

- PLL OFF 模式 - 睡眠模式 (DSI-CLK 停止切换)

- IOs: 0.05 μW
 - CORE: 23 μW
 - D-PHYs: 3 mW
 - PLLs: Off (PLL 电源 - 0V)

- PLL ON 模式 - 睡眠模式 (DSI-CLK 调至 ULPS 状态, REFCLK 切换)

- IOs: 0.15 μW
 - CORE: 23 μW
 - D-PHYs: 9 μW
 - PLLs: 28 μW

- ✧ 正常操作

- PLLOFF 模式 (480x864 @60fps, DSI-CLK: 400 MHz - 2 个数据通道)

- 18 mW

- PLLON 模式 (480x864 @60fps, DSI-CLK: 400 MHz, PLLCLK: 50.28MHz, PCLK=PLL/2)

- 19 mW

- 封装

- ✧ BGA 64 引脚

- ✧ 5.0mm × 5.0mm × 1mm

- ✧ 0.5mm 焊球间距

注：注意防静电。本产品防静电能力欠佳。请小心处理。

3. 外部引脚

3.1. 引脚布置

TC358762XBG 信号至外部引脚的映射如下图所示。

A1 DSD0P	A2 RESX	A3 VSSC	A4 DCLK	A5 VD01	A6 VD02	A7 VD04	A8 VD05
B1 DSD0M	B2 PWDNX	B3 VDDC	B4 VSYNC	B5 VD00	B6 VSSO	B7 VDDS	B8 VD06
C1 DSCP	C2 MD0	C3 MD1	C4 HSYNC	C5 VD20	C6 VD03	C7 VD07	C8 VSSC
D1 DSCM	D2 VSSA	D3 VDDS	D4 DE	D5 VD21	D6 VDDS	D7 VD08	D8 VD09
E1 DSD1P	E2 VSSC	E3 SPI_CSX1	E4 VSSO	E5 VD22	E6 VDDC	E7 VD11	E8 VD10
F1 DSD1M	F2 I2C_SCL	F3 SPI_CSX0	F4 SPI_DI	F5 VD23	F6 VD16	F7 VDDS	F8 VSSO
G1 VDDA	G2 I2C_SDA	G3 VDDPL	G4 VSSO	G5 VD19	G6 VSSO	G7 VD14	G8 VD12
H1 VSSPL	H2 REFCLK	H3 SPI_DO	H4 SPI_CLK	H5 VD18	H6 VD17	H7 VD15	H8 VD13

图 3.1 TC358762XBG 芯片引脚布置 (顶视图)

引脚名称缩写:

VSYNC (B4) :	VSYNC/MDCX
HSYNC (C4):	HSYNC/MCSX
DE (D4) :	DE/MRDX
DCLK (A4):	DCLK/MWRX
VDn (n=0 ~ 23) :	VD[23:0]/MDATA[23:0]
SPI_CSX0 (F3):	SPI_CSX0/DBIC_CSX/GPIO3
SPI_CLK (H4):	SPI_CLK/DBIC_SCL/GPIO2
SPI_DO (F3):	SPI_DO/DBIC_SDA/GPIO1
SPI_DI (F4):	SPI_DI/INTX/
SPI_CSX1(E3):	SPI_CSX1/TE/GPIO4

3.2. 引脚说明

下表提供了 TC358762XBG 信号及其功能。

表 3.1 TC358762XBG 功能信号列表

组别	引脚名称	引脚 编号	类型	缓冲器类 型	功能	电源
系统	RESX	A2	I	SCH	系统复位-低态有效	1.8V-3.3V
	REFCLK	H2	I	SCH	6MHz - 40MHz 基准时钟	1.8V-3.3V
	PWDNX	B2	O	N	掉电信号(低态有效) H → L: TC358762XBG 进入“掉电”状态 L → H: TC358762XBG 退出“掉电”状态	1.8V-3.3V
	MD[1:0]	C2 C3	I	N	模式选择 00: DPI 模式 01: CPU 或 DBI-B 模式 10: DBI-B/C 模式 11: 试验模式	1.8V-3.3V
MIPI-DSI	DSCP	C1	I	MIPI-PHY	MIPI-DSI 时钟通道有效	1.2V
	DSCM	D1	I	MIPI-PHY	MIPI-DSI 时钟通道无效	1.2V
	DSD0P	A1	I/O	MIPI-PHY	MIPI-DSI Data 0 通道有效	1.2V
	DSD0M	B1	I/O	MIPI-PHY	MIPI-DSI Data 0 通道无效	1.2V
	DSD1P	E1	I	MIPI-PHY	MIPI-DSI Data 1 通道有效	1.2V
	DSD1M	F1	I	MIPI-PHY	MIPI-DSI Data 1 通道无效	1.2V
DPI/ DBI	VSYNC/ MDCX	B4	O	Nps	DPI i/f: Vsync 信号 DBI i/f: Data/Command (数据/命令) 信号	1.8V-3.3V
	HSYNC/ MCSX	C4	O	Nps	DPI i/f: Hsync 信号 DBI i/f: Chip Select (芯片选择) 信号	1.8V-3.3V
	DE/ MRDX	D4	O	Nps	DPI i/f: Data Enable (数据启用) 信号 DBI i/f: Read Command (读取命令) 信号	1.8V-3.3V
	DCLK/ MWRX	A4	O	Nps	DPI i/f: Clock (时钟) 信号 DBI i/f: Write Command (写入命令) 信号	1.8V-3.3V
	VD[23:0]/ MDATA[23:0]	-	I/O	Nps	VD[23:0] : 24 位视频数据	1.8V-3.3V
SPI/ DBI-C/ Misc.	SPI_CSX0/ DBIC_CSX/ GPIO3	F3	I/O	N	DPI i/f: GPIO3 信号(默认) 或 SPI Chip Select (芯片选择) 信号 DBI i/f: GPIO3 信号 DBI-B/C i/f: DBI-C Chip Select (芯片选择) 信号	1.8V-3.3V
	SPI_CLK/ DBIC_SCL/ GPIO2	H4	I/O	N	DPI i/f: GPIO2 信号(默认) 或 SPI Clock (时钟) 信号 DBI i/f: GPIO2 信号 DBI-B/C i/f: DBI-C Clock (时钟) 信号	1.8V-3.3V

	SPI_DO/ DBI-C_SDA/ GPIO1	H3	I/O	N	DPI i/f: GPIO1 信号(默认) 或 SPI Output Data (输出数据) 信号 DBI i/f: GPIO1 信号 DBI-B/C i/f: DBI-C Data (数据) 信号	1.8V-3.3V
	SPI_DI/ INTX/ GPIO0	F4	I/O	N	DPI i/f: GPIO0 信号(默认) 或 SPI Input Data (输入数据) 信号 DBI i/f: GPIO0 信号 DBI-B/C i/f: INTX 信号	1.8V-3.3V
	SPI_CSX1/ TE/ GPIO4	E3	I/O	N	DPI i/f: GPIO4 信号(默认) 或 SPI_CSX1 信号 DBI i/f: TE 信号 DBI-B/C i/f: TE 信号	1.8V-3.3V
I2C	I2C_SCL	F2	I	S-OD	I2C_SCL 信号	1.8V-3.3V
	I2C_SDA	G2	I/O	S-OD	I2C_SDA 信号 注: 如果不使用 I2C i/f, 则必须在该信号下拉 LOW。	1.8V-3.3V
POWER & GROUND (电源&接地)	见下表					

表 3.2 TC358762XBG 电源信号列表

PWR & GND 引脚	引脚名称	引脚编号	引脚说明	电源电压
电源 接地	VDDC	(2)	内部核心 VDD	1.2V
	VDDS	(4)	IO 电源 VDD	1.8V-3.3V
	VDDPL	(1)	PLL VDD	1.2V
	VDDA	(1)	MIPI-DSI PHY VDD	1.2V
PWR & GND 引脚	VSSA	(1)	MIPI-DSI PHY VSS	
	VSSPL	(1)	PLL VSS	
	VSSC	(3)	核心 VSS	
	VSSO	(5)	IO VSS	

缓冲器类型缩写:

- N: 正常 IO (2mA)
- Nps: 正常 IO, 可编程输出强度 (1/2/3/4 mA)
- S-OD: 伪开漏输出, schmitt 输入
- SCH: 故障安全 schmitt 输入缓冲器
- MIPI-PHY: MIPI 前端模拟 IO
- APAD: 模拟填充

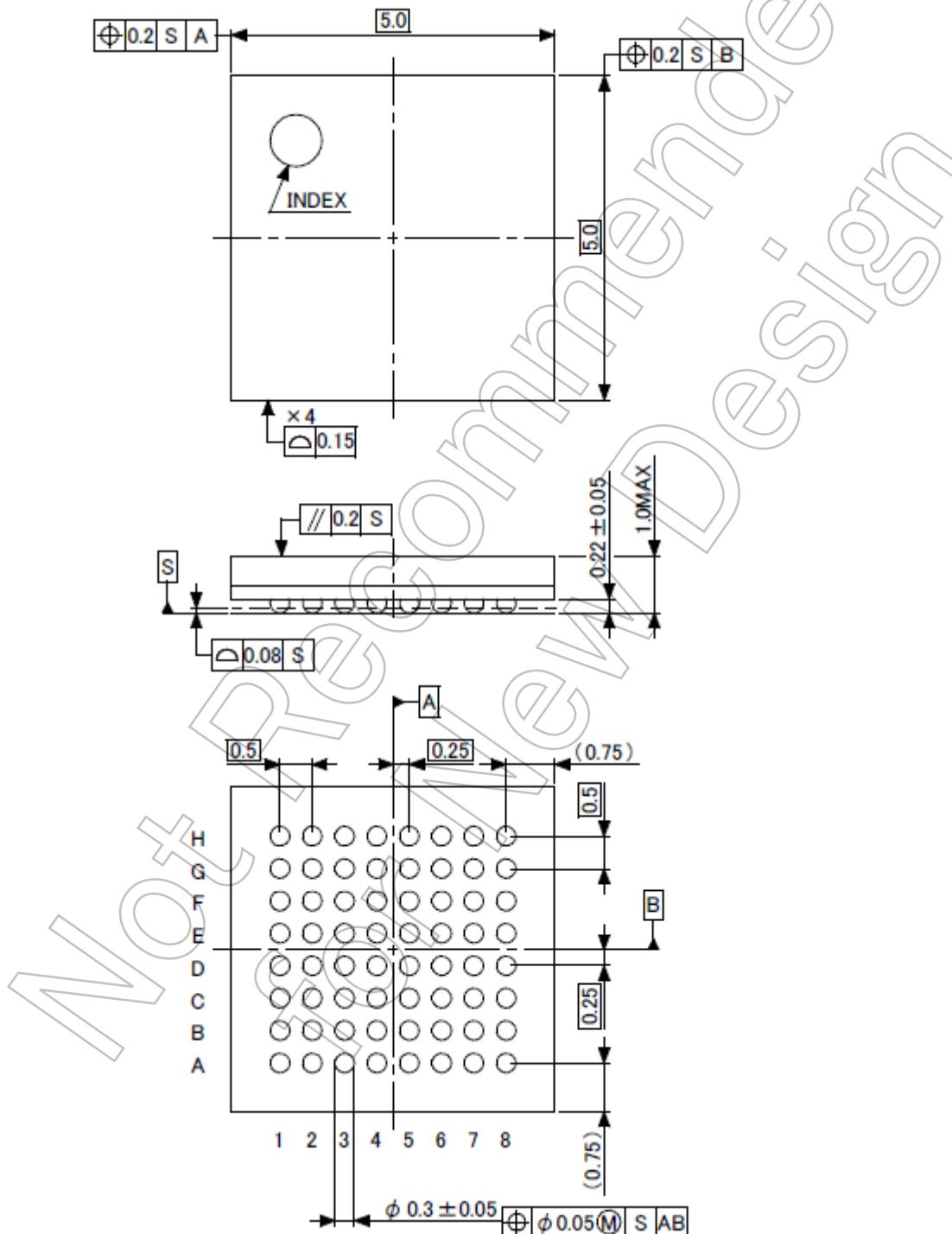
表 3.3 引脚数汇总

组名	引脚数	注释
SYSTEM (系统)	5	
MIPI-DSI	6	
DPI/DBI	28	
SPI/DBI-C/Misc.	5	
I2C	2	
POWER & GROUND (电源&接地)	18	
总引脚数	64	

4. 封装

TC358762XBG 装在 P-VFBGA64-0505-0.50BZ 封装内(5 mm x 5 mm), 0.5mm 焊球间距。详细封装图如下所示。

P-VFBGA64-0505-0.50BZ



重量: 40.9 mg (典型值)

图 4.1 P-VFBGA64-0505-0.50BZ 封装尺寸

5. 电气特性

5.1. 最大绝对额定值

环境工作温度范围: $T_a = -20^{\circ}\text{C} - +85^{\circ}\text{C}$

所有电压数值, 除差分 I/O 总线电压之外, 都与网络接地端子有关。

表 5.1 绝对最大额定值

参数	符号	额定值	单位
电源电压 (1.8V-3.3V - 数字 IO)	VDDS	-0.3 ~ +3.9	V
电源电压 (1.2V - 数字核心)	VDDC	-0.3 ~ +2.0	V
电源电压 (1.2V - MIPI DS1 PHY)	VDDA	-0.3 ~ +2.0	V
电源电压 (1.2V - PLL)	VDDPL	-0.3 ~ +2.0	V
输入电压 (DSI I/O)	V_{IN_DSI}	-0.3 ~ VDDA+0.3	V
输入电压 (数字 IO)	V_{IN_IO}	-0.3 ~ VDDS+0.3	V
结温	T_j	125	$^{\circ}\text{C}$
存放温度	T_{stg}	-40 ~ +125	$^{\circ}\text{C}$

5.2. 操作条件

表 5.2 操作条件

参数	符号	最小值	典型值	最大值	单位
电源电压(1.8V - 数字 IO)	VDDS	1.65	1.8	1.95	V
电源电压(3.3V - 数字 IO)	VDDS	3.0	3.3	3.6	V
电源电压(1.2V - 数字核心)	VDDC	1.1	1.2	1.3	V
电源电压(1.2V - PLL)	VDDPL	1.1	1.2	1.3	V
电源电压(1.2V - MIPI-DSI PHY)	VDDA	1.12	1.2	1.28	V
工作温度 (环境温度, 施加电压)	T_a	-20	-	+85	$^{\circ}\text{C}$

5.3. 直流电气规格

除非另有规定，所有典型值都在正常操作条件下。

5.3.1. 正常 CMOS I/O

表 5.3 直流电气规格 - 正常 CMOS IO

参数 - CMOS I/O	符号	最小值	典型值	最大值	单位
输入电压, 高电平 CMS 输入 <small>注 1</small>	V_{IH}	0.7 VDDS	-	VDDS	V
输入电压, 低电平 CMOS 输入 <small>注 1</small>	V_{IL}	0	-	0.3 VDDS	V
输入电压高电平 CMOS Schmitt 触发器 <small>注 1,2</small>	V_{IHS}	0.7 VDDS	-	VDDS	V
输入电压低电平 CMOS Schmitt 触发器 <small>注 1,2</small>	V_{ILS}	0	-	0.3 VDDS	V
输出电压, 高电平 <small>注 1,2</small>	V_{OH}	0.8 VDDS	-	VDDS	V
输出电压, 低电平 <small>注 1,2</small>	V_{OL}	0	-	0.2 VDDS	V
输入漏电电流, 高电平	$I_{ILH}^{(注 3)}$	-10	-	10	μA
输入漏电电流, 低电平	$I_{ILL}^{(注 4)}$	-10	-	10	μA

注 1: 各个电源在建议操作条件下操作。

注 2: 针对各 IO 缓冲器单独规定电流输出值。输出电压随输出电流值变化。

当表 3.1 类型列所述电流流过相应 I/O 引脚时, 上述 V_{OH} 、 V_{OL} 值都是主要参数。

注 3: “正常”引脚或“上拉 I/O”引脚向 V_{in} (输入电压) 施加 VDDS 电源电压

注 4: “正常”引脚或“上拉 I/O”引脚向 V_{in} (输入电压) 施加 VSS(0V)

5.3.2. DS1 差分输入

5.3.2.1. 小功率发射机

小功率发射机在所有低功率操作模式下用来驱动线路。下面提供了小功率发射机的直流特性。

表 5.4 MIPI DS1 小功率发射机直流特性

参数	符号	最小值	典型值	最大值	单位
Thevenin 输出高电平	V_{OH}	1.1	1.2	1.3	V
Thevenin 输出低电平	V_{OL}	-50	-	50	mV
小功率发射机输出阻抗	Z_{OLP}	110	-	-	Ohm

5.3.2.2. 高速接收机

高速接收机是带有可切换并行输入终端的差分行接收机。在主机高速传输期间，它用来接收数据。下面提供了高速接收机的直流特性。

表 5.5 MIPI DS1 高速接收机直流特性

参数	符号	最小值	典型值	最大值	单位
共模电压高速接收机模式	$V_{CMRX(DC)}$	70	-	330	mV
差分输入高阈值	V_{IDTH}	-	-	70	mV
差分输入低阈值	V_{IDTL}	-70	-	-	mV
单端输入高电压	V_{IHHS}	-	-	460	mV
单端输入低电压	V_{ILHS}	-40	-	-	mV
高速终端启用用单端阈值	$V_{TERM-EN}$	-	-	450	mV
差分输入阻抗	Z_{ID}	80	100	125	Ohm

5.3.2.3. 小功率接收机

小功率接收机用来检测各引脚上的“低功率”状态。在主机低速传输期间，它用来接收数据。下面提供了小功率接收机的直流特性。

表 5.6 MIPI DS1 小功率接收机直流特性

参数	符号	最小值	典型值	最大值	单位
逻辑 1 输入电压	V_{IH}	880	-	-	mV
逻辑 0 输入电压, 不在 ULP 状态	V_{IL}	-	-	550	mV
逻辑 0 输入电压, ULP 状态	$V_{IL-ULPS}$	-	-	300	mV
输入滞后	V_{HYST}	25	-	-	mV

6. 修订记录

表 6.1 修订记录

修订版本	日期	说明
1.411	2014-05-28	最新发布

RESTRICTIONS ON PRODUCT USE

- Toshiba Corporation, and its subsidiaries and affiliates (collectively "TOSHIBA"), reserve the right to make changes to the information in this document, and related hardware, software and systems (collectively "Product") without notice.
- This document and any information herein may not be reproduced without prior written permission from TOSHIBA. Even with TOSHIBA's written permission, reproduction is permissible only if reproduction is without alteration/omission.
- Though TOSHIBA works continually to improve Product's quality and reliability, Product can malfunction or fail. Customers are responsible for complying with safety standards and for providing adequate designs and safeguards for their hardware, software and systems which minimize risk and avoid situations in which a malfunction or failure of Product could cause loss of human life, bodily injury or damage to property, including data loss or corruption. Before customers use the Product, create designs including the Product, or incorporate the Product into their own applications, customers must also refer to and comply with (a) the latest versions of all relevant TOSHIBA information, including without limitation, this document, the specifications, the data sheets and application notes for Product and the precautions and conditions set forth in the "TOSHIBA Semiconductor Reliability Handbook" and (b) the instructions for the application with which the Product will be used with or for. Customers are solely responsible for all aspects of their own product design or applications, including but not limited to (a) determining the appropriateness of the use of this Product in such design or applications; (b) evaluating and determining the applicability of any information contained in this document, or in charts, diagrams, programs, algorithms, sample application circuits, or any other referenced documents; and (c) validating all operating parameters for such designs and applications. **TOSHIBA ASSUMES NO LIABILITY FOR CUSTOMERS' PRODUCT DESIGN OR APPLICATIONS.**
- **PRODUCT IS NEITHER INTENDED NOR WARRANTED FOR USE IN EQUIPMENTS OR SYSTEMS THAT REQUIRE EXTRAORDINARILY HIGH LEVELS OF QUALITY AND/OR RELIABILITY, AND/OR A MALFUNCTION OR FAILURE OF WHICH MAY CAUSE LOSS OF HUMAN LIFE, BODILY INJURY, SERIOUS PROPERTY DAMAGE AND/OR SERIOUS PUBLIC IMPACT ("UNINTENDED USE").** Except for specific applications as expressly stated in this document, Unintended Use includes, without limitation, equipment used in nuclear facilities, equipment used in the aerospace industry, medical equipment, equipment used for automobiles, trains, ships and other transportation, traffic signaling equipment, equipment used to control combustions or explosions, safety devices, elevators and escalators, devices related to electric power, and equipment used in finance-related fields. **IF YOU USE PRODUCT FOR UNINTENDED USE, TOSHIBA ASSUMES NO LIABILITY FOR PRODUCT.** For details, please contact your TOSHIBA sales representative.
- Do not disassemble, analyze, reverse-engineer, alter, modify, translate or copy Product, whether in whole or in part.
- Product shall not be used for or incorporated into any products or systems whose manufacture, use, or sale is prohibited under any applicable laws or regulations.
- The information contained herein is presented only as guidance for Product use. No responsibility is assumed by TOSHIBA for any infringement of patents or any other intellectual property rights of third parties that may result from the use of Product. No license to any intellectual property right is granted by this document, whether express or implied, by estoppel or otherwise.
- **ABSENT A WRITTEN SIGNED AGREEMENT, EXCEPT AS PROVIDED IN THE RELEVANT TERMS AND CONDITIONS OF SALE FOR PRODUCT, AND TO THE MAXIMUM EXTENT ALLOWABLE BY LAW, TOSHIBA (1) ASSUMES NO LIABILITY WHATSOEVER, INCLUDING WITHOUT LIMITATION, INDIRECT, CONSEQUENTIAL, SPECIAL, OR INCIDENTAL DAMAGES OR LOSS, INCLUDING WITHOUT LIMITATION, LOSS OF PROFITS, LOSS OF OPPORTUNITIES, BUSINESS INTERRUPTION AND LOSS OF DATA, AND (2) DISCLAIMS ANY AND ALL EXPRESS OR IMPLIED WARRANTIES AND CONDITIONS RELATED TO SALE, USE OF PRODUCT, OR INFORMATION, INCLUDING WARRANTIES OR CONDITIONS OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE, ACCURACY OF INFORMATION, OR NONINFRINGEMENT.**
- Do not use or otherwise make available Product or related software or technology for any military purposes, including without limitation, for the design, development, use, stockpiling or manufacturing of nuclear, chemical, or biological weapons or missile technology products (mass destruction weapons). Product and related software and technology may be controlled under the applicable export laws and regulations including, without limitation, the Japanese Foreign Exchange and Foreign Trade Law and the U.S. Export Administration Regulations. Export and re-export of Product or related software or technology are strictly prohibited except in compliance with all applicable export laws and regulations.
- Please contact your TOSHIBA sales representative for details as to environmental matters such as the RoHS compatibility of Product. Please use Product in compliance with all applicable laws and regulations that regulate the inclusion or use of controlled substances, including without limitation, the EU RoHS Directive. **TOSHIBA ASSUMES NO LIABILITY FOR DAMAGES OR LOSSES OCCURRING AS A RESULT OF NONCOMPLIANCE WITH APPLICABLE LAWS AND REGULATIONS.**