

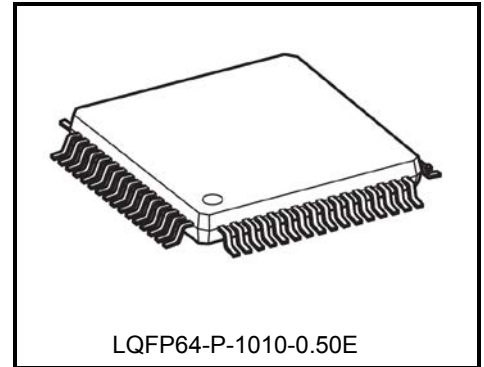
東芝CMOSデジタル集積回路 シリコン モノリシック

# TC90106FG

## コンポーネント入力対応ビデオデコーダ

TC90106FG はビデオセレクタを内蔵したビデオデコーダです。  
3 入力の CVBS と 2 入力の YCbCr(または Y/C)を備え、YCbCr  
は 480i/480p/576i/576p に対応した製品です。

出力は、ITU-R BT.656 または 4:2:2 信号の 8bit シリアル出力  
(SAV/EAV 埋込み)が可能です。



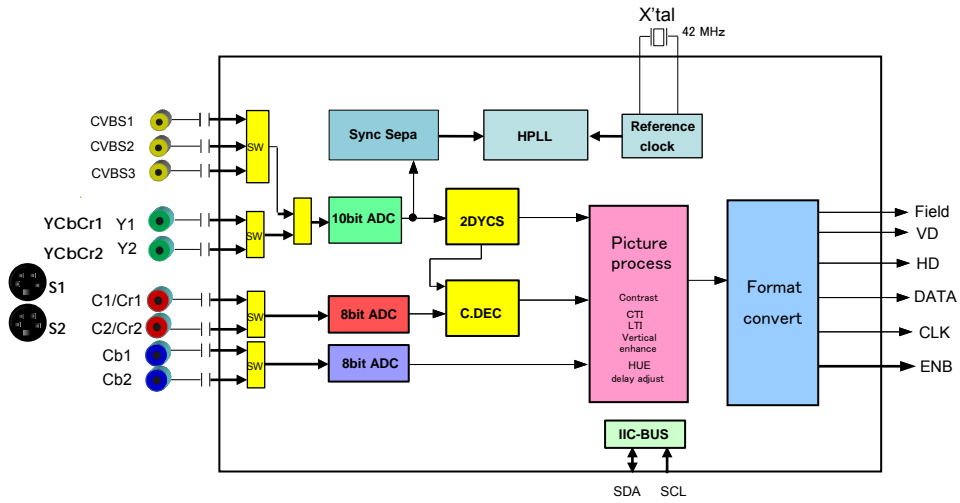
LQFP64-P-1010-0.50E

質量: 0.4 g (標準)

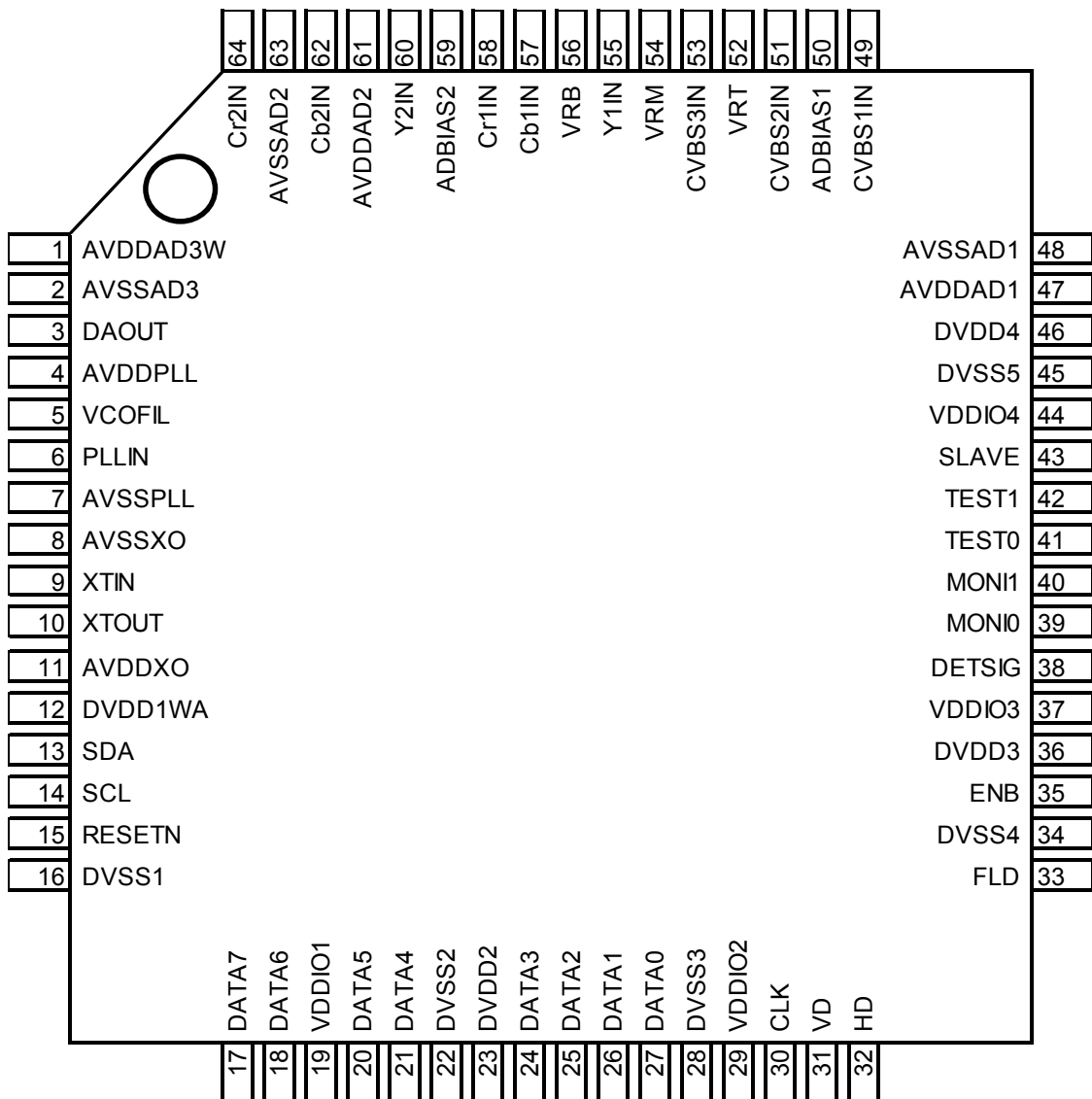
### 1. 特長

- 入力信号フォーマット: コンポジットビデオ (3ch), S-ビデオ (2ch), コンポーネント信号 (2ch)
- 10bit ADC 1ch, 8bit ADC 2ch 内蔵
- 3 Line デジタルコムフィルタ (NTSC/PAL), Band Pass Filter (SECAM)
- フルマルチカラーデコーダ内蔵
- 輝度信号処理 : ブライトネス, コントラスト, シャープネス, ノイズキャンセラ, V-エンハンス, LTI
- 色信号 : TOF, ACC, カラーゲイン, CTI, ノイズキャンセラ, Hue
- D1/D2 (525p/625p) の検出機能
- 無信号時外部への High/Low 出力 (端子 DETSIG)
- 無信号時の自動 MUTE 機能
- 8bit ITU-R BT.656 / 8bit 4:2:2 シリアル+同期信号埋め込み出力または外部 SYNC 出力
- I<sup>2</sup>C バスコントロール
- 動作温度: -40°C ~ +85°C
- Package: LQFP64-P-1010-0.50E (0.5 mm pitch)
- Power supply: 3.3 V, 2.5 V, 1.5 V

2. ブロック図



3. 端子配置図



## 4. 端子説明

| 端子番号 | 端子名称     | 端子機能                        | 端子仕様   | 耐圧仕様<br>[V]<br>(標準耐圧) | 未使用時の処理<br>-:常時使用 |
|------|----------|-----------------------------|--------|-----------------------|-------------------|
| 1    | AVDDAD3W | ADC アナログ電源(2.5 V)           | VDD    | 2.5                   | -                 |
| 2    | AVSSAD3  | ADC アナログ GND                | GND    | 0                     | -                 |
| 3    | DAOUT    | DAC 出力端子                    | OUT    | 2.5                   | -                 |
| 4    | AVDDPLL  | DAC/PLL 電源                  | VDD    | 2.5                   | -                 |
| 5    | VCOFIL   | VCO Filter 端子               | OUT    | 2.5                   | -                 |
| 6    | PLLIN    | PLL 入力端子                    | IN     | 2.5                   | -                 |
| 7    | AVSSPLL  | DAC/PLL GND                 | GND    | 0                     | -                 |
| 8    | AVSSXO   | X'tal GND                   | GND    | 0                     | -                 |
| 9    | XTIN     | X'tal 入力端子                  | IN     | 2.5                   | -                 |
| 10   | XTOUT    | X'tal 出力端子                  | OUT    | 2.5                   | -                 |
| 11   | AVDDXO   | X'tal 電源                    | VDD    | 2.5                   | -                 |
| 12   | DVDD1WA  | ロジック電源(1.5 V)               | VDD    | 1.5                   | -                 |
| 13   | SDA      | I <sup>2</sup> C-BUS SDA 端子 | IN/OUT | 5.0                   | -                 |
| 14   | SCL      | I <sup>2</sup> C-BUS SCL 端子 | IN     | 5.0                   | -                 |
| 15   | RESETN   | リセット端子                      | IN     | 3.3                   | -                 |
| 16   | DVSS1    | デジタル GND                    | GND    | 0                     | -                 |
| 17   | DATA7    | データ 7 信号出力                  | OUT    | 3.3                   | Open              |
| 18   | DATA6    | データ 6 信号出力                  | OUT    | 3.3                   | Open              |
| 19   | VDDIO1   | I/O 電源(3.3 V)               | VDD    | 3.3                   | -                 |
| 20   | DATA5    | データ 5 信号出力                  | OUT    | 3.3                   | Open              |
| 21   | DATA4    | データ 4 信号出力                  | OUT    | 3.3                   | Open              |
| 22   | DVSS2    | デジタル GND                    | GND    | 0                     | -                 |
| 23   | DVDD2    | ロジック電源(1.5 V)               | VDD    | 1.5                   | -                 |
| 24   | DATA3    | データ 3 信号出力                  | OUT    | 3.3                   | Open              |
| 25   | DATA2    | データ 2 信号出力                  | OUT    | 3.3                   | Open              |
| 26   | DATA1    | データ 1 信号出力                  | OUT    | 3.3                   | Open              |
| 27   | DATA0    | データ 0 信号出力                  | OUT    | 3.3                   | Open              |
| 28   | DVSS3    | デジタル GND                    | GND    | 0                     | -                 |
| 29   | VDDIO2   | I/O 電源(3.3 V)               | VDD    | 3.3                   | -                 |
| 30   | CLK      | クロック信号出力                    | OUT    | 3.3                   | -                 |

| 端子番号 | 端子名称    | 端子機能                       | 端子仕様 | 耐圧仕様<br>[V]<br>(標準耐圧) | 未使用時の処理<br>--: 常時使用   |
|------|---------|----------------------------|------|-----------------------|-----------------------|
| 31   | VD      | VD 信号出力                    | OUT  | 3.3                   | Open                  |
| 32   | HD      | HD 信号出力                    | OUT  | 3.3                   | Open                  |
| 33   | FLD     | フィールド信号出力                  | OUT  | 3.3                   | Open                  |
| 34   | DVSS4   | デジタル GND                   | GND  | 0                     | —                     |
| 35   | ENB     | イネーブル出力端子<br>(HD 信号と同位相)   | OUT  | 3.3                   | Open                  |
| 36   | DVDD3   | ロジック電源 (1.5 V)             | VDD  | 1.5                   | —                     |
| 37   | VDDIO3  | I/O 電源 (3.3 V)             | VDD  | 3.3                   | —                     |
| 38   | DETSIG  | 無信号判別出力<br>L: 信号無し、H: 信号有り | OUT  | 3.3                   | Open                  |
| 39   | MONI0   | Monitor 出力 0               | OUT  | 3.3                   | Open                  |
| 40   | MONI1   | Monitor 出力 1               | OUT  | 3.3                   | Open                  |
| 41   | TEST0   | GND へ接続 (テスト用)             | IN   | 3.3                   | —                     |
| 42   | TEST1   | GND へ接続 (テスト用)             | IN   | 3.3                   | —                     |
| 43   | SLAVE   | スレーブアドレス選択                 | IN   | 3.3                   | —                     |
| 44   | VDDIO4  | I/O 電源 (3.3 V)             | VDD  | 3.3                   | —                     |
| 45   | DVSS5   | デジタル GND                   | GND  | 0                     | —                     |
| 46   | DVDD4   | ロジック電源 (1.5 V)             | VDD  | 1.5                   | —                     |
| 47   | AVDDAD1 | ADC アナログ電源 (2.5 V)         | VDD  | 2.5                   | —                     |
| 48   | AVSSAD1 | ADC アナログ GND               | GND  | 0                     | —                     |
| 49   | CVBS1IN | CVBS 入力1                   | IN   | 2.5                   | 0.1 $\mu$ F で GND へ接続 |
| 50   | ADBIAS1 | ADC バイアス (10bit ADC 用)     | BIAS | 2.5                   | —                     |
| 51   | CVBS2IN | CVBS 入力2                   | IN   | 2.5                   | 0.1 $\mu$ F で GND へ接続 |
| 52   | VRT     | ADC 上限基準バイアス               | BIAS | 2.5                   | —                     |
| 53   | CVBS3IN | CVBS 入力3                   | IN   | 2.5                   | 0.1 $\mu$ F で GND へ接続 |
| 54   | VRM     | ADC 中点基準バイアス               | BIAS | 2.5                   | —                     |
| 55   | Y1IN    | Y 入力1                      | IN   | 2.5                   | 0.1 $\mu$ F で GND へ接続 |
| 56   | VRB     | ADC 下限基準バイアス               | BIAS | 2.5                   | —                     |
| 57   | Cb1IN   | Cb 入力 1                    | IN   | 2.5                   | 0.1 $\mu$ F で GND へ接続 |
| 58   | Cr1IN   | Cr 入力 1                    | IN   | 2.5                   | 0.1 $\mu$ F で GND へ接続 |
| 59   | ADBIAS2 | ADC バイアス (8bit ADC 用)      | BIAS | 2.5                   | —                     |
| 60   | Y2IN    | Y 入力2                      | IN   | 2.5                   | 0.1 $\mu$ F で GND へ接続 |
| 61   | AVDDAD2 | ADC アナログ電源 (2.5 V)         | VDD  | 2.5                   | —                     |
| 62   | Cb2IN   | Cb 入力2                     | IN   | 2.5                   | 0.1 $\mu$ F で GND へ接続 |
| 63   | AVSSAD2 | ADC アナログ GND               | GND  | 0                     | —                     |
| 64   | Cr2IN   | Cr 入力2                     | IN   | 2.5                   | 0.1 $\mu$ F で GND へ接続 |

## 5. 機能説明

### 5.1 製品概要

TC90106FG は、コンポジットビデオ信号、Y/C信号(S端子信号)、コンポーネント信号(D1/D2)に対応しています。コンポジットビデオ信号は3系統の入力から1系統を選択し、マルチ方式対応の3ラインYC分離(2DYCS)と色復調回路で処理されITU-R BT.656 および HD, VD, Field で出力されます。コンポーネント信号は 480i/480p/576i/576p に対応しており、2系統の入力から1系統を選択し、ITU-R BT.656 または 54MHz 8bit (EAV/SAV 埋込み)および HD, VD, Field で出力されます。設定でこれらの入力の1系統を選択して出力することができます。また、各種画質改善機能を内蔵しています。

### 5.2 入力部

#### 5.2.1 主要な入力信号のフォーマット/ 内部処理/

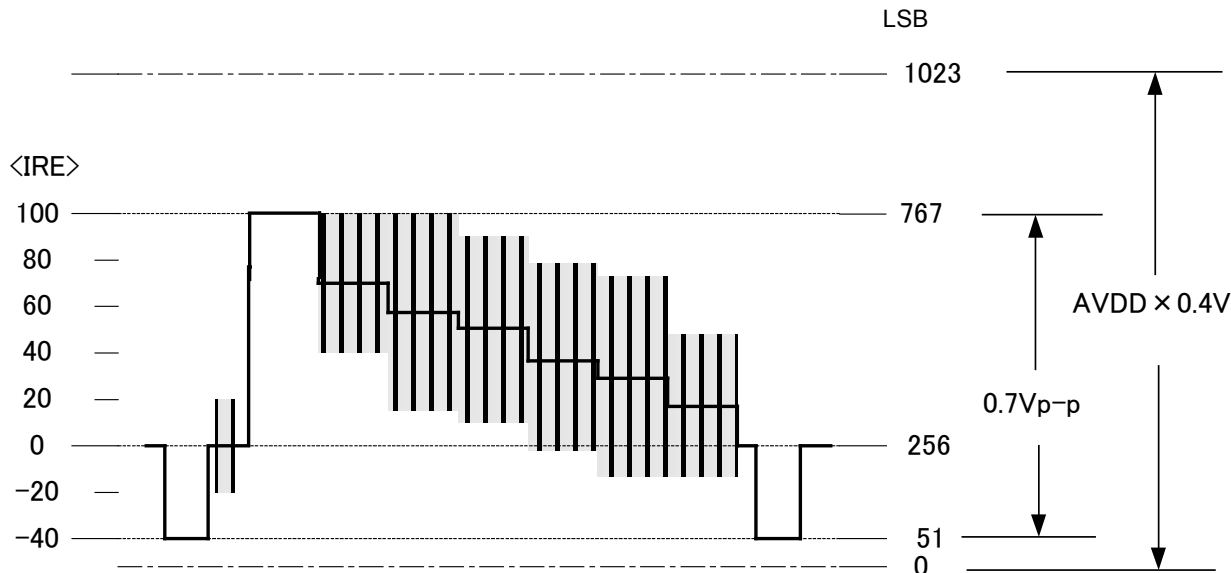
TC90106FG で扱う主なアナログ映像信号のフォーマットを示します。  
ADC のサンプリングレートは 27MHz で、内部映像処理は 4:2:2 フォーマットで行います

| 入力信号     |      |              | 内部処理         |                         |                |       |
|----------|------|--------------|--------------|-------------------------|----------------|-------|
| 入力フォーマット |      | f H [kHz]    | fV [Hz]      | サンプリング<br>クロック<br>[MHz] | 内部処理<br>フォーマット |       |
| CVBS     | NTSC | 15.75/15.734 | 60/59.94     | 27                      | 4:2:2          |       |
|          | PAL  | 15.625       | 50           | 27                      | 4:2:2          |       |
| Y/C      | NTSC | 15.75/15.734 | 60/59.94     | 27                      | 4:2:2          |       |
|          | PAL  | 15.625       | 50           | 27                      | 4:2:2          |       |
| YCbCr    | D1   | 525i         | 15.75/15.734 | 60                      | 27             | 4:2:2 |
|          |      | 625i         | 15.625       | 50                      | 27             | 4:2:2 |
|          | D2   | 525p         | 31.5/31.469  | 60                      | 27             | 4:2:2 |
|          |      | 625p         | 31.25        | 50                      | 27             | 4:2:2 |

5.2.2 アナログ入力信号標準入力レベル

内蔵 ADC の入力ダイナミックレンジは、 $AVDD \times 0.4$  で設計されてます。(AVDD = Typ.: 2.5V)  
 推奨標準入力振幅は NTSC, PAL および Y 信号(480i/p, 576i/p)使用時に 140IRE 入力で 0.7 V<sub>p-p</sub> です。

1) コンポジットビデオ信号 / Y信号



輝度信号Y (10bit ADC) は、NTSC 使用時に 0.7 V<sub>p-p</sub>(140IRE 相当)で入力する必要があります。Y/C 入力時のC入力は 2)図のとおり C-AD へ 0.2 V<sub>p-p</sub>(40IRE 相当)で入力します。(NTSC: 140IRE: 0.7 V<sub>p-p</sub> 換算: VDD = 2.5 V 時)  
 CbCr (8bit AD)入力レベルは 3) 図のように100%入力力で 0.7 V<sub>p-p</sub> 入力にしてください。  
 (上記波形図は 75% カラーバーです)

入出力レベル表

| 入力端子 | 入力レベル: V <sub>p-p</sub> (※1)                  | 出力レベル: LSB(※2)   | 備考         |
|------|---|------------------|------------|
| CVBS | 0.7 V <sub>p-p</sub> (500 mV <sub>p-p</sub> ) | 16-235 (8bit 換算) | ITUR-BT656 |
| Y    | 0.7 V <sub>p-p</sub> (500 mV <sub>p-p</sub> ) | 16-235 (8bit 換算) | ITUR-BT656 |
| C    | 0.2 V <sub>p-p</sub> (ノースト)                   | 31-225 (8bit 換算) | ITUR-BT656 |
| Cb   | 0.7 V <sub>p-p</sub>                          | 31-225 (8bit 換算) | ITUR-BT656 |
| Cr   | 0.7 V <sub>p-p</sub>                          | 31-225 (8bit 換算) | ITUR-BT656 |

※1 入力レベル: CVBSとY入力レベルは、NTSC 時の 100% 入力レベル(140IRE)です。

(カッコ内はベデスタルから白 100% までのレベルです)

C(クロマ)入力レベルは、NTSC 時のノーストレベルです。

CbCr 入力レベルは、カラー100% 入力時のレベルです。

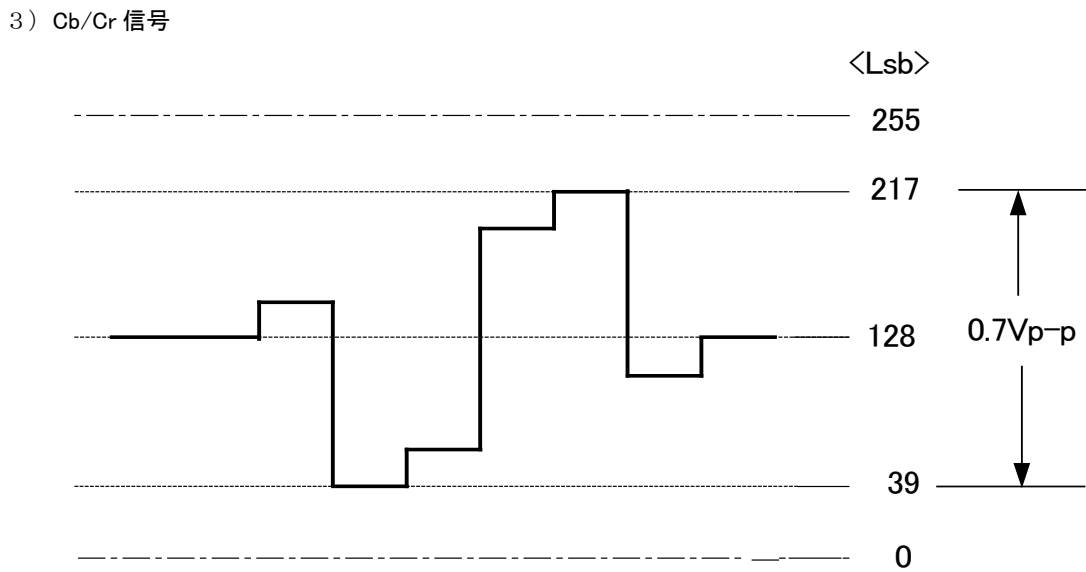
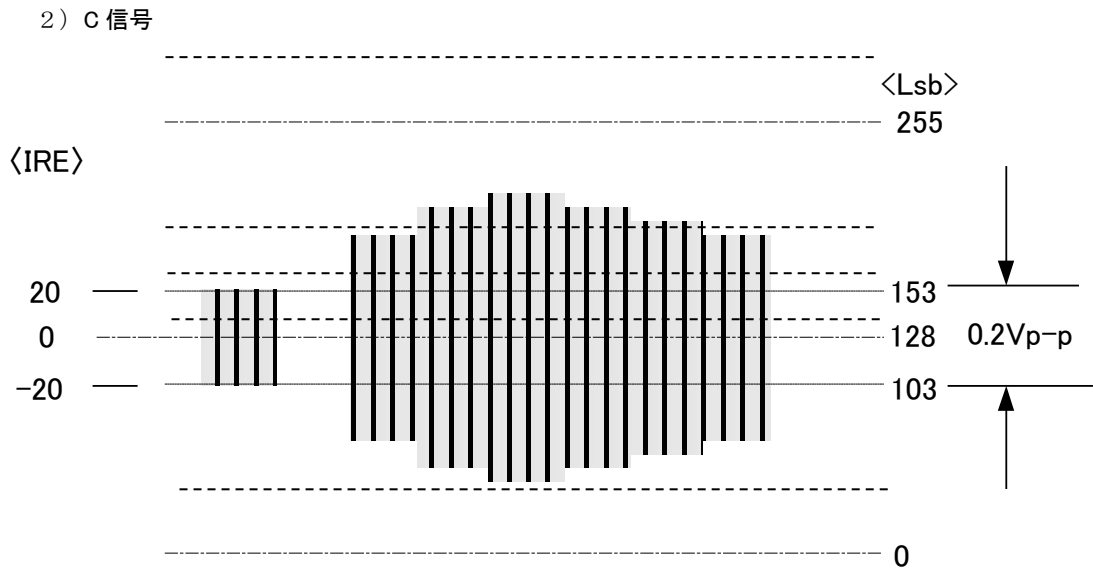
※2 出力レベル: CVBSとY出力レベルは、NTSC 時の 100% 出力レベルです。

(出力レベルは、ベデスタルから白 100% までのレベルとなります。)

C 出力レベルは、カラー100% 入力時の CbCr 出力レベルです。

CbCr 出力レベルは、カラー100% 入力時の CbCr 出力レベルです。

(注) 上記出力レベルは、コントラストやゲイン、AGC などの画質調整を可変させるとレベル変動致します。  
 最大レベルを示すものではありません。



**5.3 出力部**

**5.3.1 H/V 同期処理と出力フォーマット**

水平／垂直同期分離処理と同期再生処理を行い HD(水平同期信号)、VD(垂直同期信号)の再生信号を出力します。出力パルスの位相／幅は 656 フォーマットに対応した「656 準拠モード」と、入力信号の同期信号とほぼ同位相と幅で出力する「同期スルーモード」の2つのモードをもっています。  
 また 656 フォーマット準拠では 656-3 と 656-4 の選択が可能です。

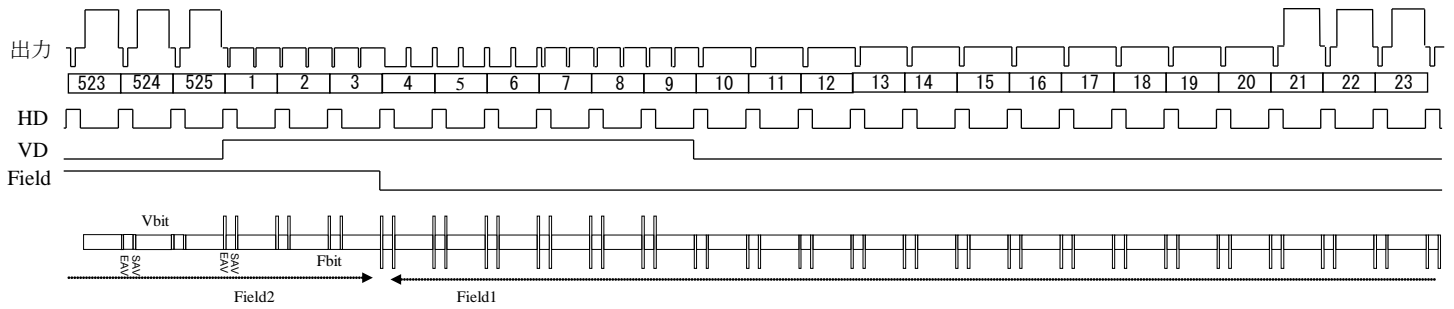
656 モードの設定

| NTSC (CVBS) | Vbit:1                     | Vbit:0                     | Fbit:1            | Fbit:0        |
|-------------|----------------------------|----------------------------|-------------------|---------------|
| 656-3       | 9 ライン SAV                  |                            | 3 ライン SAV         |               |
|             |                            | 9 ライン EAV<br>263 ライン SAV   |                   | 3 ライン EAV     |
|             | 263 ライン EAV<br>272 ライン SAV |                            |                   | 265 ライン SAV   |
|             |                            | 272 ライン EAV<br>525 ライン SAV | 265 ライン EAV       |               |
|             | 525 ライン EAV                |                            | 528 ライン(3)ライン SAV | 528(3)ライン EAV |
| 656-4       | 19 ライン SAV                 |                            | 3 ライン SAV         |               |
|             |                            | 19 ライン EAV<br>263 ライン SAV  |                   | 3 ライン EAV     |
|             | 263 ライン EAV<br>282 ライン SAV |                            |                   | 265 ライン SAV   |
|             |                            | 282 ライン EAV<br>525 ライン SAV | 265 ライン EAV       |               |
|             | 525 ライン EAV                |                            | 528(3)ライン SAV     | 528 ライン EAV   |

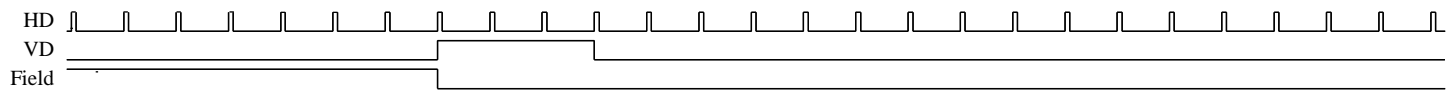
## 5.3.2 480i/60Hz 入力時の 656 出力のタイミング

NTSC (525 line/60 Hz) first Field (odd)

(25h\_D6:0, 29h\_D4:0) 時

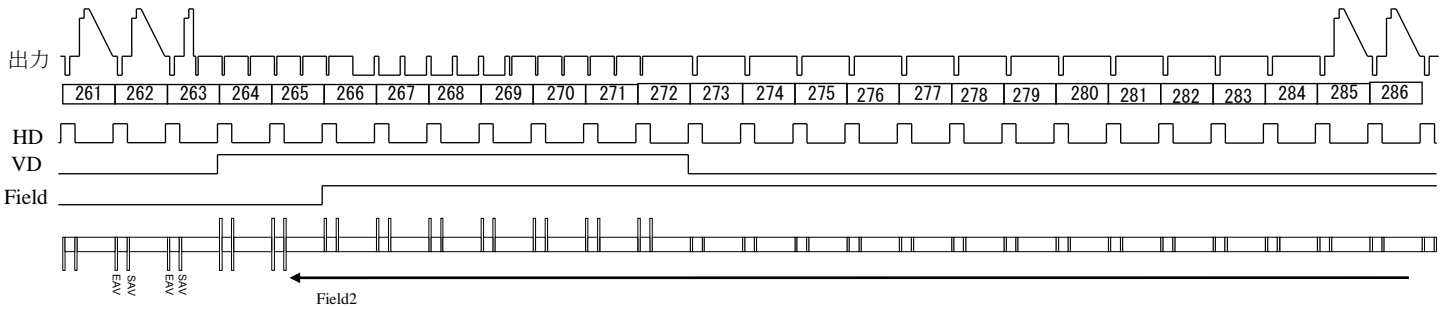


(25h\_D6:1, 29h\_D4:1) 時

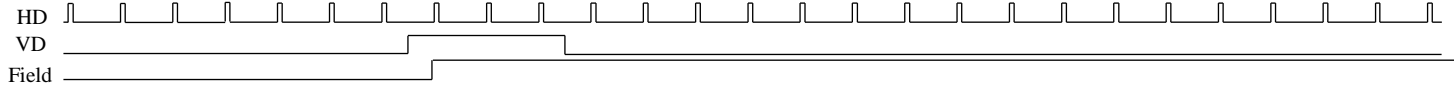


NTSC (525 line/60 Hz) second Field (even)

(25h\_D6:0, 29h\_D4:0) 時



(25h\_D6:1, 29h\_D4:1) 時



## 5.3.3 出力フォーマット

CVBS、S、YCbCr(D1)入力時は、ITU-R BT.656 (27MHz\_8bit\_EAV&SAV)フォーマットで出力します。  
YCbCr(525p/625p)入力時は、クロックレート=54MHz 8 bit シリアルで出力します。

| 出力信号           | Bit<br>(端子)            | データレート      |       | 内容・その他                  |
|----------------|------------------------|-------------|-------|-------------------------|
|                |                        | 525i/625i   | 27MHz |                         |
| YCbCr<br>[7-0] | 8<br>(Pin17~<br>Pin27) | 525i/625i   | 27MHz | ITU-R BT.656            |
|                |                        | 525p/625p   | 54MHz | シリアル出力<br>(SAV/EAV 埋込み) |
| Field          | 1<br>(Pin33)           | -           |       | -                       |
| CLK            | 1<br>(Pin30)           | 27MHz/54MHz |       | -                       |
| HD             | 1<br>(Pin32)           | fH          |       | 水平同期再生出力                |
| VD             | 1<br>(Pin31)           | fV          |       | 垂直同期再生出力                |

出力信号の Y ペDESTALレベルと CbCr センター電位は以下になります。

Y信号のペDESTALレベル = 16 LSB  
CbCr 信号のセンター電位 = 128 LSB

Y信号のペDESTAL以下の信号処理は、CLP(Bank 0, Sub address 29h)で設定が可能です。

CLP = 1 : 16LSB (ペDESTAL)以下の信号は 16LSB に固定  
CLP = 0 : 16LSB (ペDESTAL)以下の信号をそのまま出力

## 6. 絶対最大定格

絶対最大定格は瞬時たりとも超えてはならない規格です。絶対最大定格を超えるとICの破壊や劣化、損傷の原因となり、IC以外にも破壊や劣化、損傷を与える恐れがあります。いかなる動作条件においても、必ず絶対最大定格を超えないように応用機器の設計を行っていただくようお願い致します。

| 項目                     | 記号                  | 定格               | 単位 |
|------------------------|---------------------|------------------|----|
| 電源電圧 1 (1.5V 系)        | VDD1                | -0.3 ~ VSS + 2.0 | V  |
| 電源電圧 2 (2.5V 系)        | VDD2                | -0.3 ~ VSS + 3.5 | V  |
| 電源電圧 3 (3.3V 系)        | VDD3                | -0.3 ~ VSS + 3.9 | V  |
| 入力電圧 (2.5V 系)          | VIN2                | -0.3 ~ VDD + 0.3 | V  |
| 入力電圧 (3.3V 系)          | VIN3                | -0.3 ~ VDD + 0.3 | V  |
| 入力電圧 (3.3V 系 5V 耐圧)    | VIN4 (注 1)          | -0.3 ~ VSS + 5.5 | V  |
| 電源端子間電位差 (1.5V 系電源端子間) | $\Delta$ VDG1 (注 2) | 0.3              | V  |
| 電源端子間電位差 (2.5V 系電源端子間) | $\Delta$ VDG2 (注 3) | 0.3              | V  |
| 電源端子間電位差 (3.3V 系電源端子間) | $\Delta$ VDG3 (注 4) | 0.3              | V  |
| 許容損失                   | PD (注 5)            | 1667             | mW |
| 保存温度                   | Tstg                | -40 ~ 125        | °C |

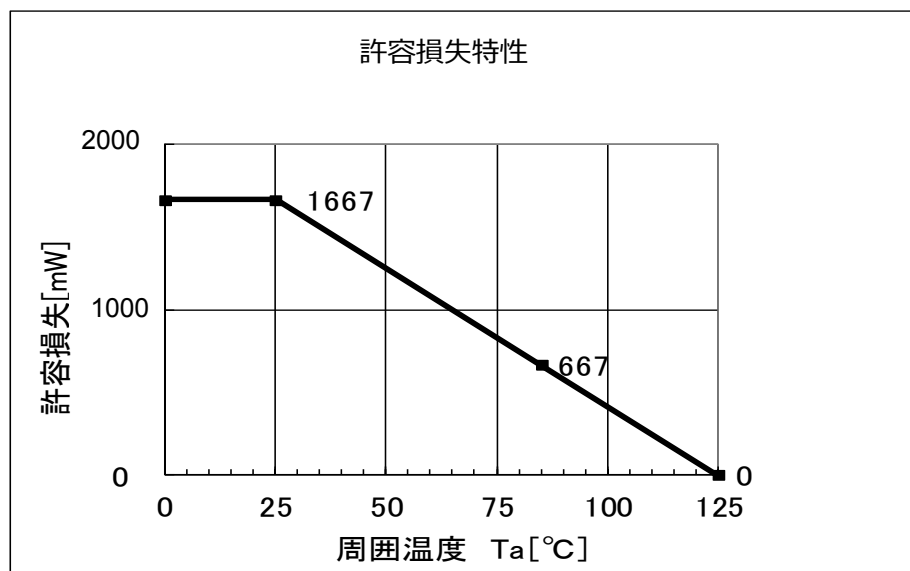
(注 1) SDA、SCL の端子耐圧は 5 V です。

(注 2) 1.5V の各電圧系の VDD 端子に同じ電圧を接続し供給した状態で、各電圧系の VDD 端子間の電位差はそれぞれ定格を超えないようにご使用ください。この時、全 VSS 端子間の最大電位差は 0.01 V 以内としてください。

(注 3) 2.5V の各電圧系の VDD 端子に同じ電圧を接続し供給した状態で、各電圧系の VDD 端子間の電位差はそれぞれ定格を超えないようにご使用ください。この時、全 VSS 端子間の最大電位差は 0.01 V 以内としてください。

(注 4) 3.3V の各電圧系の VDD 端子に同じ電圧を接続し供給した状態で、各電圧系の VDD 端子間の電位差はそれぞれ定格を超えないようにご使用ください。この時、全 VSS 端子間の最大電位差は 0.01 V 以内としてください。

(注 5)  $T_a = 25^\circ\text{C}$  以上で使用する場合は、 $1^\circ\text{C}$ につき 16.67 mW を減じて考えてください。



## 7. 動作条件

本 IC は、電源電圧範囲 (1.5V 系 1.40 V~1.60 V、2.5V 系 2.3 V~2.7 V、3.3V 系 3.0 V~3.6 V) を外れた場合の動作は保証出来ませんので、ご使用に際しては、記載された動作条件の範囲内でのご使用をお願い致します。

いったん、動作条件の範囲を外れてから範囲内に戻った場合、外れる前の状態とは異なりますので、一旦電源を立ち下げ、新たに立ち上げる必要があります。

| 項目       | 該当端子           | 記号               | 最小  | 標準  | 最大  | 単位 |
|----------|----------------|------------------|-----|-----|-----|----|
| デジタル電源電圧 | 12, 23, 36, 46 | VDD-D            | 1.4 | 1.5 | 1.6 | V  |
| I/O 電源電圧 | 19, 29, 37, 44 | VDD-IO           | 3.0 | 3.3 | 3.6 | V  |
| XO 電源電圧  | 11             | VDDXO            | 2.3 | 2.5 | 2.7 | V  |
| PLL 電源電圧 | 4              | VDDPLL           | 2.3 | 2.5 | 2.7 | V  |
| アナログ電源電圧 | 1, 47, 61      | VDDDA, VDDAD     | 2.3 | 2.5 | 2.7 | V  |
| 動作温度     | -              | T <sub>opr</sub> | -40 | -   | 85  | °C |

## 8. 電気特性

## 8.1 DC特性

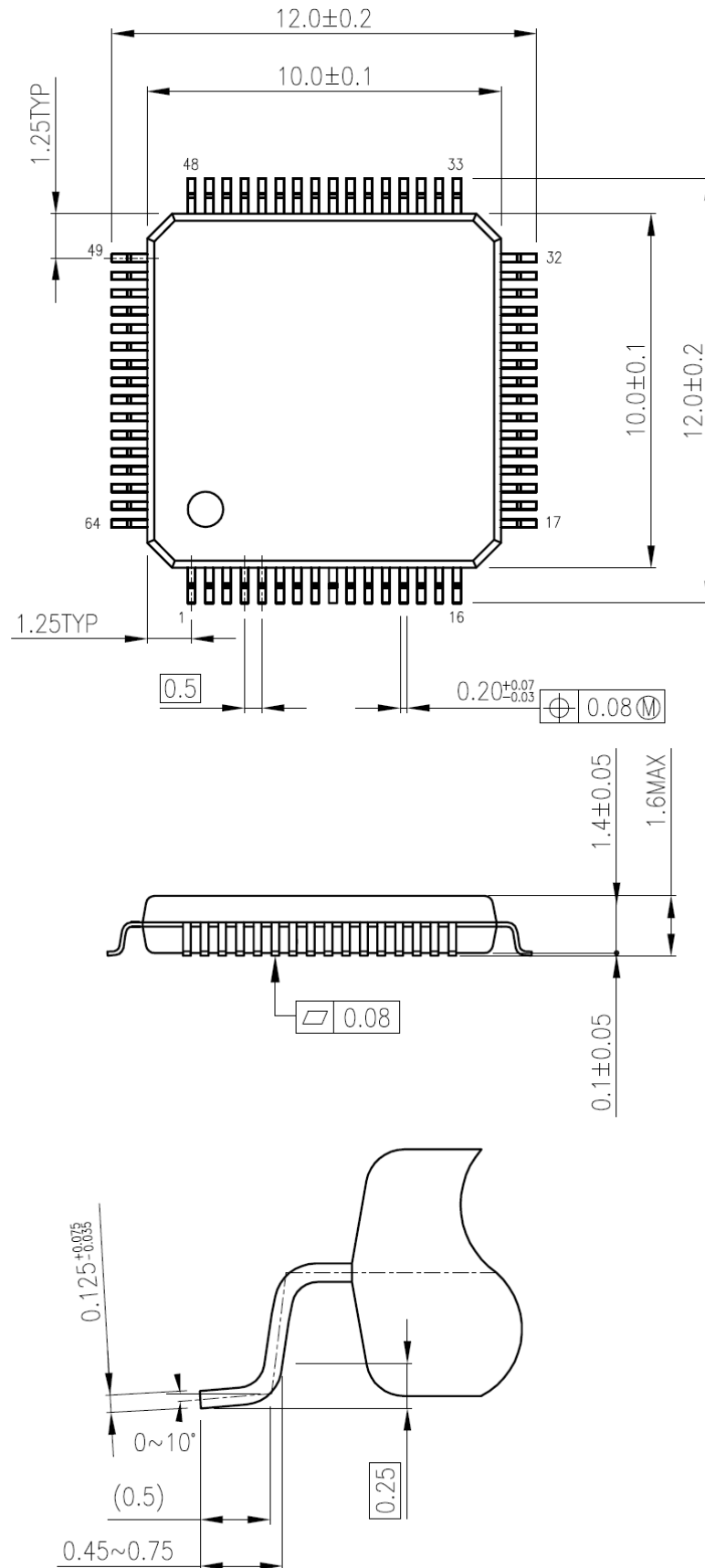
(Ta = 25°C, VDD1 = 1.50 ± 0.1 V, VDD2 = 2.50 ± 0.2 V, VDD3 = 3.30 ± 0.3 V)

| 項目   | 該当端子番号  | 記号               | 最小         | 標準  | 最大         | 単位 | 備考                            |
|------|---|------------------|------------|-----|------------|----|-------------------------------|
| 電源電流 | 12, 23, 36, 46  | IDD1<br>(1.5 V系) | —          | 30  | 45         | mA | 3.3 V系はI/Oの負荷により変化します。        |
|      | 1, 4, 11, 47, 61  | IDD2<br>(2.5 V系) | —          | 100 | 120        | mA |                               |
|      | 19, 29, 37, 44,   | IDD3<br>(3.3 V系) | —          | 25  | 65         | mA |                               |
| 入力電圧 | 15, 41, 42, 43  | VIH              | VDD3 x 0.8 | —   | VDD3       | V  | 3.3 V系 I/O 入力端子               |
|      | 13, 14  |                  |            |     |            |    | 5.0 V系 I/O 入力端子               |
|      | 15, 41, 42, 43  | VIL              | VSS        | —   | VDD3 x 0.2 | V  | 3.3 V系 I/O 入力端子               |
|      | 13, 14  |                  |            |     |            |    | 5.0 V系 I/O 入力端子               |
| 入力電流 | 15, 41, 42, 43  | IIH              | -10        | —   | 10         | μA | 3.3 V系 I/O 入力端子               |
|      | 13, 14  |                  |            |     |            |    | 5.0 V系 I/O 入力端子               |
|      | 15, 41, 42, 43  | IIL              | -10        | —   | 10         | μA | 3.3 V系 I/O 入力端子               |
|      | 13, 14  |                  |            |     |            |    | 5.0 V系 I/O 入力端子               |
| 出力電圧 | 17, 18, 20, 21, 24,<br>25, 26, 27, 30, 31,<br>32, 33, 35, 38, 39,<br>40 | VOH              | VDD3 - 0.6 | —   | VDD3       | V  | 3.3 V系 I/O 出力端子<br>4 mA 流出負荷時 |
|      |   | VOL              | VSS        | —   | 0.4        | V  | 3.3 V系 I/O 出力端子<br>4 mA 流入負荷時 |

**9. 外形図**

LQFP64-P-1010-0.50E

Unit: mm



質量：0.4 g(標準)

**10. 変更履歴**

| Date     | Revision | 内 容         |
|----------|----------|-------------|
| 15/09/30 | 1.00     | 簡易版データシート初稿 |
| 16/06/21 | 2.00     | 第2版         |
|          |          |             |
|          |          |             |
|          |          |             |
|          |          |             |
|          |          |             |

## 製品取り扱い上のお願い

- 本資料に掲載されているハードウェア、ソフトウェアおよびシステム（以下、本製品という）に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器（生命直結機器）、車載・輸送機器、防衛関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口まで、または当社 Web サイトのお問い合わせフォームからお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。