CDMOS 形リニアー集積回路　シリコン　モノリシック

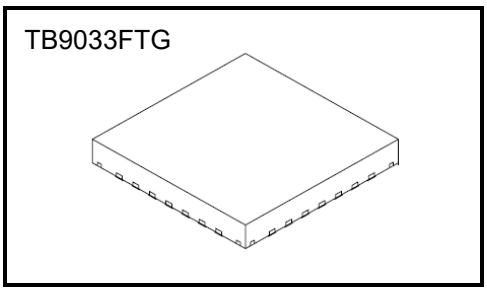
TB9033FTG

車載用 CXPI Responder 用インターフェース IC

1. 概要

本製品は、車載用 CXPI Responder 用インターフェース IC です。

外部からの CXPI (Clock Extension Peripheral Interface) 信号により、16 端子の I/O 設定と制御を行います。I/O 設定可能な 16 端子は、GPIO のデジタル I/O の制御や ADC 入力、また PWM 出力に対応します。



P-VQFN28-0606-0.65-003

2. 用途

各種車載ボディー系アプリ(ドアロック、クラスタースイッチ、ステアリングスイッチなど)の制御用 CXPI Responder Node のインターフェース

3. 特長

- CXPI (ISO 20794-2 ~ 4、ISO 14229-8)準拠
- 16ch GPIO I/O 端子
- 6ch AD コンバーター(10bit 1 回路)
- 4ch PWM(8bit 4 回路)
- 入力仕様
  - 入力 On/Off 検出(イベント送信)
  - チャタリングフィルター(時間、回数設定可能)
  - Sleep 時の入力監視
  - スイッチマトリックス(最大 4x4)
  - ADC の移動平均(時間、回数設定可能)
- 出力仕様
  - 出力 On/Off 制御(時間、回数設定可能)
  - 通信途絶時の出力制御
  - PWM 周波数設定(200Hz ~ 22kHz)
- 過熱、過電圧、低電圧検出回路内蔵
- Deep Sleep Mode 時の消費電流　13μA(typ.)
- 動作電源電圧範囲　6 ~ 18V　(絶対最大定格:40V)
- 動作温度範囲　-40 ~ 125°C
- ジャンクション温度　T_J max 150°C
- AEC-Q100 / AEC-Q006 適合
- 包装箱ラベルに “[[G]]/RoHS COMPATIBLE”、“[[G]]/RoHS [[Chemical symbol(s) of controlled substance(s)]]”、“RoHS COMPATIBLE”または“RoHS COMPATIBLE, [[Chemical symbol(s) of controlled substance(s)]]>MCV”と記載があれば、本製品はその記載の意味において欧州 RoHS 指令（2011 / 65 / EU）対応品です。

製品量産開始時期
2026-10

© 2026
Toshiba Electronic Devices & Storage Corporation

4. ブロック図

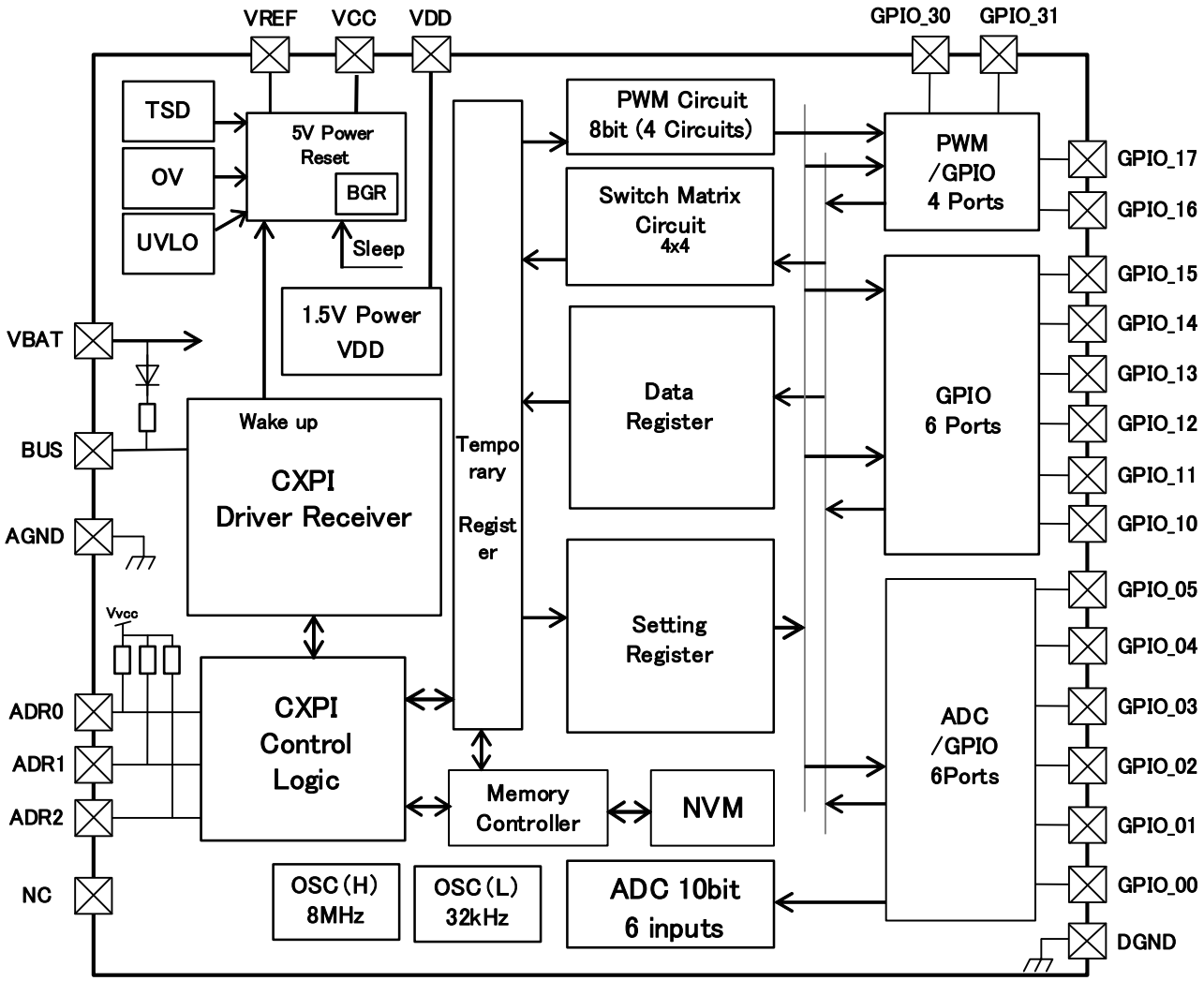


図 4.1　ブロック図

5. 端子情報

5.1. 端子配置図

Top View

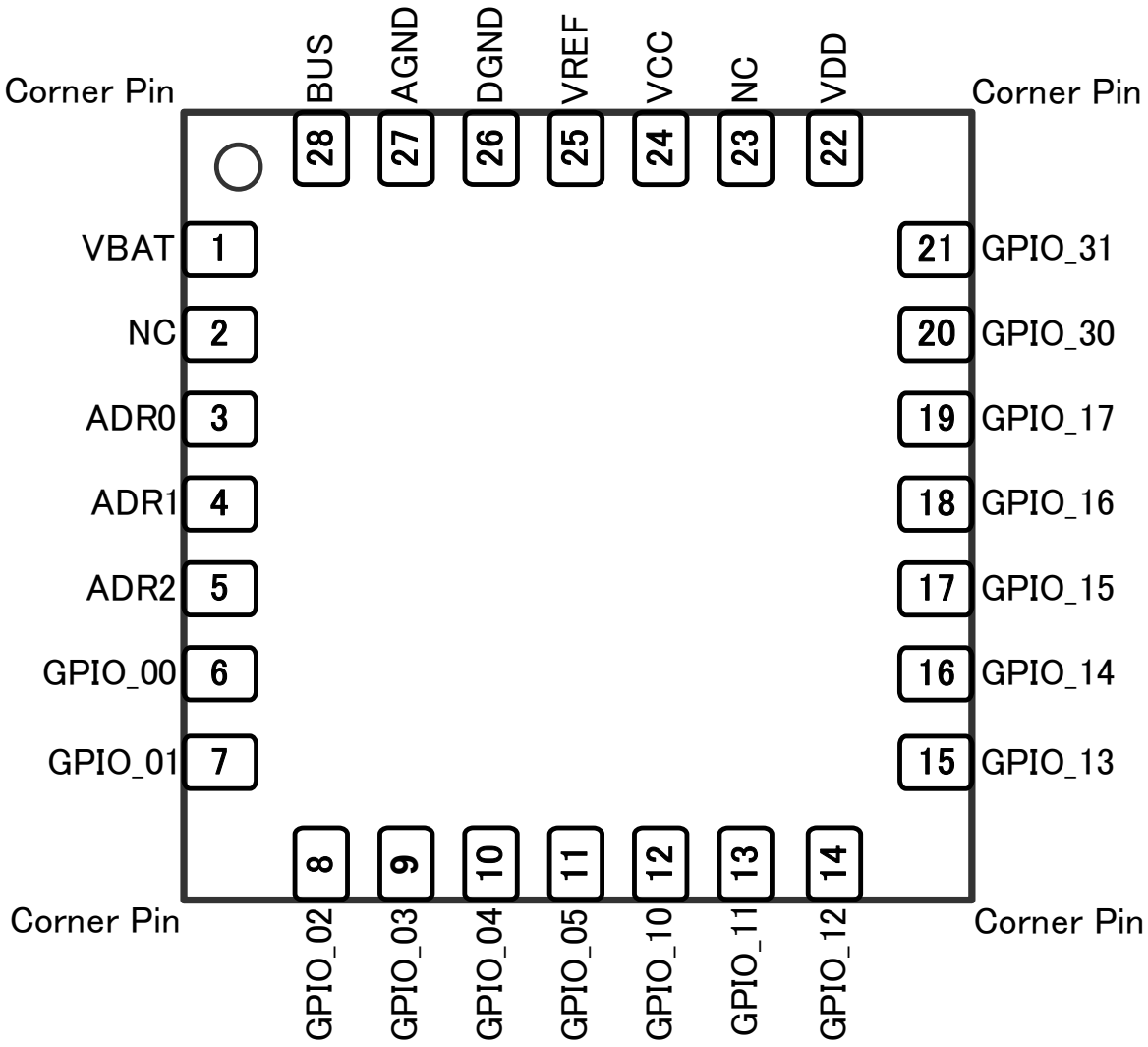


図 5.1　端子配置図

5.2. 端子表

表 5.1 端子説明

No.	端子名	説明	耐圧	IN, OUT	備考
1	VBAT	電源端子	40V	IN	+12V 系電源
2	NC	未使用端子	—	—	オープンで使用してください
3	ADR0	Node Address 設定端子	6V	IN	50kΩ プルダウン抵抗内蔵(注 1)
4	ADR1	Node Address 設定端子	6V	IN	50kΩ プルダウン抵抗内蔵(注 1)
5	ADR2	Node Address 設定端子	6V	IN	50kΩ プルダウン抵抗内蔵(注 1)
6	GPIO_00	IN/OUT、あるいは ADC	6V	IN/OUT	—
7	GPIO_01	IN/OUT、あるいは ADC	6V	IN/OUT	—
8	GPIO_02	IN/OUT、あるいは ADC	6V	IN/OUT	—
9	GPIO_03	IN/OUT、あるいは ADC	6V	IN/OUT	—
10	GPIO_04	IN/OUT、あるいは ADC	6V	IN/OUT	—
11	GPIO_05	IN/OUT、あるいは ADC	6V	IN/OUT	—
12	GPIO_10	IN/OUT、スイッチマトリックス	6V	IN/OUT	—
13	GPIO_11	IN/OUT、スイッチマトリックス	6V	IN/OUT	—
14	GPIO_12	IN/OUT、スイッチマトリックス	6V	IN/OUT	—
15	GPIO_13	IN/OUT、スイッチマトリックス	6V	IN/OUT	—
16	GPIO_14	IN/OUT、スイッチマトリックス	6V	IN/OUT	—
17	GPIO_15	IN/OUT、スイッチマトリックス	6V	IN/OUT	—
18	GPIO_16	IN/OUT、スイッチマトリックス、あるいは PWM	6V	IN/OUT	—
19	GPIO_17	IN/OUT、スイッチマトリックス、あるいは PWM	6V	IN/OUT	—
20	GPIO_30	IN/OUT、あるいは PWM	6V	IN/OUT	—
21	GPIO_31	IN/OUT、あるいは PWM	6V	IN/OUT	—
22	VDD	1.5V Reg 出力および 1.5V ロジック用電源	2.1V	OUT	—
23	NC	未使用端子	—	—	オープンで使用してください
24	VCC	5V Reg 出力および 5V ロジック用電源(注 2)	6V	OUT	—
25	VREF	ADC 用 5V 入力	6V	IN	—
26	DGND	デジタル GND 端子	—	—	—
27	AGND	アナログ GND 端子	—	—	—
28	BUS	CXPI 用 BUS 端子	40V	IN / OUT	30 kΩ プルアップ内蔵
-	Corner Pin	GND 接続してご使用ください。	—	—	—
-	E-Pad	GND 接続してご使用ください。	—	—	—

NC：Non Connection 端子

注 1：ADRx 端子は電源起動時に初期アドレスとして読み込む時のみプルアップされます。他の状態では 50kΩ プルダウンとなります。

注 2：5V 出力となる VCC 端子に 1 ~ 20Ω 程度の抵抗性負荷が長時間接続された場合、素子が破壊する可能性がありますので、ご注意ください。

© 2026
Toshiba Electronic Devices & Storage Corporation

5.3. 端子周辺の等価回路

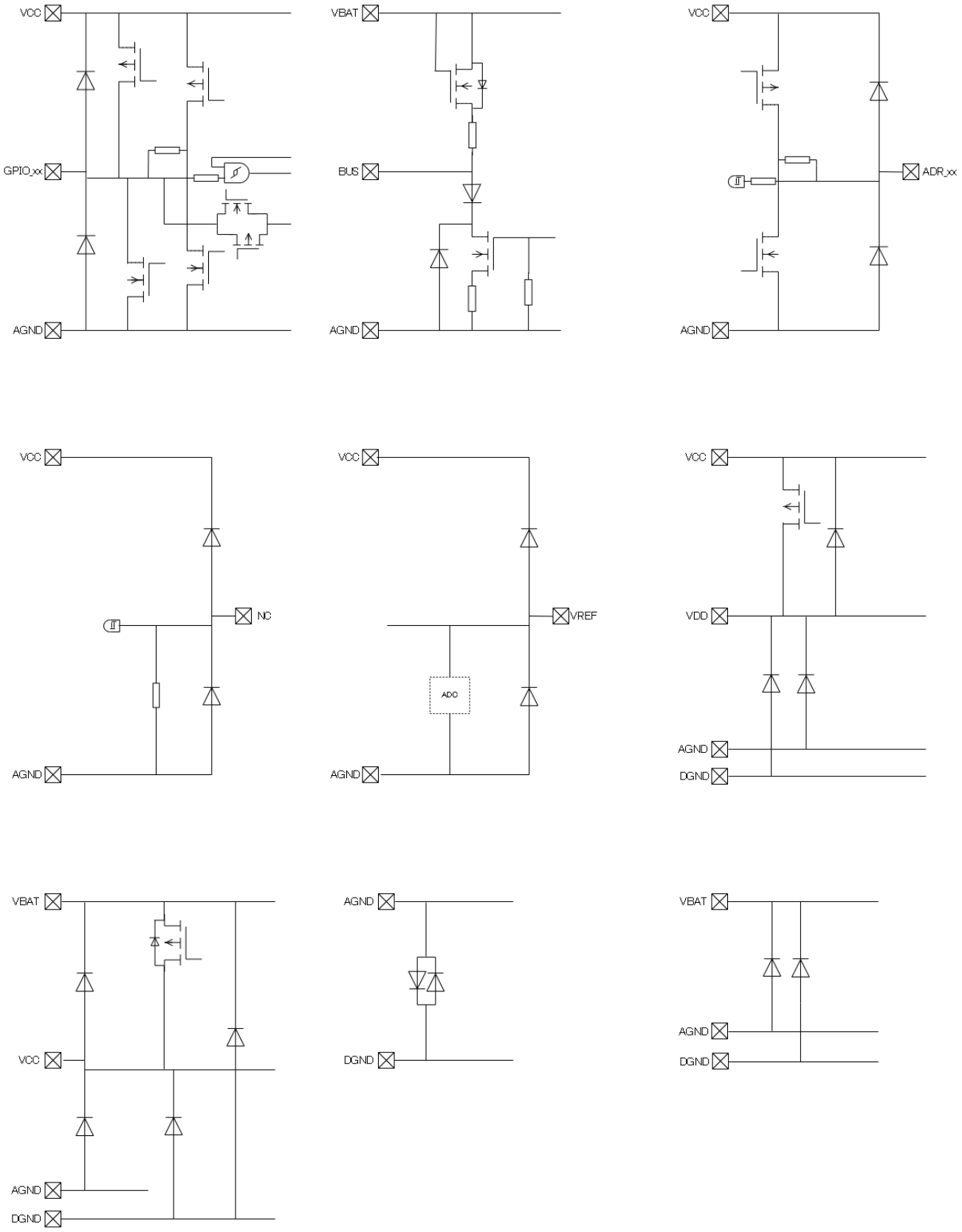
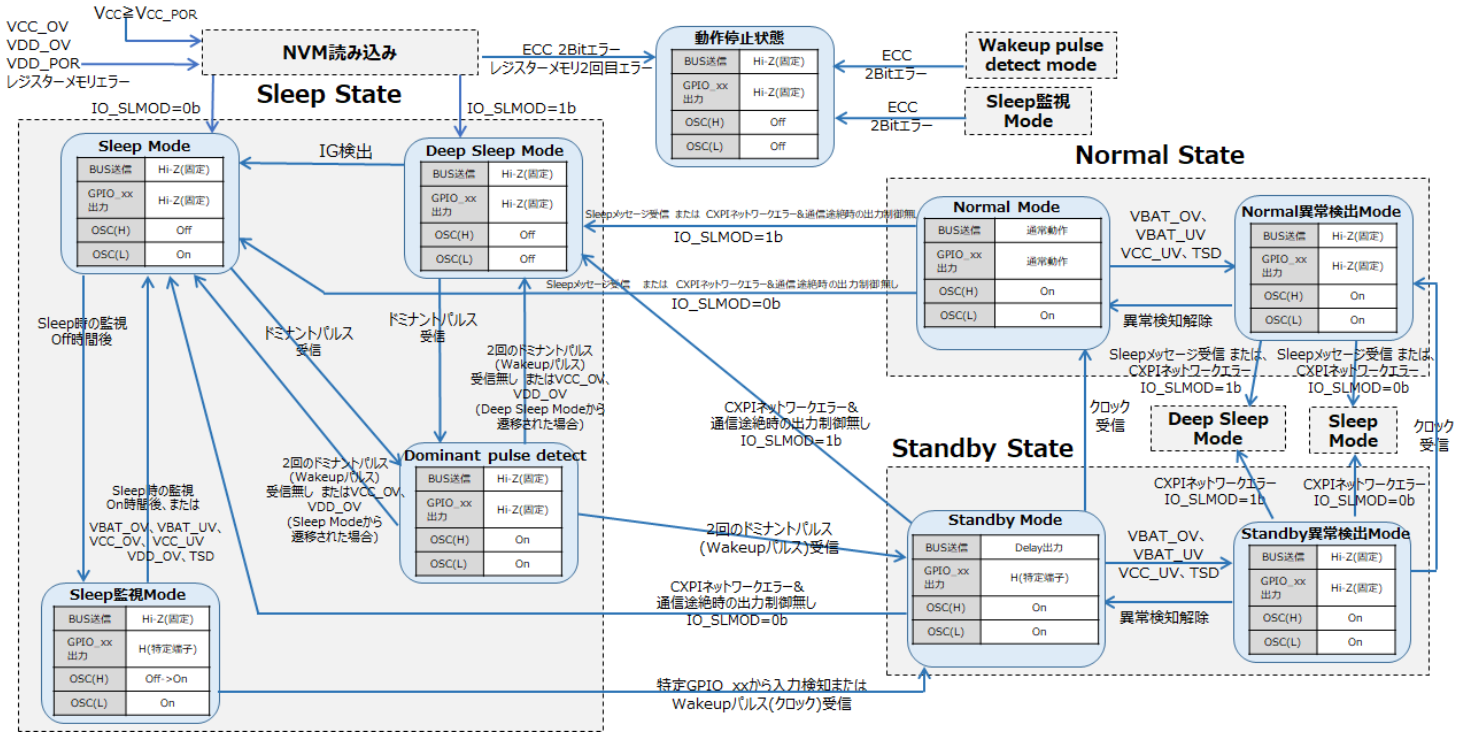


図 5.2 端子等価回路

6. 状態遷移

6.1. 通常動作

本 IC の通常動作として、通信途絶時の出力仕様がない場合の状態遷移です。



注：IO_SLMOD：Sleep 時の Mode 選択（0b：Sleep Mode、1b：Deep Sleep Mode）

図 6.1 状態遷移図

6.1.1. Sleep State

BUS 経由で送受信ができない状態です。

6.1.1.1. Deep Sleep Mode

Deep Sleep Mode は，IG が Off している状況を想定し消費電流を最低限まで減らした Mode です。内部の低速クロックも停止しています。

■Deep Sleep Mode への遷移条件：

(1) 電源 ON 後，NVM から読み込んだ I/O 設定データ IO_SLMOD=1 の場合。
(2) Normal Mode で Sleep メッセージを受信した場合。(IO_SLMOD=1 の場合)
(3) Normal Mode で CXPI ネットワークエラーかつ、通信途絶時に出力する GPIO_xx がない場合。(IO_SLMOD= 1 の場合)
(4) Dominant Pulse Detect Mode で、$T_{RX_Wakeup_Space_S}$ 時間内に 2 回のドミナントパルス(Wakeup パルス)を受信しない場合 (Deep Sleep Mode から遷移された場合)
(5) Standby Mode で CXPI ネットワークエラーかつ、通信途絶時に出力する GPIO_xx がない場合 (IO_SLMOD= 1 の場合)
(6) Normal 異常検出 Mode で Sleep メッセージを受信した場合。(IO_SLMOD=1 の場合)
(7) Normal 異常検出 Mode で CXPI ネットワークエラーを検出した場合。(IO_SLMOD=1 の場合)
(8) Standby 異常検出 Mode で CXPI ネットワークエラーを検出した場合。(IO_SLMOD=1 の場合)
(9) Dominant Pulse Detect Mode で VCC 過電圧、VDD 過電圧を検知した場合、 (Deep Sleep Mode から遷移された場合)

■Deep Sleep Mode からの遷移条件：
(1) IO 設定によって、IG 検出端子の入力が High レベル、または Low レベルを検出した場合、Sleep Mode に遷移
(2) ドミナントパルスを受信し Dominant Pulse Detect Mode に遷移

6.1.1.2. Sleep Mode

Sleep Mode は、データの送受信を停止した状態を示します。また内部の低速クロックを動作させ、Sleep 監視 Mode に遷移できる Mode です。
■Sleep Mode への遷移条件：
(1) 電源 ON 後，NVM から読み込んだ I/O 設定データ IO_SLMOD=0 の場合。
(2) Normal Mode で Sleep メッセージを受信した場合。（I/O 設定データの IO_SLMOD=0）
(3) Deep Sleep Mode で IG 検出端子の入力が High レベル、または Low レベルを検出した場合。
(4) Dominant Pulse Detect Mode で、$T_{RX_Wakeup_Space_S}$ 時間内に 2 回のドミナントパルス(Wakeup パルス)を受信しない場合(Sleep Mode から遷移された場合)
(5) Sleep 時の監視 On/Off が設定されている場合、Off 時間の間は Sleep Mode に遷移
(6) Normal Mode で CXPI ネットワークエラーかつ、通信途絶時に出力する GPIO_xx がない場合(IO_SLMOD=0 の場合)
(7) Standby Mode で CXPI ネットワークエラーかつ、通信途絶時に出力する GPIO_xx がない場合(IO_SLMOD=0 の場合)
(8) Normal 異常検出 Mode で Sleep メッセージを受信した場合。(IO_SLMOD=0 の場合)
(9) Normal 異常検出 Mode で CXPI ネットワークエラーを検出した場合。(IO_SLMOD=0 の場合)
(10) Standby 異常検出 Mode で CXPI ネットワークエラーを検出した場合。(IO_SLMOD=0 の場合)
(11) Dominant Pulse Detect Mode で VCC 過電圧、VDD 過電圧を検知した場合。(Sleep Mode から遷移された場合)
(12) Sleep 監視 Mode で VBAT 過電圧、VBAT 低電圧、VCC 過電圧、VCC 低電圧、VDD 過電圧、過熱を検知した場合。
■Sleep Mode からの遷移条件：
(1) ドミナントパルスを受信し Dominant Pulse Detect Mode に遷移します。
(2) Sleep 時の監視 On/Off が設定されている場合、On 時間は Sleep 監視 Mode に遷移します。

注：Sleep Mode/Sleep 監視 Mode では、IG 検出が有効なレベル(H/L)から無効になった場合、Deep Sleep Mode に遷移します。(IO_SLMOD=1 の場合)

6.1.1.3. Sleep 監視 Mode

I/O 設定で Sleep 時の監視 On/Off が設定されている場合、On 時間の間は Sleep 監視 Mode へ遷移します。Sleep 監視 Mode では、I/O 設定で決めた特定端子から入力を監視し、特定端子から H/L 出力を行います。
■Sleep 監視 Mode への遷移条件：
(1) Sleep 時の監視 On/Off が設定により、On 時間の間は Sleep 監視 Mode に遷移します。
■Sleep 監視 Mode からの遷移条件：
(1) Sleep 時の監視 On/Off が設定により、Off 時間の間は Sleep Mode に遷移します。
(2) I/O 設定で決めた特定端子から入力を検知すると、Standby Mode に遷移します。
(3) Wakeup パルスを受信することで Standby Mode に遷移します。
(4) VBAT 過電圧、VBAT 低電圧、VCC 過電圧、VCC 低電圧、VDD 過電圧、過熱を検知した場合、Sleep Mode に遷移します。

注：Sleep 監視 Mode でドミナントパルスを受信した場合、Dominant Pulse Detect Mode と同時発生となります。$T_{RX_Wakeup_Space_S}$ 時間の間 2 回のドミナントパルス(Wakeup パルス)受信を待機すると同時に、特定端子の入力を待機し、何れかを検出することで Standby Mode に遷移します。このケースは「図 6.1 」では省略されています。

© 2026
Toshiba Electronic Devices & Storage Corporation

6.1.1.4. Dominant Pulse Detect Mode

Sleep State の各 Mode でドミナントパルスを受信すると Dominant Pulse Detect Mode に遷移します。Dominant Pulse Detect Mode では 2 回のドミナントパルス(Wakeup パルス)が $T_{RX_Wakeup_Space_S}$ 時間内に受信されるかサンプリングします。

■Dominant Pulse Detect Mode への遷移条件

(1) Deep sleep Mode でドミナントパルスを受信した場合
(2) Sleep Mode でドミナントパルスを受信した場合

■Dominant Pulse Detect Mode からの遷移条件

(1) 2 回のドミナントパルス(Wakeup パルス)を受信し Standby Mode に遷移
→ドミナントパルス受信から $T_{RX_Wakeup_Detect_S}$ 時間後、Wakeup パルス(2 回ドミナント)を認識します。$T_{RX_Wakeup_Detect_S}$ 時間前の Wakeup パルスは認識しません。
(2) $T_{RX_Wakeup_Space_S}$ 時間内に 2 回のドミナントパルス(Wakeup パルス)を受信しない場合 Deep sleep Mode に遷移(Deep Sleep Mode から遷移された場合)
(3) $T_{RX_Wakeup_Space_S}$ 時間内に 2 回のドミナントパルス(Wakeup パルス)を受信しない場合 Sleep Mode に遷移(Sleep Mode から遷移された場合)
(4) VCC 過電圧、VDD 過電圧を検知した場合、Sleep Mode に遷移(Sleep Mode から遷移された場合)
(5) VCC 過電圧、VDD 過電圧を検知した場合、Deep Sleep Mode に遷移(Deep Sleep Mode から遷移された場合)

注：Dominant Pulse Detect Mode で Sleep 時の監視 On 時間になる場合、Sleep 監視 Mode と同時発生となります。$T_{RX_Wakeup_Space_S}$ 時間の間 2 回のドミナントパルス(Wakeup パルス)受信を待機すると同時に、特定端子の入力を待機し、何れかを検出することで Standby Mode に遷移します。このケースは「図 6.1 」では省略されています。

注：VBAT 過電圧、VBAT 低電圧、VCC 低電圧、過熱の検出時は Sleep Mode/Deep Sleep Mode に遷移せず、動作を継続します。

6.1.2. Standby State

Wakeup パルスを送信することができる状態です。ただ BUS 経由でメッセージを送受信することはできません。

6.1.2.1. Standby Mode

BUS に Wakeup パルスを送信することができます。また、クロックを受信することで Normal Mode に遷移します。

■ Standby Mode への遷移条件：

(1) Sleep 監視 Mode 中に、I/O 設定で決めた特定端子から入力を検知した場合。
(2) Sleep 監視 Mode で 2 回のドミナントパルス(Wakeup パルス)を受信した場合
(3) Dominant Pulse Detect Mode で 2 回のドミナントパルス(Wakeup パルス)を受信した場合
(4) Standby 異常検出 Mode で異常検出が解除された場合

■ Standby Mode からの遷移条件：

(1) Commander Node からクロックを受信した場合、Normal Mode へ遷移します。
(2) VBAT 過電圧、VBAT 低電圧、VCC 低電圧、過熱を検知した場合、Standby 異常検出 Mode に遷移
(3) CXPI ネットワークエラーかつ、通信途絶時に出力する GPIO_xx がない場合、Deep sleep Mode に遷移(IO_SLMOD= 1 の場合)
(4) CXPI ネットワークエラーかつ、通信途絶時に出力する GPIO_xx がない場合、Sleep Mode に遷移(IO_SLMOD=0 の場合)

© 2026
Toshiba Electronic Devices & Storage Corporation

6.1.2.2. Standby 異常検出 Mode

Standby Mode の動作中に VBAT 過電圧、VBAT 低電圧、VCC 低電圧、過熱を検出したとき、BUS 出力と GPIO_xx 出力を停止し待機します。

■ Standby 異常検出 Mode への遷移条件

(1) Standby Mode 中に VBAT 過電圧、VBAT 低電圧、VCC 低電圧、過熱を検出した場合

■ Standby 異常検出 Mode からの遷移条件

(1) 異常検出が解除された場合、Standby Mode に遷移

(2) Commander Node からクロックを受信した場合、Normal 異様検出 Mode へ遷移します。

(3) CXPI ネットワークエラーを検出した場合、Sleep Mode に遷移(IO_SLMOD=0 の場合)

(4) CXPI ネットワークエラーを検出した場合、Deep Sleep Mode に遷移。(IO_SLMOD=1 の場合)

6.1.3. Normal State

Commander Node からクロックが送信され、Responder Node で受信している状態です。BUS 経由でメッセージの送受信ができます。

6.1.3.1. Normal Mode

Normal Mode とは，BUS 送受信と端子入出力が可能な状態を示します。Wake up 動作の後、CommanderNode からのクロックを受信すると、Normal Mode の動作に遷移します。

■ Normal Mode への遷移条件：

(1) Standby Mode で、Commander Node からクロックを受信した場合。

(2) Normal 異常検出 Mode で異常検出が解除された場合

■ Normal Mode からの遷移条件：

(1) CXPI ネットワークエラーかつ、通信途絶時に出力する GPIO_xx がない場合、Deep sleep Mode に遷移(IO_SLMOD= 1 の場合) (注 1)

(2) CXPI ネットワークエラーかつ、通信途絶時に出力する GPIO_xx がない場合、Sleep Mode に遷移(IO_SLMOD=0 の場合)

(3) Sleep メッセージを受信した場合、Deep sleep Mode に遷移(IO_SLMOD= 1 の場合)

(4) Sleep メッセージを受信した場合、Sleep Mode に遷移(IO_SLMOD=0 の場合)

(5) VBAT 過電圧、VBAT 低電圧、VCC 低電圧、過熱を検知した場合、Normal 異常検出 Mode に遷移

注 1：IG 入力が検出されない場合は Deep sleep Mode に遷移しますが、IG 入力が検出された場合は、Deep Sleep Mode に遷移せず Sleep Mode に遷移されます。

6.1.3.2. Normal 異常検出 Mode

Normal Mode の動作中に VBAT 過電圧、VBAT 低電圧、VCC 低電圧、過熱を検出したとき、BUS 出力と GPIO_xx 出力を停止し待機します。

■Normal 異常検出 Mode への遷移条件

(1) Normal Mode 中に VBAT 過電圧、VBAT 低電圧、VCC 低電圧、過熱を検出した場合

(2) Standby 異様検出 Mode で、Commander Node からクロックを受信した場合

■Normal 異常検出 Mode からの遷移条件

(1) 異常検出が解除された場合、Normal Mode に遷移

(2) Sleep メッセージを受信した場合、Sleep Mode に遷移。(IO_SLMOD=0 の場合)

(3) Sleep メッセージを受信した場合、Deep Sleep Mode に遷移。(IO_SLMOD=1 の場合)

(4) CXPI ネットワークエラーを検出した場合、Sleep Mode に遷移(IO_SLMOD=0 の場合)

(5) CXPI ネットワークエラーを検出した場合、Deep Sleep Mode に遷移。(IO_SLMOD=1 の場合)

© 2026
Toshiba Electronic Devices & Storage Corporation

6.1.4. 動作停止状態

正常な動作が不可能な状態で、通常の Mode に復帰できない状態です。全ての内部クロックと BUS 入出力、IO の入出力動作を停止します。リセットされるまでこの状態を維持します。

■動作停止状態への遷移

(1) リセット直後、不揮発メモリの 2bit エラーを検出した場合
(2) Dominant Pulse Detect Mode で不揮発メモリの 2bit エラーを検出した場合
(3) Sleep 監視 Mode で不揮発メモリの 2bit エラーを検出した場合
(4) レジスターメモリエラーを 2 回目検出した場合

© 2026
Toshiba Electronic Devices & Storage Corporation

6.2. 通信途絶時の動作

本 IC の動作として、通信途絶時の出力仕様がある場合の状態遷移です。Normal Mode を起点として遷移します。

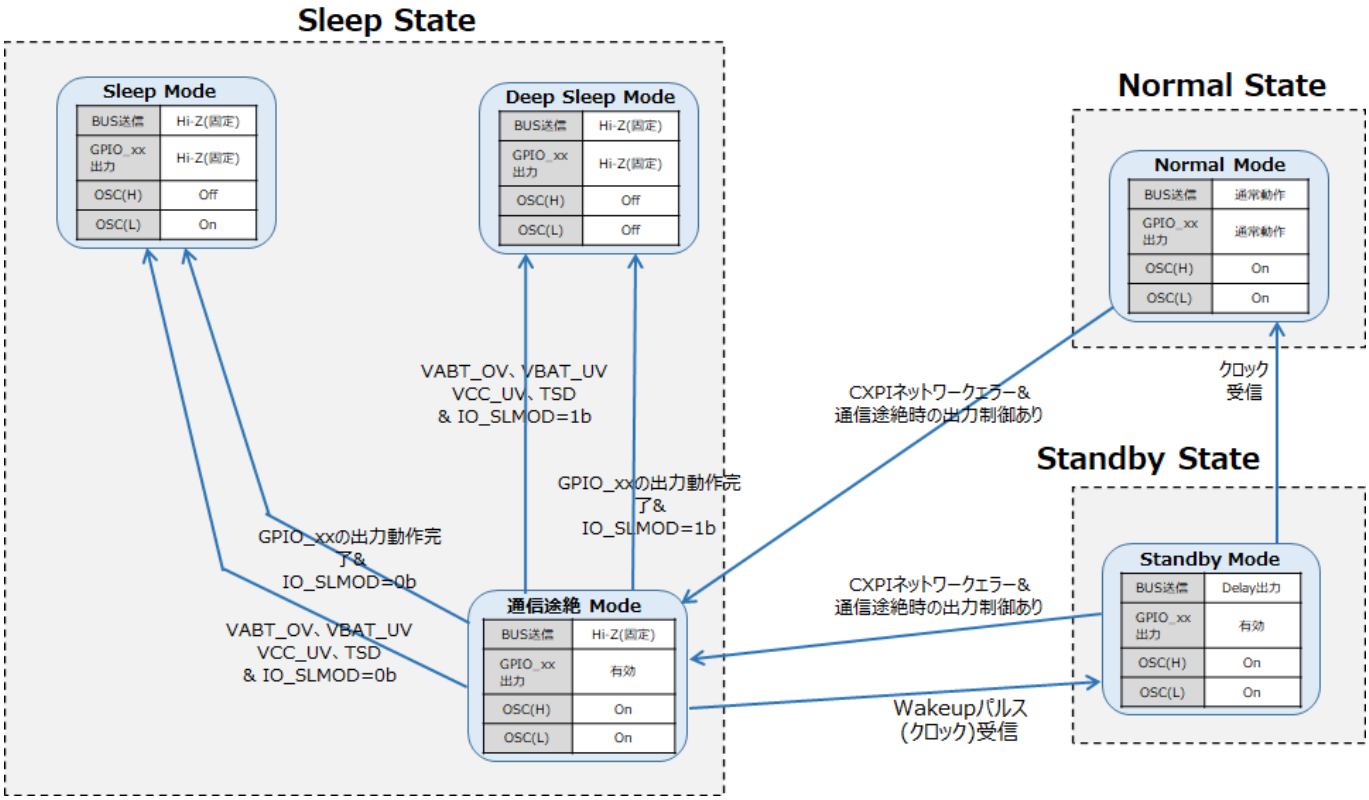


図 6.2 状態遷移図

6.2.1. Sleep State

6.2.1.1. 通信途絶 Mode

I/O 設定で通信途絶時の制御について設定されている場合、通信途絶 Mode に遷移することができます。通信途絶 Mode では、CXPI ネットワークエラーが発生した場合、I/O 設定で決めた特定端子から出力を行います。

■通信途絶 Mode への遷移条件：

(1) Normal Mode で CXPI ネットワークエラーかつ、通信途絶時に出力する GPIO_xx がある場合(Commander Node からのクロック停止状態を含む)

(2) Standby Mode で CXPI ネットワークエラーかつ、通信途絶時に出力する GPIO_xx がある場合。

■通信途絶 Mode からの遷移条件：

(1) BUS から 2 回のドミナントパルス(Wakeup パルス)を受信し Standby Mode に遷移(注 1)

(2) VBAT 過電圧、VBAT 低電圧、VCC 低電圧、過熱を検知した場合、Deep Sleep Mode に遷移(IO_SLMOD=1 の場合)

(3) VBAT 過電圧、VBAT 低電圧、VCC 低電圧、過熱を検知した場合、Sleep Mode に遷移(IO_SLMOD=0 の場合)

(4) 出力動作を完了し、全ての GPIO_xx が出力動作をしない場合、Deep sleep Mode に遷移(IO_SLMOD=1 の場合)

(5) 出力動作を完了し、全ての GPIO_xx が出力動作をしない場合、Sleep Mode に遷移(IO_SLMOD=0 の場合)

注 1：通信途絶 Mode 時は Wakeup パルスの受信待機時間($T_{RX_Wakeup_Space_S}$)は無効で、受信待機時間経過後も wakeup パルスを受け付けます。

6.2.1.2. Deep Sleep Mode

通信途絶 Mode から遷移された後は、6.1.通常動作のように動作します。

■Deep Sleep Mode への遷移条件：

(1) 通信途絶 Mode で VBAT 過電圧、VBAT 低電圧、VCC 低電圧、過熱を検知した場合(IO_SLMOD=1 の場合)

(2) 通信途絶 Mode で出力動作を完了し、全ての GPIO_xx が出力動作をしない場合(IO_SLMOD=1 の場合)

6.2.1.3. Sleep Mode

通信途絶 Mode から遷移された後は、6.1.通常動作のように動作します。

■Sleep Mode への遷移条件：

(1) 通信途絶 Mode で VBAT 過電圧、VBAT 低電圧、VCC 低電圧、過熱を検知した場合(IO_SLMOD=0 の場合)

(2) 通信途絶 Mode で出力動作を完了し、全ての GPIO_xx が出力動作をしない場合(IO_SLMOD=0 の場合)

6.2.2. Standby State

6.2.2.1. Standby Mode

通信途絶 Mode から遷移された後は、6.1.通常動作のように動作します。

■ Standby Mode への遷移条件：

(1) 通信途絶 Mode で 2 回のドミナントパルス(Wakeup パルス)を受信した場合

■ Standby Mode からの遷移条件：

(1) CXPI ネットワークエラーかつ、通信途絶時に出力する GPIO_xx がある場合、通信途絶 Mode に遷移

注：通信途絶 Mode から Standby Mode に遷移した状態で異常検出した場合、GPIO 出力が停止するので、6.1.2.1. Standby Mode で定める CXPI ネットワークエラーかつ､通信途絶時の出力がない状態となり、Sleep/Deep Sleep に遷移します。

6.2.3. Normal State

6.2.3.1. Normal Mode

Normal 動作中に通信途絶(CXPI ネットワークエラー)を検出して通信途絶 Mode に遷移します。

■ Normal Mode への遷移条件：

(1) Standby Mode で、Commander Node からクロックを受信した場合。(通信途絶 Mode からの復帰)

■ Normal Mode からの遷移条件：

(1) CXPI ネットワークエラーかつ、通信途絶時に出力する GPIO_xx がある場合、通信途絶 Mode に遷移

注：通信途絶 Mode から Normal Mode に復帰した場合は、IFS 検出は待たずに即時に CXPI フレームの受信を開始します。Normal Mode に復帰した際に Commander や他の Responder が BUS 通信途中であった場合はエラーパケット受信として扱い、通信エラーを検出します。

© 2026
Toshiba Electronic Devices & Storage Corporation

7. 絶対最大定格

表 7.1 絶対最大定格

(特に規定しない限り、Ta = -40 ~ 125 °C)

項目	記号	適用端子	条件	定格	単位
電源電圧	V_{VBAT}	VBAT	—	–0.3 ~ 40	V
	V_{VCC}	VCC	ロジック用 5V 電源	–0.3 ~ 6	
	V_{VDD}	VDD	ロジック用 1.5V 電源	–0.3 ~ 2.1	V
ADC 用 5V 入力	V_{REF}	VREF	V_{REF}≤6V	–0.3 ~ (V_{VCC} +0.3)	V
入力電圧	V_{GIH} V_{AH}	GPIO_xx ADRx	V_{GIH}≤6V V_{AH}≤6V	–0.3 ~ (V_{VCC} +0.3)	V
出力電圧	V_{GOH}	GPIO_xx	V_{GOH}≤6V	–0.3 ~ (V_{VCC} +0.3)	V
入出力電圧	V_{BUS}	BUS	6V≤V_{VBAT}≤18V	–27 ~ +40	V
出力電流	I_{VCC}	VCC	V_{VCC}≥4V	–850	mA
出力電流	I_{BUS}	BUS	—	200	mA
保存温度	T_{stg}	—	—	–55 ~ 150	°C
ジャンクション温度 (Max)	T_j	—	—	150	
許容損失	PD	—	JEDEC 四層基板 Ta = 125°C 熱抵抗 30.8°C/W	0.81	W

注：絶対最大定格は瞬時たりとも超えてはならない規格です。
絶対最大定格を超えると IC の破壊や劣化や損傷の原因となり、IC 以外にも破壊や損傷や劣化を与える恐れがあります。いかなる動作条件でも必ず絶対最大定格を超えないように設計を行ってください。
ご使用に際しては、記載された動作範囲内でご使用ください。

© 2026
Toshiba Electronic Devices & Storage Corporation

8. 電気的特性

8.1. IC 全般

表 8.1　IC 全般

(特に規定しない限り V_{VCC} = 4.8 ~ 5.2V, V_{VBAT} = 6 ~ 18 V, Ta = -40 ~ 125 °C)

項目	記号	条件	最小	標準	最大	単位
VBAT						
VBAT 正常動作範囲	V_{VBAT}	VBAT	6	12	18	V
消費電流(暗電流)	I_{VBAT_DSLP}	BUS=V_{VBAT} Deep Sleep Mode ADRx:内部 Pull-down	-	13	-	μA
消費電流(Sleep Mode)	I_{VBAT_SLPMOD}	BUS=V_{VBAT} Sleep Mode ADRx:内部 Pull-down	-	18	-	μA
消費電流(ノーマル)	I_{VBAT_NORM}	Normal Mode	-	-	8	mA
低電圧検出	V_{VBAT_UV}		4.5	-	5.9	V
低電圧検出のフィルター時間	T_{VBAT_UV}	検出/解除同様 低電圧の事前検出も同様	5	9	18	μs
低電圧検出 Hysteresis	V_{VBAT_UVHYS}		-	0.4	-	V
過電圧検出電圧	V_{VBAT_OV}		25	-	28	V
過電圧検出のフィルター時間	T_{VBAT_OV}	検出/解除同様 過電圧の事前検出も同様	5	10	18	μs
過電圧検出 Hysteresis	V_{VBAT_OVHYS}		-	1	-	V
VBAT 過電圧の事前検出	$V_{VBATFNH}$	ファンクション動作のみ 設計保証	20.5	-	23.5	V
過電圧事前検出の Hysteresis	$V_{VBAT_PREOVHYS}$		-	1	-	V
VBAT 低電圧の事前検出	$V_{VBATFNL}$	ファンクション動作のみ 設計保証	5	-	6	V
低電圧事前検出の Hysteresis	$V_{VBAT_PREUVHYS}$		-	0.4	-	V
VBAT 電源立ち上がり時のスルーレート	T_{VBAT_SLOPE}		0.01	-	2	V/μs
VBAT 電源投入後 Sleep/Deep Sleep に遷移するまでの時間	T_{MODE_START}		-	-	5	ms
VCC(5V)						
VCC 出力電圧	V_{VCC}		4.8	-	5.2	V
電流リミット 1	I_{VCC_LIM1}	通常モード(VCC≥4V)	220	-	850	mA
電流リミット 2	I_{VCC_LIM2}	通常モード(VCC≤3V), またはスタンバイモード	10	-	220	mA
VCC Drop	$V_{VCCDROP}$	VBAT-VCC 間の Drop V_{VBAT}= 4.5V、 I_{OUT}= -50mA	-	-	0.5	V
低電圧検出	V_{VCC_UV}		4.0	-	4.5	V
低電圧検出のフィルター時間	T_{VCC_UV}	検出/解除同様	5	15	20	μs
低電圧検出 Hysteresis	V_{VCC_UVHYS}		-	0.3	-	V
POR 検出	V_{VCC_POR}		3.0	-	3.9	V
POR 検出 Hysteresis	V_{VCC_PORHYS}		-	0.15	-	V
過電圧検出電圧	V_{VCC_OV}		5.2	-	5.8	V
過電圧検出のフィルター時間	T_{VCC_OV}	検出/解除同様	5	14	19	μs

© 2026
Toshiba Electronic Devices & Storage Corporation

過電圧検出 Hysteresis	V_{VCC_OVHYS}		-	0.1	-	V
VDD (1.5V)						
VDD 出力電圧	V_{VDD}		1.45	1.5	1.55	V
消費電流(ノーマル)	I_{VDD}	VDD=1.5V	-	-	5	mA
POR 検出	V_{VDD_POR}		1.25	-	1.4	V
POR 検出 Hysteresis	V_{VDD_PORHYS}		-	50	-	mV
過電圧検出電圧	V_{VDD_OV}		1.55	-	1.65	V
過電圧検出のフィルター時間	T_{VDD_OV}	検出/解除同様	2.5	10	35	μs
過電圧検出 Hysteresis	V_{VDD_OVHYS}		-	10	-	mV

8.2. 温度特性

表 8.2　温度特性

(特に規定しない限り V_{VCC} = 4.8 ~ 5.2V, V_{VBAT} = 6 ~ 18 V, Ta = -40 ~ 125 °C)

項目	記号	条件	最小	標準	最大	単位
動作温度						
動作温度	T_A		-40	-	125	°C
過熱検出(TSD)						
過熱検出	T_{TSD}		150	170	190	°C
検出解除	T_{TSD_REL}		135	-	175	°C
過熱検出 Hysteresis	T_{TSD_HYS}		-	10	-	°C
過熱検出のフィルター時間	T_{TSD_TIME}	検出/解除同様 過熱の事前検出も同様	5	13	20	μs
過熱の事前検出	T_{TSDFN}		125	-	175	°C
過熱事前検出 Hysteresis	T_{TSD_PREHYS}		-	10	-	°C

8.3. 発振器

表 8.3　発振器

(特に規定しない限り V_{VCC} = 4.8 ~ 5.2V, V_{VBAT} = 6 ~ 18 V, Ta = -40 ~ 125 °C)

項目	記号	条件	最小	標準	最大	単位
Oscillator						
高速オシレーター	HOSC	トリミング有り	7.2	8	8.8	MHz
低速オシレーター	LOSC	トリミング有り	28.8	32	35.2	kHz

© 2026
Toshiba Electronic Devices & Storage Corporation

8.4. 不揮発メモリ

表 8.4 不発揮メモリ

(特に規定しない限り V_{VCC} = 4.8 ~ 5.2V, V_{VBAT} = 6 ~ 18 V, Ta = -40 ~ 125 °C)

項目	記号	条件	最小	標準	最大	単位
Memory controller						
データ保持期間			-	15	-	年
IO 設定時メモリ書き込みの待ち時間	T_{Write}	Save Configuration の Response 後、メモリ書き込み完了の時間 (削除 1 回+書き込み 4 回)	-	-	100	ms
書き込み回数		削除後書き込みの回数	-	-	15	回

8.5. Sleep 監視時間

表 8.5 Sleep 監視時間

(特に規定しない限り V_{VCC} = 4.8 ~ 5.2V, V_{VBAT} = 6 ~ 18 V, Ta = -40 ~ 125 °C)

項目	記号	条件	最小	標準	最大	単位
Sleep 監視						
監視 On 時間	T_{WAON}	IO_WAON[1:0]の設定時間	281.25	-	653.125	μs
監視 On 時間中の入力 MASK 時間	T_{MASK}	T_{WAON} - T_{SAMPLE}	84.375	-	412.5	μs
監視 On 時間中の入力サンプリング判定と結果処理時間	T_{SAMPLE}	32kHz OSC x (7 クロック)	-	218.75	-	μs

8.6. I/O 端子

表 8.6 I/O 端子

(特に規定しない限り V_{VCC} = 4.8 ~ 5.2V, V_{VBAT} = 6 ~ 18 V, Ta = -40 ~ 125 °C)

項目	記号	条件	最小	標準	最大	単位
GPIO_xx:Digital Input						
入力 High 電圧	V_{GIH}		0.8xV_{VCC}	-	-	V
入力 Low 電圧	V_{GIL}		-	-	0.2xV_{VCC}	V
Pull-Up 抵抗 1	R_{GPU1}		50	100	200	kΩ
Pull-Up 抵抗 2	R_{GPU2}		1.7	3.4	6.8	kΩ
Pull-Down 抵抗 1	R_{GPD1}		50	100	200	kΩ
Pull-Down 抵抗 2	R_{GPD2}		1.7	3.4	6.8	kΩ
GPIO_xx:Digital Output						
High 電圧	V_{GOH}	負荷電流＝-2mA	0.8xV_{VCC}	-	-	V
Low 電圧	V_{GOL}	負荷電流＝2mA	-	-	0.2xV_{VCC}	V
GPIO_xx:Switch Matrix						
High Side MOS 設定	R_{SMH}	負荷電流=-1mA	100	200	500	Ω
Pull-Up 抵抗	R_{SMPU}		1.7	3.4	6.8	kΩ
Low Side MOS 設定	R_{SML}	負荷電流=20mA	5	30	70	Ω
GPIO_00、GPIO_01:IG 入力						
IG 入力から Sleep Mode への遷移時間	T_{IG}	Deep Sleep Mode から IG 検出し Sleep Mode に遷移する時間	-	-	2	ms

© 2026
Toshiba Electronic Devices & Storage Corporation

ADRx						
入力 High 電圧	V_{AH}		0.8xV_{VCC}	-	-	V
入力 Low 電圧	V_{AL}		-	-	0.2xV_{VCC}	V
Pull-Down 抵抗	R_{APD}		-	50	-	kΩ

8.7. AD 回路

表 8.7 AD コンバター回路

(特に規定しない限り V_{VCC} = 4.8 ~ 5.2V, V_{VBAT} = 6 ~ 18 V, Ta = -40 ~ 125 °C)

項目	記号	条件	最小	標準	最大	単位
AD コンバーター						
動作電圧	V_{ADC}		4.8	5	5.2	V
総合誤差	ADerr	VREF=VCC =5V	-3.5	-	3.5	LSB

© 2026
Toshiba Electronic Devices & Storage Corporation

8.8. BUS(DC 特性)

表 8.8　BUS（DC 特性）

(特に規定しない限り V_{CC} = 4.8 ~ 5.2V, V_{VBAT} = 6 ~ 18 V, Ta = -40 ~ 125 °C)

項目	記号	条件	最小	標準	最大	単位
BUS の Dominant 出力電圧	V_{OL_BUS}	V_{TXD} = 0V, R_L(注 1) = 500Ω 6V ≤ V_{BAT} < 7.3V	-	-	1.2	V
		V_{TxD}= 0V, R_L = 500Ω 7.3V ≤V_{VBAT} ≤ 10V	-	-	0.2x V_{VBAT}	V
		V_{TxD} = 0V, R_L = 500Ω 10V ≤V_{VBAT} ≤ 18V	-	-	2.0	V
BUS ショート時の電流(DC)	I_{BUS_LIM}	V_{BUS} = V_{VBAT} = 18V	40	-	200	mA
BUS Dominant 時のリーク電流	$I_{BUS_PAS_dom}$	V_{BUS} = 0V, V_{VBAT} = 12V	-1	-	-	mA
BUS Recessive 時のリーク電流	$I_{BUS_PAS_rec}$	8V<V_{VBAT} < 18V, 8V<V_{BUS} < 18V, V_{BUS} > V_{VBAT}	-	-	20	μA
グランド断線時のリーク電流	$I_{BUS_NO_GND}$	GND= V_{VBAT}、0 V < VBUS < 18 V V_{VBAT} = 12 V	-1	-	1	mA
電源 OFF 時のリーク電流	$I_{BUS_NO_VBAT}$	V_{VBAT} = 0V, 0 V < V_{BUS} < 18 V	-	-	100	μA
受信時の Dominant 電圧	V_{BUSdom}	受信 Node が Low レベルと判断する電圧	-	-	0.423× V_{VBAT}	V
受信時の Recessive 電圧	V_{BUSrec}	受信 Node が High レベルと判断する電圧	0.556× V_{VBAT}	-	-	V
受信時の Center 電圧	V_{BUSCNT}	V_{BUSCNT}= (V_{th_dom} +V_{th_rec})/2 V_{th_dom}=受信時の Dominant しきい値の測定電圧 V_{th_rec}=受信時の Recessive しきい値の測定電圧	0.475× V_{VBAT}	0.5× V_{VBAT}	0.525 ×V_{VBAT}	V
Hysteresis	V_{BUShys}	V_{BUShys}= V_{th_rec} - V_{th_dom}	-	-	0.133 ×V_{VBAT}	V

注 1：R_L は IC 外部に接続する VBAT と BUS 間のプルアップ抵抗です。

© 2026
Toshiba Electronic Devices & Storage Corporation

8.9. BUS(AC 特性)

8.9.1. Wakeup パルスの送受信

表 8.9 WakeUp パルスの送受信

(特に規定しない限り V_{CC} = 4.8 ~ 5.2V, V_{VBAT} = 6 ~ 18 V, Ta = -40 ~ 125 °C, 1Tbit=50μs)

項目	記号	条件	最小	標準	最大	単位
Wakeup 受信時の Dominant 検出時間	T_{rx_wakeup}	TH_{rx_dom} = 0.423 × V_{VBAT} (「図 8.1 Wakeup パルス送信」を参照)	0.5	2.75	5	μs
Wakeup 送信時の BUS ドミナント時間	T_{tx_wakeup}	TH_{tx_dom} = 0.3 × V_{VBAT} TH_{tx_rec} = 0.7 × V_{VBAT}	400	800	2500	μs
Wakeup 送信時のインターバル時間	$T_{tx_wakeup_space}$	Wakeup パルスの 2 回目のドミナントパルス送信までの時間	5	7.5	10	ms
Wakeup パルスの受信待機時間	$T_{RX_Wakeup_Space_S}$	Dominant pulse detect Mode 遷移後、Wakeup パルス(2 回ドミナント)の受信待機時間	70	120	170	ms
Wakeup パルスの 2 回目のドミナント受信待機時間	$T_{RX_Wakeup_Space}$	Wakeup パルスの 1 回目のドミナント受信から 2 回目の受信待機時間	15	-	32	ms
Wakeup パルス(2 回ドミナント)受信の認識時間	$T_{RX_Wakeup_Detect_S}$	Dominant pulse detect Mode 遷移後、Wakeup パルス(2 回ドミナント)受信を認識する時間	-	-	1.6	ms
Wakeup パルスを再度送信するまでの待機時間	$T_{TX_Wakeup_Recovery_S}$	Wakeup パルス送信後から再度送信するまでの時間	60	120	250	ms
Sleep Mode への遷移時間	$T_{RX_Sleep_S}$	Sleep メッセージ受信後から Sleep Mode に遷移する時間	25	35	50	ms
Normal Mode 移行時間	$T_{RX_Normal_S}$	Standby Mode でクロック受信から Normal Mode 遷移までの時間	-	-	20	ms

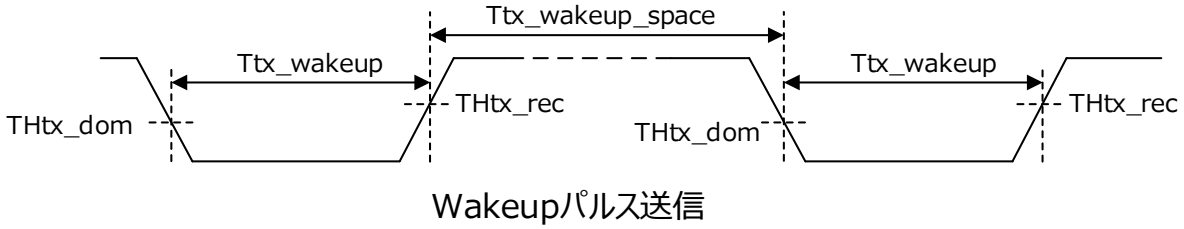


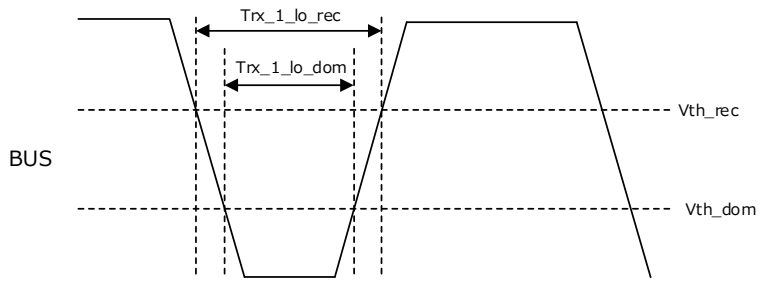
図 8.1 Wakeup パルス送信

8.9.2. Normal Mode の送受信

表 8.10 Normal Mode の送受信

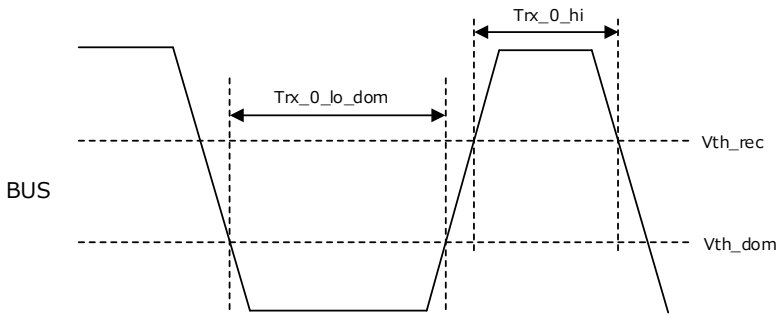
(特に規定しない限り V_{CC} = 4.8 ~ 5.2V, V_{VBAT} = 6 ~ 18 V, Ta = -40 ~ 125 °C, 1Tbit=50μs)

項目	記号	条件	最小	標準	最大	単位
Normal Mode の受信時						
受信時の論理 1 の BUS ドミナント時間	$T_{rx_1_lo_dom}$	C_{BUS}=1nF、R_{BUS}=1kΩ V_{th_dom}=0.423 × V_{VBAT}	5.5	-	-	μs
受信時の論理 1 の BUS レセッシブ時間	$T_{rx_1_lo_rec}$	C_{BUS}=10nF、R_{BUS}=500Ω V_{th_rec}=0.556 × V_{VBAT}	-	-	22.5	μs
受信時の論理 0 の BUS ドミナント時間	$T_{rx_0_lo_dom}$	C_{BUS}=1nF、R_{BUS}=1kΩ V_{th_dom}=0.423 × V_{VBAT}	8.5	-	-	μs
受信時の論理 0 の BUS レセッシブ時間	$T_{rx_0_hi}$	C_{BUS}=1nF、R_{BUS}=1kΩ V_{th_rec}=0.556 × V_{VBAT}	3	-	-	μs
Normal Mode の送信時						
送信時の論理 0 の BUS ドミナント時間	$T_{tx_0_lo_dom}$	C_{BUS}=1nF、R_{BUS}=1kΩ TH_{tx_dom} = 0.3 × V_{VBAT}	8.5	-	-	μs
送信時の論理 0 の BUS レセッシブ時間	$T_{tx_0_hi}$	C_{BUS}=10nF、R_{BUS}=500Ω TH_{tx_rec} = 0.7 × V_{VBAT}	1	-	-	μs
CXPI ネットワークエラー	T_{NETERR}	一定時間(T_{NETERR})の間、任意の PID 受信が無い場合	4	7	10	s
UDSonCXPI の Response 時間	$T_{RESPONSE}$	UDSonCXPI の Request 受信後、Response するまでの時間	0	-	500	ms



受信時:論理1のBUS幅

図 8.2 論理 1 受信時の BUS 幅



受信時:論理0のBUS幅

図 8.3 論理 0 受信時の BUS 幅

8.10. その他

表 8.11　その他

項目	記号	条件	最小	標準	最大	単位
チャタリングフィルター						
チャタリングフィルターの入力確定時間	T_{IN_FIX}	チャタリングフィルターのサンプリング周期(ms)=T_{IN} チャタリングフィルターのサンプリング回数(回)=N	T_{IN} × N	T_{IN} × (N+0.5)	T_{IN} × (N+1)	ms
その他						
BUS 内部抵抗	$R_{Responder}$	VBAT と BUS 間抵抗	20	30	60	kΩ
BUS 内部 Diode	V_F	VBAT と BUS 間 Diode	0.25	0.5	1.0	V
Responder Node の許容容量	$C_{Responder}$	設計保証	-	220	250	pF
BUS 許容容量 1	C_{BUS}	R_L=1kΩ	-	-	1	nF
BUS 許容容量 2	C_{BUS}	R_L=660Ω	-	-	4	nF
BUS 許容容量 3	C_{BUS}	R_L=500Ω	-	-	10	nF

© 2026
Toshiba Electronic Devices & Storage Corporation

9. 応用回路例

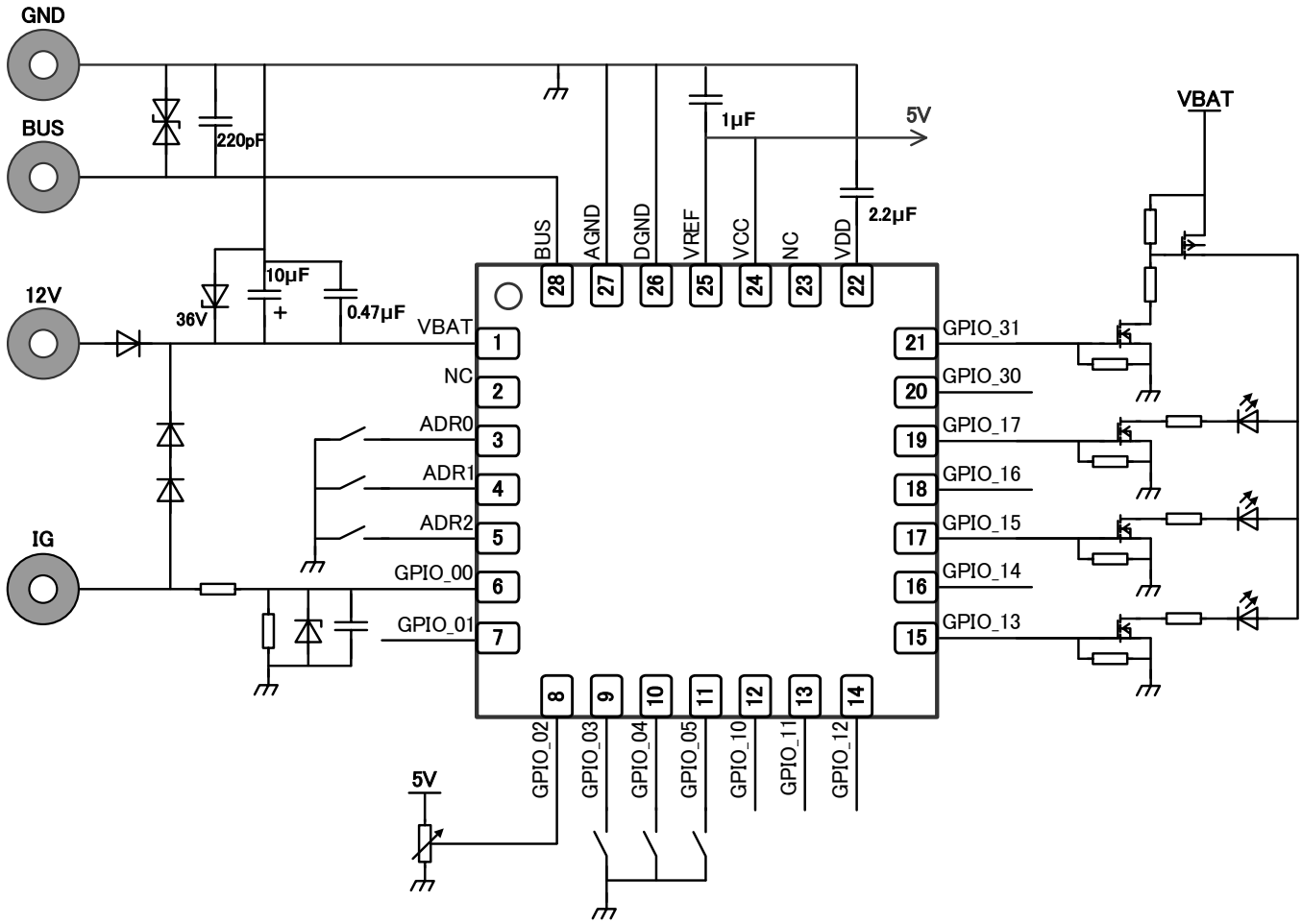


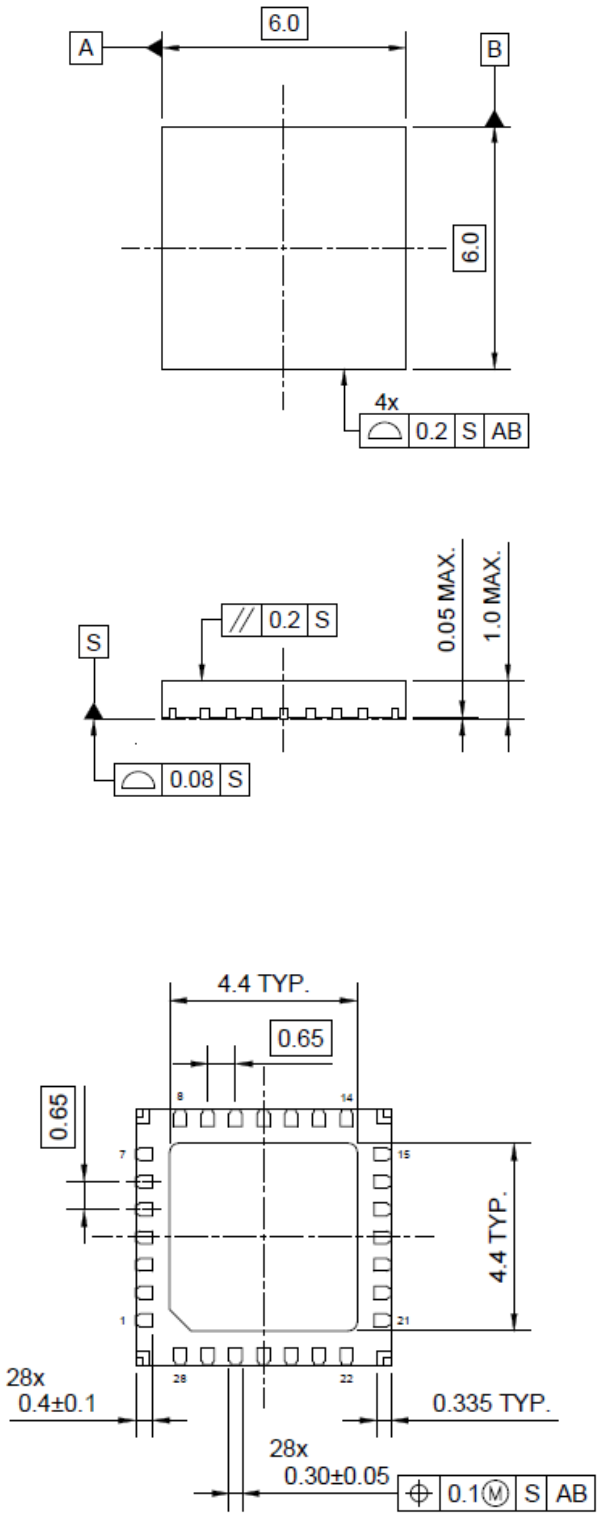
図 9.1　応用回路図

注：特記なき場合、Typ 値を想定しています。
（特性誤差は抵抗±5%±200ppm/°C、電解コン±20%、セラコン±5%考慮）

10. 外形寸法図

- P-VQFN28-0606-0.65-003

単位： mm



質量: 0.1 g (標準)

図 10.1. 外形寸法図

11. 変更履歴

Ver	仕様項目	仕様変更内容	発行日
1.0	―	新規作成	2026/10/30

© 2026
Toshiba Electronic Devices & Storage Corporation

12. 使用上のご注意およびお願い事項

(1) 本仕様書で使用しているブロック図は機能・動作を説明するためのもので、一部省略／簡略化している場合があります。

(2) 本仕様書で使用している等価回路図は機能・動作を説明するためのもので、一部省略／簡略化している場合があります。

(3) 本仕様書で使用しているタイミングチャートは機能・動作を説明するためのもので、一部省略／簡略している場合があります。

(4) 最大定格は瞬時たりとも超えてはならない規格です。最大定格を超えると IC の破壊や劣化、損傷の原因となり、IC 以外に損害を与えるおそれがあります。いかなる動作条件でも必ず最大定格超えないよう設計を行ってください。
ご使用に際しては、記載された動作範囲内でご使用ください。

(5) 応用回路例内の部品は、応用機器の誤動作や故障が発生しないことを保証するものではありません。
部品を選択する場合には十分に応用評価を実施し、問題ないことを確認してご使用ください。

(6) 誤装着はしないでください。IC の破壊、機器の損傷を招く恐れがあります。

© 2026
Toshiba Electronic Devices & Storage Corporation

製品取り扱い上のお願い

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。
本資料に掲載されているハードウエア、ソフトウエアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウエア・ソフトウエア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器（生命直結機器）、車載・輸送機器、防衛関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口まで、または当社 Web サイトのお問い合わせフォームからお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。

東芝デバイス&ストレージ株式会社
https://toshiba.semicon-storage.com/jp/

© 2026
Toshiba Electronic Devices & Storage Corporation