

CMOS 形 アナログ集積回路 シリコン モノリシック

TC32306FTG

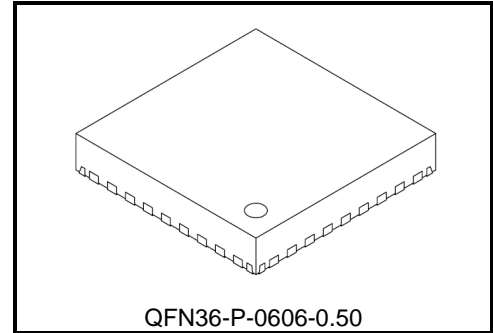
リモートコントロール用 RF 送受信 IC

1. 概要

TC32306FTG はリモートコントロール用として UHF 帯に使用可能な多機能送受信シングルチップ IC です。

LNA から送信パワーアンプまで送受信に必要なほとんどの機能がこのワンチップに収納されています。さらに、検波・信号検出などの大部分をデジタル処理することにより、フィルタなど外付け部品を大幅に削減でき、使用製品に合わせた細かい特性調整が可能となります。

電源電圧、周波数帯、変復調方式、検波方式など多様な設定が可能であるため、このワンチップで幅広い用途に対応することができます。



質量: 0.08 g (標準)

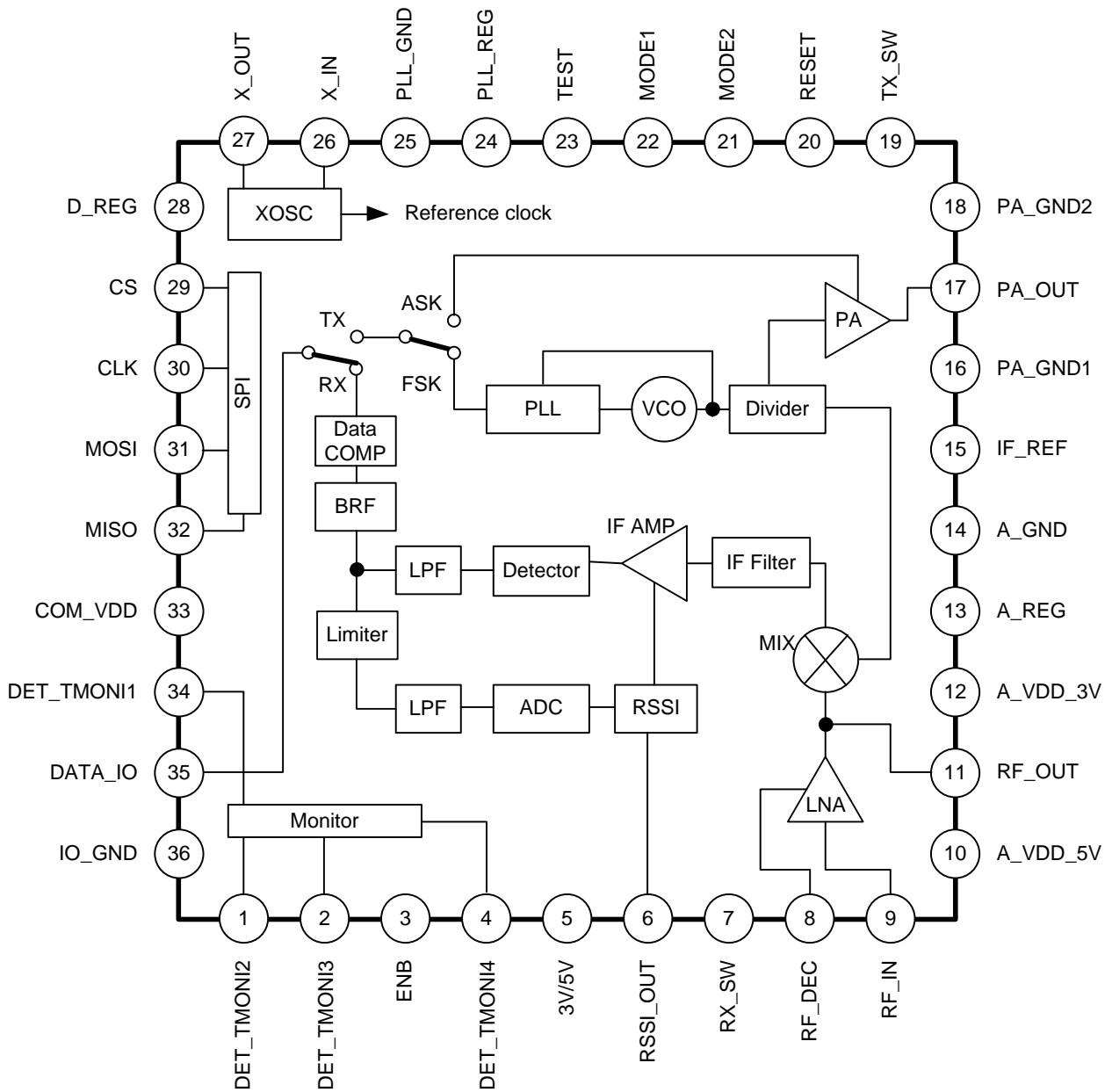
2. 用途

リモートキーレスエントリー、リモートドアロック/アンロック、タイヤ空気圧低下検出などの車載機器用途、その他リモートコントローラなど

3. 特長

- LNA、ミキサ、IF フィルタ、IF アンプ、RSSI、信号検出回路、ビットレートフィルタ、データコンパレータ、PLL、VCO、送信パワーアンプ他を内蔵
- 動作電圧範囲： 3V モード 2.0~3.3 V、5V モード 2.4~5.5V
- 低消費電流：送信時 TX 12 mA (+10dBm 送信出力時)/ 受信時 9.7 mA / バッテリーセーブ時 0 μ A (標準)
- RF 帯域：315、434、868/ 915 MHz 帯
- 対応変調方式：ASK、FSK
- 受信方式：シングルコンバージョンシステム
- 受信 IF 帯域幅：広帯域 320kHz、中帯域 270kHz
- 受信 IF 周波数：230 kHz(広帯域)、280 kHz(中帯域)
- 信号検出：RSSI 検出、ノイズ検出(FSK のみ)、プリアンブル信号検出
- 高受信感度：-116dBm 以下 (帯域幅：320 kHz、変調周波数：600 Hz 時、周波数偏差 \pm 40kHz)
- 送信出力：+10dBm (最大設定時の標準)
- 制御：SPI 制御(単独リードライト、バーストリードライト)、EEPROM 制御
- その他機能：データコンパレータ急速充放電機能、オートオフ機能、アンテナスイッチ制御機能他

4. ブロック図



※ブロック図内の機能ブロック／回路／定数などは、機能を説明するため、一部省略・簡略化している場合があります。

図 4-1 ブロック図

5. 端子説明

5.1 端子等価回路

表 5-1 端子説明

- 内部等価回路図中の抵抗、容量などの値はすべて標準値を示します。
- 内部等価回路図は、接続される外部回路設計の理解を助けるもので、内部回路を正確に記述しているものではなく、一部省略・簡略化している場合があります

端子番号	名称	入出力	端子説明	内部等価回路
1	DET_TMONI2	デジタル出力	<p>制御用信号出力端子</p> <ul style="list-style-type: none"> ・外部制御に必要な各種内部信号で、デジタル出力です。 <p>使用しない場合は、OPENにしてください。</p>	
2	DET_TMONI3	アナログ出力	<p>内部信号アナログ出力端子</p> <ul style="list-style-type: none"> ・ユーザテストモード時に各種内部信号をアナログ変換して出力する端子です。 <p>使用しない場合は、OPENにしてください。</p> <p>※注意事項 ユーザテストモードで信号をモニタする際は、必ず COM_VDD=3V 以上で使用してください。低電圧使用時は出力電圧が正しくモニタできません。</p>	
3	ENB	デジタル入力	<p>イネーブル入力端子(SPI 制御設定時)</p> <ul style="list-style-type: none"> ・SPI 制御設定の場合は、IC 動作の状態を制御します。 <p>アドレス設定入力端子(EEPROM 制御設定時)</p> <ul style="list-style-type: none"> ・EEPROM 制御設定の場合は、EEPROM から読み出しを開始するアドレスを設定する端子です。 <p>※注意事項 本 IC に電源供給されていない場合など、印加電源より高い電圧を加えないでください。電源側に端子を保護する素子が挿入されているため、過電流が流れます。</p>	
4	DET_TMONI4	アナログ出力	<p>内部信号アナログ出力端子</p> <ul style="list-style-type: none"> ・ユーザテストモード時に各種内部信号をアナログ変換して出力する端子です。 <p>使用しない場合は、OPENにしてください。</p> <p>※注意事項 ユーザテストモードで信号をモニタする際は、必ず COM_VDD=3V 以上で使用してください。低電圧使用時は出力電圧が正しくモニタできません。</p>	
5	3V/5V	デジタル入力	<p>電源系設定入力端子</p> <ul style="list-style-type: none"> ・使用する電源系(3V もしくは 5V)を選択する入力端子。外部配線により電源か GND に接続し固定してください。 <p>※注意事項 本 IC に電源供給されていない場合など、印加電源より高い電圧を加えないでください。電源側に端子を保護する素子が挿入されているため、過電流が流れます。</p>	

端子番号	名称	入出力	端子説明	内部等価回路
6	RSSI_OUT	アナログ出力	<p>RSSI 出力端子</p> <ul style="list-style-type: none"> ・RSSI のアナログ信号を出力する端子です。コンデンサを介してグラウンドに接続してください。 ・この RSSI 出力は、ADC でデジタル化される RSSI とは独立したものとなります。 <p>使用しない場合も、コンデンサを介してグラウンドに接続してください。</p>	
7	RX_SW	デジタル出力	<p>アンテナスイッチ用信号出力端子(SPI 制御設定時)</p> <ul style="list-style-type: none"> ・外付けアンテナスイッチを制御するための出力端子です。 <p>使用しない場合は、OPEN にしてください。</p>	
		デジタル入力	<p>アドレス設定入力端子(EEPROM 制御設定時)</p> <ul style="list-style-type: none"> ・EEPROM から読み出しを開始するアドレスを設定する端子です。 <p>※注意事項 本 IC に電源供給されていない場合など、印加電源より高い電圧を加えないでください。電源側に端子を保護する素子が挿入されているため、過電流が流れます。</p>	
8	RF_DEC	—	<p>RF デカップリング用端子</p> <ul style="list-style-type: none"> ・必ず、外部にデカップリング用のコンデンサを接続してください。 <p>使用しない場合は、OPEN にしてください。</p>	
9	RF_IN	アナログ入力	<p>RF 信号入力端子</p> <ul style="list-style-type: none"> ・GND への接続を除き、この端子にバイアス(直流)電圧を印加しないでください。 <p>使用しない場合は、OPEN にしてください。</p>	

端子番号	名称	入出力	端子説明	内部等価回路
10	A_VDD_5V	—	電源端子 ・主にアナログ系機能ブロックの電源端子です。 電源を5V系で使用する場合には、電源電圧5V(標準)を印加してください。 ・電源を3V系で使用する場合は、A_VDD_3Vと接続し、電源電圧3V(標準)を印加してください。	—
11	RF_OUT	アナログ出力	RF信号出力端子 ・LNAブロックからのRF信号出力端子です。 ・オープンドレイン構造です。適切な整合回路を介してA_VDD_3V端子へ接続してください。 使用しない場合は、OPENにしてください。	
12	A_VDD_3V	—	電源端子(3V系電源使用時) レギュレータ出力端子(5V系電源使用時) ・電源を3V系で使用する場合は、電源電圧3V(標準)を印加してください。 ・電源を5V系で使用する場合には、約3Vのレギュレータの出力端子です。外部にバイパスコンデンサを接続し、外部から電圧や電流を入力しないでください。 ・この端子からPA_OUT、RF_OUT端子以外に、外部回路に電源として供給しないでください。	—
13	A_REG	アナログ出力	レギュレータ出力端子 ・主にアナログ系機能ブロック用のレギュレータ出力端子です。 ・外部にバイパスコンデンサを接続し、外部から電圧や電流を入力しないでください。 ・この端子から外部回路に電源として供給しないでください。	
14	A_GND	—	グラウンド端子 ・主にアナログ系機能ブロックのグラウンド端子です。	—
15	IF_REF	—	ACグラウンド端子 ・IFフィルタのグラウンド端子です。コンデンサを介してグラウンドに接続してください。 使用しない場合は、OPENにしてください。	
16	PA_GND1	—	グラウンド端子 ・主に送信PA機能ブロック用のグラウンド端子です。 PAを使用しない場合も、グラウンドに接続してください。	—

端子番号	名称	入出力	端子説明	内部等価回路
17	PA_OUT	アナログ出力	RF 送信信号出力端子 ・オープンドレイン構造です。適切な整合回路を介して A_VDD_3V に接続してください。 使用しない場合は、OPEN にしてください。	
18	PA_GND2	—	グラウンド端子 ・主に送信 PA 機能ブロック用のグラウンド端子です。 PA を使用しない場合も、グラウンドに接続してください。	—
19	TX_SW	デジタル出力	アンテナスイッチ用信号出力端子(SPI 制御設定時) ・外付けアンテナスイッチを制御するための出力端子です。 使用しない場合は、OPEN にしてください。	
		デジタル入力	アドレス設定入力端子(EEPROM 制御設定時) ・EEPROM から読み出しを開始するアドレスを設定する端子です。 ※注意事項 本 IC に電源供給されていない場合など、印加電源より高い電圧を加えないでください。電源側に端子を保護する素子が挿入されているため、過電流が流れます。	
20	RESET	デジタル入力	リセット入力端子 ・レジスタ値など IC の内部状態を初期状態に戻す端子です。	
21	MODE2	デジタル入力	制御方法設定端子 ・SPI 制御設定、EEPROM 制御設定および各制御時のモード(通常/ユーザテスト)切り替えを行います。	
22	MODE1	デジタル入力	制御方法設定端子 ・SPI 制御設定、EEPROM 制御設定および各制御時のモード(通常/ユーザテスト)切り替えを行います。	
23	TEST	デジタル入力	当社テストモード設定用入力端子 ・当社が本 IC をテストするためのテストモードに設定する端子です。必ず、外部配線によりグラウンドに接続し固定してください。	

端子番号	名称	入出力	端子説明	内部等価回路
24	PLL_REG	アナログ出力	PLL 用レギュレータ出力端子 <ul style="list-style-type: none"> ・外部にバイパスコンデンサを接続し、外部から電圧や電流を入力しないでください。 ・また、このレギュレータから外部回路に電源として供給しないでください。 	
25	PLL_GND	—	グラウンド端子 <ul style="list-style-type: none"> ・主にデジタル系機能ブロックのグラウンド端子です。 	—
26	X_IN	アナログ入力	基準クロック入力端子 <ul style="list-style-type: none"> ・バイアス(直流)電圧を印加しないでください。 	
27	X_OUT	アナログ出力	基準クロック出力端子 <ul style="list-style-type: none"> ・本 IC で水晶振動子を利用して発振させる場合以外はオープンで使用してください。 他の外部回路には、この端子のクロック出力を供給しないでください。 	
28	D_REG	アナログ出力	レギュレータ出力端子 <ul style="list-style-type: none"> ・主にデジタル系機能ブロックのグラウンド端子です。 ・外部にバイパスコンデンサを接続し、外部から電圧や電流を入力しないでください。 ・また、このレギュレータから外部回路に電源として供給しないでください。 	

端子番号	名称	入出力	端子説明	内部等価回路
29	CS	デジタル 入力	チップセレクト入力端子 (SPI 制御時、EEPROM 制御設定ユーザテストモード時) ※注意事項 本 IC に電源供給されていない場合など、印加電源より高い電圧を加えないでください。電源側に端子を保護する素子が挿入されているため、過電流が流れます。	
		デジタル 出力	チップセレクト出力端子 (EEPROM 制御設定通常時)	
30	CLK	デジタル 入力	クロック入力端子 (SPI 制御時、EEPROM 制御設定ユーザテストモード時) ※注意事項 本 IC に電源供給されていない場合など、印加電源より高い電圧を加えないでください。電源側に端子を保護する素子が挿入されているため、過電流が流れます。	
		デジタル 出力	クロック出力端子 (EEPROM 制御設定通常時)	
31	MOSI	デジタル 入力	シリアルデータ入力端子 (SPI 制御時、EEPROM 制御設定ユーザテストモード時) ※注意事項 本 IC に電源供給されていない場合など、印加電源より高い電圧を加えないでください。電源側に端子を保護する素子が挿入されているため、過電流が流れます。	
		デジタル 出力	シリアルデータ出力端子 (EEPROM 制御設定通常時)	

端子番号	名称	入出力	端子説明	内部等価回路
32	MISO	デジタル出力	シリアルデータ出力端子 (SPI 制御時、EEPROM 制御設定ユーザテストモード時)	
		デジタル入力	シリアルデータ入力端子 (EEPROM 制御設定通常時) ※注意事項 本 IC に電源供給されていない場合など、印加電源より高い電圧を加えないでください。電源側に端子を保護する素子が挿入されているため、過電流が流れます。	
33	COM_VDD	—	電源端子 ・主に制御系機能ブロックの電源端子です。	—
34	DET_TMONI1	デジタル出力	制御用信号出力端子 ・外部制御に必要な各種内部信号で、デジタル出力です。 使用しない場合は、OPEN にしてください。	
35	DATA_IO	デジタル出力	復調信号出力端子(受信モード時) ・受信モード時は復調された信号が出力される端子です。 リセット時、リセット解除時で端子状態が異なります。表 5-2 をご参照ください。 ※注意事項 本端子の低ドライブ設定では出力抵抗が 10kΩ です。低ドライブ設定でのプルアップ/プルダウン抵抗は、十分な出力レベルを確保できる値を選んでください。抵抗値によっては、高ドライブ設定を選択してください。ドライブ設定については、6.10.5 を参照願います。	
		デジタル入力	被変調信号入力端子(送信モード時) ・送信モードでは、変調する信号を入力する端子です。 リセット時、リセット解除時で端子状態が異なります。表 5-2 をご参照ください。 ※注意事項 本 IC に電源供給されていない場合など、印加電源より高い電圧を加えないでください。電源側に端子を保護する素子が挿入されているため、過電流が流れます。	
36	IO_GND	—	グラウンド端子 ・主に制御系機能ブロックのグラウンド端子です。	—

5.2 リセット時、レジスタ初期値での端子状態

リセット状態、レジスタ初期値の状態、SPI 制御設定および EEPROM 制御設定(ユーザテストモードを含む)の各状態、設定で IO 状態が変化する端子があります。表 5-2 をご参照ください。

表 5-2 リセット時、レジスタ初期値での端子状態

端子名称	SPI 制御設定時(スレーブ動作) (SPI 制御設定ユーザテストモード含む)		EEPROM 制御設定時 (マスタ動作)		EEPROM 制御設定ユーザテストモード (スレーブ動作)	
	RESET="L"	レジスタ初期値 (バッテリーセーブ状態)	RESET="L"	バッテリーセーブ状態	RESET="L"	レジスタ初期値 (バッテリーセーブ状態)
MODE2	IN	IN	IN	IN	IN	IN
MODE1	IN	IN	IN	IN	IN	IN
CS	IN	IN	H 出力	H 出力	IN	IN
CLK	IN	IN	L 出力	L 出力	IN	IN
MOSI	IN	IN	L 出力	L 出力	IN	IN
MISO	Z	Z	Z	Z	Z	Z
ENB	IN	IN	IN	IN	IN	IN
TX_SW	Pull Down	Pull Down	IN	IN	IN	IN
RX_SW	Pull Down	Pull Down	IN	IN	IN	IN
DATA_IO	Z	L 出力	Z	L 出力	Z	L 出力
DET_TMONI1,2	L 出力	L 出力	L 出力	L 出力	L 出力	L 出力
DET_TMONI3,4	Z	Z	Z	Z	Z	Z

Z: ハイインピーダンス

注意事項

- ・SPI 制御設定時、RESET="L"の状態の SPI 設定は入力可能ですが動作しません。

バッテリーセーブ状態での DATA_IO 端子は、レジスタ設定(h'0A[D5]RX_TX)の状態端子状態が変わります。レジスタ初期値は h'0A[D5]RX_TX="0"です。

表 5-3 バッテリーセーブ状態での DATA_IO 端子の状態

端子名称	h'0A[D5]RX_TX="0" (受信モード: 初期状態)	h'0A[D5]RX_TX="1" (送信モード)
DATA_IO	L 出力	Z

Z: ハイインピーダンス

本 IC がスレーブ動作をしているとき、バッテリーセーブ状態での MISO 端子は、SPI リード時に端子状態が変わります。

表 5-4 スレーブ動作時、バッテリーセーブ状態での MISO 端子の状態

端子名称	SPI リード時	SPI リード時以外
MISO	OUT	Z

Z: ハイインピーダンス

6. 動作説明

6.1 電源電圧設定

本ICの電源は3V系と5V系のどちらかを選択できます。選択した電源電圧系により、印加方法が異なります。また、3V/5V端子の設定が必要となります。5V電源使用時は3V/5V端子を5V電源に接続することで、内部レギュレータ(A_REG30;アナログ3Vレギュレータ)が動作し、A_VDD_3V端子に電圧標準3Vの電圧が出力され、内部回路の電源として使用されます。

表 6-1 電源端子接続

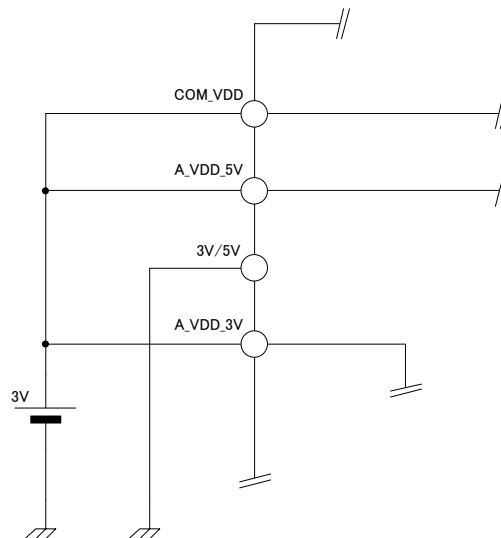
端子名	3V系電源使用	5V系電源使用
3V/5V端子 (A_REG30状態)	GND (Disable)	5V系電源入力 (Enable)
A_VDD_3V端子	3V系電源入力	A_REG30出力 (外部回路利用不可)
A_VDD_5V端子	3V系電源入力	5V系電源入力
COM_VDD端子	3V系電源入力	5V系電源入力

6.1.1 3V系電源使用設定

3V系で使用する場合、3V/5V端子を必ずGNDに接続し、COM_VDD端子、A_VDD_3V端子およびA_VDD_5V端子に安定した3V電圧を印加してください。

注意事項

- ・5V用のA_REG30を絶対に動作させないでください。
- ・COM_VDD端子を表8-1の動作電圧範囲($V_{DD(3V)}$)外の電圧に絶対に接続しないでください。



(この図は概略図です。適宜バイパスコンデンサなどが必要です。)

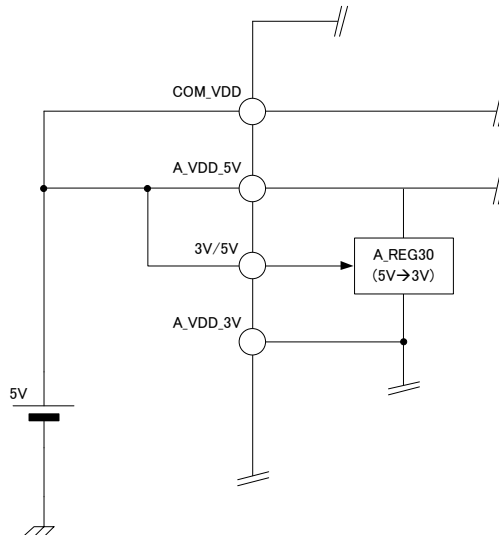
図 6-1 3V系で使用する場合の接続例

6.1.2 5V系電源使用設定

5V系で使用する場合は、3V/5V端子を必ず5V電源に接続し、A_VDD_5V端子、COM_VDD端子に安定した5V電圧を印加してください。

注意事項

- ・A_VDD_3V端子に外部から電圧を絶対に印加しないでください。
- ・COM_VDD端子を表8-1の動作電圧範囲($V_{DD(5V)}$)外の電圧に絶対に接続しないでください。
- ・LNAやPAの出力マッチング回路への給電は、A_REG30出力(A_VDD_3Vの電圧)を必ず使用してください。



(この図は概略図です。適宜バイパスコンデンサなどが必要です。)

図 6-2 5V 系で使用する場合の接続例

6.1.3 電源・グラウンド系統

機能ブロックごとに電源・グラウンド系統が分かれています。5V 系では、一部のアナログ系機能ブロックは約 3V 出力の内部レギュレータ(A_REG30)を介して電源に接続されます。3V 系では、外部で A_VDD_3V 端子と A_VDD_5V 端子を接続して利用するため、一部のアナログ系機能ブロックには 3V 電源が直接接続されます。

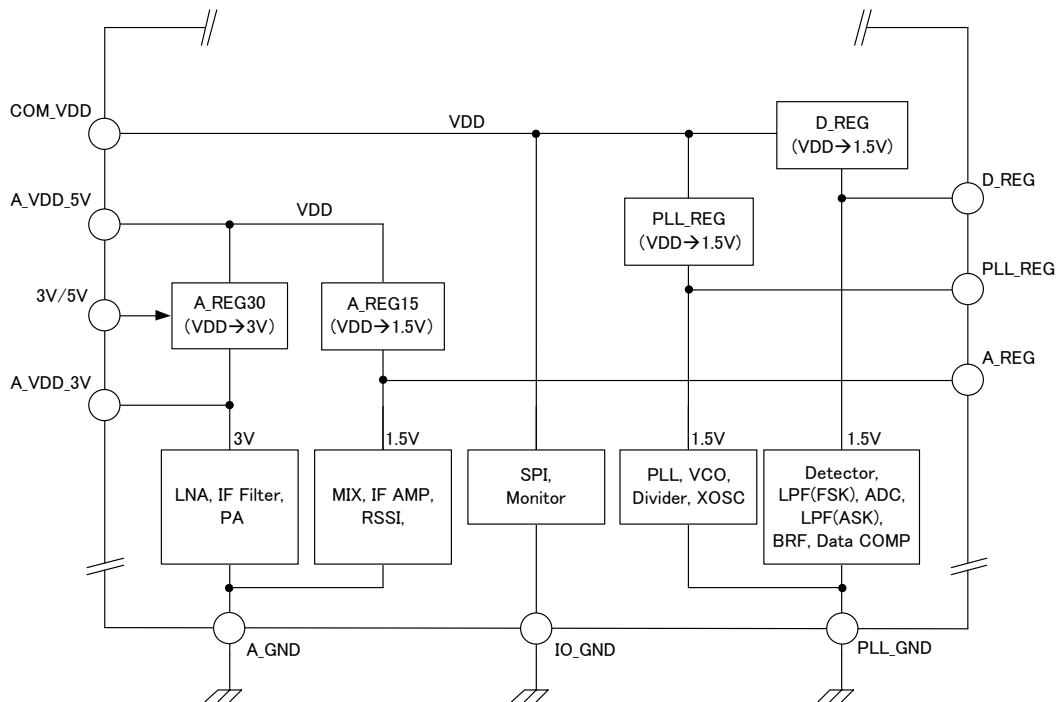


図 6-3 電源系統概要図

(本図は機能ブロックごとに主たる電源・グラウンド系を掲載しています)

6.2 制御設定

本 IC の制御は、SPI 制御(Serial Peripheral Interface)と EEPROM 制御の 2 つあります。制御方法の設定は、MODE2 端子により選択します。また、各制御方法は MODE1 端子によってユーザテストモードに切り替えることができます。

表 6-2 制御方法種類の説明

MODE2 端子	MODE1 端子	制御設定
L	L	SPI 制御設定
L	H	SPI 制御設定(ユーザテストモード)
H	L	EEPROM 制御設定
H	H	EEPROM 制御設定(ユーザテストモード)

SPI 制御設定と EEPROM 制御設定では外部接続や端子の役割、入出力などが異なります。実使用時は切り替えできません。

表 6-3 制御設定と各端子の役割

制御設定	CS	CLK	MOSI	MISO	ENB	TX_SW	RX_SW	
SPI 制御設定	【IN】 本 IC がスレーブ MCU などから制御		【OUT】 本 IC がスレーブ MCU などから制御	【IN】 状態制御	【OUT】 アンテナスイッチ 制御出力			
SPI 制御設定(ユーザテストモード)	【OUT】 本 IC がマスタ EEPROM を制御		【IN】 本 IC がマスタ EEPROM からの読 み出し	【IN】 MCU 等から EEPROM 読み出し チャンネルの設定入力				
EEPROM 制御設定	【IN】 本 IC がスレーブ MCU などから制御		【OUT】 本 IC がスレーブ MCU などから制御					
EEPROM 制御(ユーザテストモード)								

6.2.1 SPI 制御設定

MCU と本 IC を SPI 形式で接続し本 IC をコントロールします。

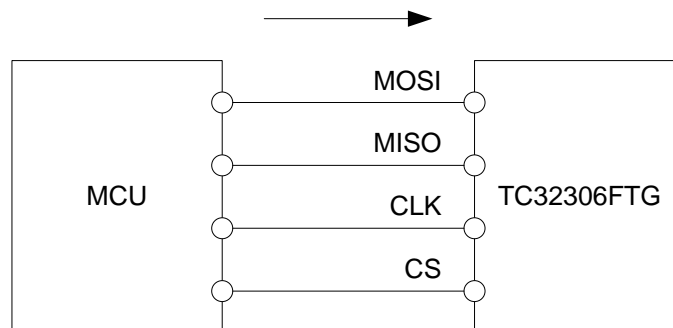


図 6-4 SPI 制御設定の接続概念図

6.2.2 EEPROM 制御設定

MCU と EEPROM を、本 IC を経由して接続し、EEPROM に書き込まれたレジスタ設定で本 IC を動作させます。レジスタ h'0A から h'1C までの設定を 1 設定(チャンネル)として、EEPROM のサイズによって最大 8 設定(チャンネル)の切り替えが可能です。チャンネルの切り替えに、TX_SW 端子、RX_SW 端子、ENB 端子を入力端子として利用するなど、SPI 制御設定時に比べて外部接続や端子利用法が大きく異なります。

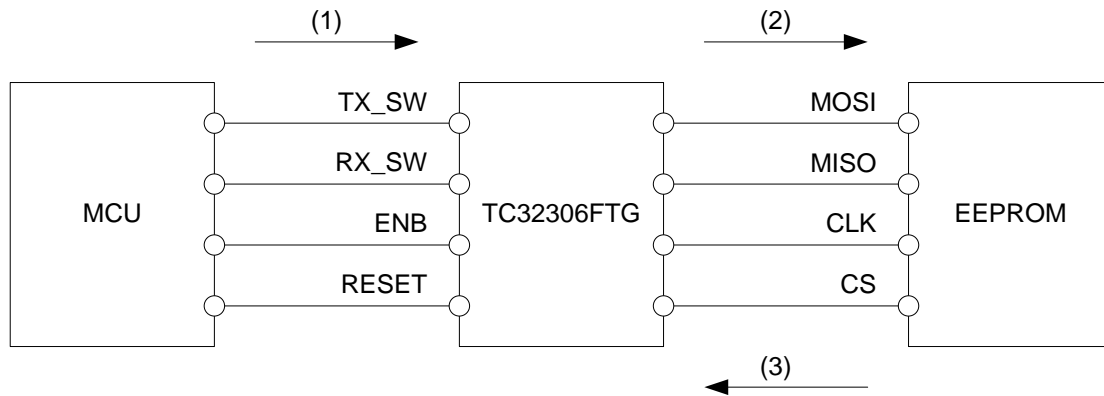


図 6-5 EEPROM 制御設定の接続概念図

- EEPROM にあらかじめレジスタ値をチャンネルごとに設定(書き込み)しておきます。
- MCU などから本 IC に EEPROM から呼び出すチャンネルを設定します。(1)
- RESET 端子の”L”→”H”のタイミングで、本 IC が SPI を使って EEPROM からチャンネル単位でレジスタ値を呼び出します。(2)
- 本 IC が、EEPROM から読み出したレジスタ値に従って動作します。(3)

6.3 共通機能

6.3.1 リセット

レジスタ値など IC の内部状態を初期値に戻すことができます。リセット実行するには、電源が本 IC に安定供給された状態で RESET 端子を確実に”L”にしてください。またリセット解除は、電源が安定供給された状態で行ってください。

表 6-4 RESET 端子の説明

RESET 端子の状態	IC の状態
L	レジスタと IO 状態が初期化されます。 IO 状態が初期化されるので、一部設定*を除き、すべての設定を受け付けません。 リセット時の IO 状態については、表 5-2 をご参照ください。
H	設定によって、バッテリーセーブ状態、スタンバイ状態、動作状態になります。

*EEPROM 制御設定の ENB、TX_SW、RX_SW は動作を受け付けます。

注意事項

- 電源投入時は必ずリセットしてください。
- リセットにより、レジスタ値はただちに初期化されます。
- レジスタ初期値での IO の状態は、表 5-2 をご参照ください。
- SPI 制御設定の場合、リセットから、リセット解除後に動作状態にするレジスタ設定入力まで、本 IC はバッテリーセーブ状態になります。
- EEPROM 制御設定の場合、リセット解除で、EEPROM 読み出し用の内部発振回路も同時に起動します。
- IC の起動時にリセットの状態を、供給電圧がシステム使用電源電圧の 90%を安定的に超えるまで維持し、その後 1μs 後にリセット解除してください。IC の起動過渡状態でリセット解除を行うと、誤動作する可能性があります。

起動時の RESET 端子の操作に関しては、図 6-6 も参照願います。

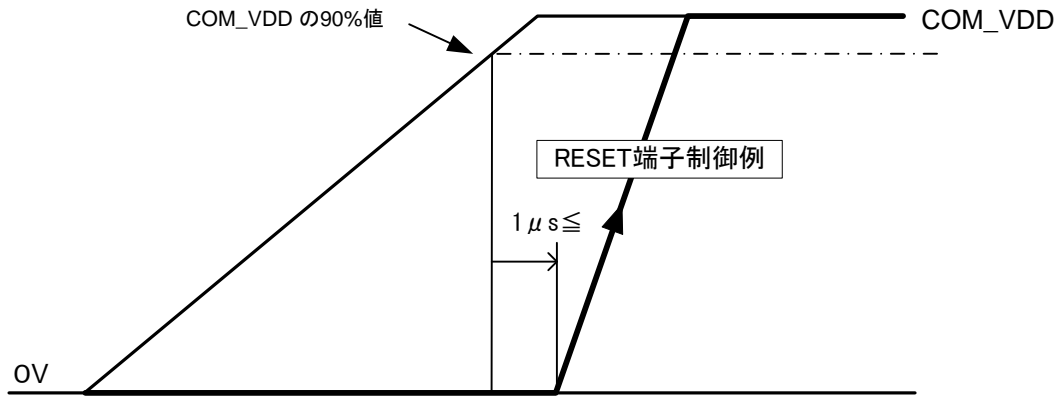


図 6-6 起動時における RESET 端子の操作例

・ソフトリセット

レジスタ設定(h'09[D7:D0]RESET7..0)を利用してリセットを行うことができます。ソフトリセットを行う場合は、h'09[D7:D0]RESET7..0 に b'01010101 を書き込んでください。ソフトリセットは書き込み後、ただちにリセット状態になり、次の CLK 信号立ち上がりもしくは CS 信号立ち上がりの速い方でリセットが解除されます。そのためスタンバイ/動作状態のレジスタ設定を送るまで必ずバッテリーセーブ状態になります。

表 6-5 ソフトリセットコマンド

ソフトリセットコマンド
h'09[D7:D0]RESET7..0 = b'01010101

注意事項

- ・EEPROM 制御設定時は使用できません。(ユーザテストモードを除く)
- ・ソフトリセットではレジスタのみ初期化されます。
- ・h'09[D7:D0]RESET7..0 を読み出すと、b'00000000 が読み出されます。

6.3.2 状態制御

リセット解除後、本 IC は基本的に 3 つの状態(バッテリーセーブ状態、スタンバイ状態、動作状態)があり、レジスタ(h'0A[D7]、[D6])と ENB 端子により制御できます。EEPROM 制御設定では、ENB 端子はチャネル設定に使用されるため、状態制御に無関係です。

表 6-6 SPI 制御設定時の各状態の説明

MODE2 端子	ENB 端子	h'0A[D7] ENB	h'0A[D6] ACT	状態名	説明
L	L	X	X	バッテリーセーブ	IC の消費電流を極力抑えた状態。制御データ (レジスタ設定など) および制御設定のみ受け付け/変更可能です。動作状態へ移行するにはスタンバイ状態より時間がかかります。
L	H	0	X		
L	H	1	0	スタンバイ	動作状態に短時間で移行できるような状態。バッテリーセーブ状態に加え、基準クロックやレギュレータなどが動作しています。バッテリーセーブ状態より消費電流が多くなります。
L	H	1	1	動作	送信・受信などの動作が可能な状態。動作の状態により消費電流や状態遷移時間が変わります。

X : Don't care

SPI 制御設定では各状態制御に MODE1 端子の状態は無関係です。

オートオフ機能でバッテリーセーブ状態に移行した場合、レジスタ h'0A[D7]ENB および h'0A[D6]ACT は”1”の状態に保持されます。

表 6-7 EEPROM 制御設定時の各状態の説明

MODE2 端子	h'0A[D7] ENB	h'0A[D6] ACT	状態名	説明
H	0	X	バッテリーセーブ	IC の消費電流を極力抑えた状態。 制御設定のみ受け付け/変更可能です。動作状態へ移行するにはスタンバイ状態より時間がかかります。
H	1	0	スタンバイ	動作状態に短時間で移行できるような状態。 バッテリーセーブ状態に加え、基準クロックやレギュレータなどが動作しています。バッテリーセーブ状態より消費電流が多くなります。
H	1	1	動作	送信・受信などの動作が可能な状態。 動作の状態により消費電流や状態遷移時間が変わります。

X : Don't care

EEPROM 制御設定では、MODE1 端子が”H”の状態はユーザテストモードになり、EEPROM からの制御はできません(本 IC がスレーブになります)。

EEPROM 制御設定(ユーザテストモードも含む)では、ENB 端子はチャンネル設定用の端子になり、状態に無関係です。

オートオフ機能でバッテリーセーブ状態に移行した場合、レジスタ h'0A[D7]ENB および h'0A[D6]ACT は”1”の状態に保持されます。

6.3.3 出力端子ドライブモード選択機能

DATA_IO 端子、MISO 端子、DET_TMONI1 端子、DET_TMONI2 端子の各出力端子はレジスタ設定 (h'0D[D3]DATA_IO_D、h'0D[D2]MISO_D、h'0D[D1]TMONI_D)によりドライブ能力を選択することができます。設定は RESET=“H”(リセット解除)の状態でも有効になります。

表 6-8 出力端子ドライブモード制御設定

h'0D[D3]DATA_IO_D h'0D[D2]MISO_D h'0D[D1]TMONI_D	DATA_IO 端子ドライブ能力 MISO 端子ドライブ能力 DET_TMONI1、DET_TMONI2 端子ドライブ能力
0	低ドライブモード
1	高ドライブモード

6.3.4 アンテナスイッチ制御機能

外部アンテナスイッチを制御するための機能です。レジスタ設定(h'0A[D3]TX_SW、h'0A[D2]RX_SW)によって TX_SW 端子、RX_SW 端子から制御用(“L”または”H”)の信号を出力することができます。動作もしくはスタンバイ状態で有効です。また、EEPROM 制御設定(MODE2 端子=“H”)では入力端子として動作するため利用できません。

表 6-9 アンテナスイッチ制御設定

MODE2 端子	状態	h'0A[D3]TX_SW h'0A[D2]RX_SW	TX_SW 端子 RX_SW 端子
L	バッテリーセーブ	X	L
L	動作/スタンバイ	0	L
L	動作/スタンバイ	1	H
H	X	X	入力端子

X : Don't care

注意事項

- 端子状態”L”は抵抗を介してプルダウンされます。この状態では他回路を駆動できません。

6.3.5 制御用信号出力機能

本 IC は、外部制御に必要な各種内部信号を、レジスタ設定(h'14[D6:D4]、h'14[D2:D0])により DET_TMONI1 端子、DET_TMONI2 端子から出力することができます。動作もしくはスタンバイ状態で有効です。

表 6-10 出力可能な制御用信号

状態	h'14[D6] MONI1_SEL2	h'14[D5] MONI1_SEL1	h'14[D4] MONI1_SEL0	DET_TMONI1 端子 出力信号名
	h'14[D2] MONI2_SEL2	h'14[D1] MONI2_SEL1	h'14[D0] MONI2_SEL0	DET_TMONI2 端子 出力信号名
バッテリーセーブ	X	X	X	L 出力
動作/スタンバイ	0	0	0	L 出力
動作/スタンバイ	0	0	1	DET_out
動作/スタンバイ	0	1	0	Preamble_DET_out
動作/スタンバイ	0	1	1	RSSI_DET_out
動作/スタンバイ	1	0	0	NDET_out
動作/スタンバイ	1	0	1	Status_MONI
動作/スタンバイ	1	1	0	Un_DET_out
動作/スタンバイ	1	1	1	PLL_LD

X : Don't care

(1)DET_out 信号出力

RSSI 検出 (RSSI_DET_out 信号)、ノイズ検出 (NDET_out 信号)、プリアンブル信号検出 (Preamble_DET_out 信号)の”信号あり判定”結果の総合出力結果を出力します。

L : ”信号あり判定”されていない状態

H : ”信号あり判定”された状態

DET_TMONI1 および 2 から出力される DET_out 信号はレジスタ設定(h'10[D2]DET_out_cnt_en=“1”)により、いったん”H”となった状態を保持する設定にすることができます。

表 6-11 DET_out 信号制御設定

h'10[D2]DET_out_cnt_en	DET_out 出力信号の状態
0	逐次更新します。
1	いったん”H”となった場合、それを保持します。

注意事項

・DET_out 信号の保持を解除するには、バッテリーセーブもしくはスタンバイ状態にする必要があります。

(2)Preamble_DET_out 信号出力

プリアンブル信号検出の”信号あり判定”結果を出力します。

L : ”信号あり判定”されていない状態

H : ”信号あり判定”された状態

(3)RSSI_DET_out 信号出力

RSSI 検出の”信号あり判定”結果を出力します。

L : ”信号あり判定”されていない状態

H : ”信号あり判定”された状態

(4)NDET_out 信号出力

ノイズ検出の”信号あり判定”結果を出力します。

L : ”信号あり判定”されていない状態

H : ”信号あり判定”された状態

(5)Status_MONI 信号出力
 IC の動作状態を出力します。
 L : バッテリーセーブ状態
 H : スタンバイ/動作状態

(6)Un_DET_out 信号出力
 RSSI 検出、ノイズ検出、プリアンプル信号検出の”信号なし判定”結果の総合出力結果を出力します。
 L : ”信号なし判定”されていない状態
 H : ”信号なし判定”された状態

(7)PLL_LD 信号出力
 PLL のロックディテクト信号検出結果を出力します。
 L : PLL のロックを検出していない状態
 H : PLL のロックを検出した状態

表 6-12 DET_out、Un_DET_out 信号出力のロジック

“信号あり判定”				“信号なし判定”			
RSSI 検出	ノイズ 検出	プリアンプル 検出	DET_out 信号出力	RSSI 検出	ノイズ 検出	プリアンプル 検出	Un_DET_out 信号出力
*	*	H	H	*	*	H	H
*	*	L	L	H	H	L/OFF	H
*	H	OFF	H	L	H	L/OFF	L
H	L/OFF	OFF	H	OFF	H	L/OFF	H
L/OFF	L/OFF	OFF	L	*	L	L/OFF	L
				H	OFF	L/OFF	H
				L	OFF	L/OFF	L
				OFF	OFF	L/OFF	L

H : ”信号あり”判定
 L : ”信号あり”と判定できない
 OFF : 信号検出が非動作
 * : Don't care

H : ”信号なし”判定
 L : ”信号なし”と判定できない
 OFF : 信号検出が非動作
 * : Don't care

6.4 ローカル発振機能

6.4.1 ローカル発振機能概要

表 6-13 ローカル発振機能の概要

項目	機能
基準クロック発振周波数	30.32MHz(固定)
PLL	フラクショナル N 型 PLL
VCO 発振周波数	1732~1896MHz
分周器	÷6、÷4、÷2(全 3 段階設定)
ローカル周波数	315MHz 帯、434MHz 帯、868 / 915MHz 帯

6.4.2 基準クロック発振

本 IC を動作させるためには周波数 30.32MHz の基準クロックが必要です。内部インバータ発振回路で基準クロックを発生させる場合は、X_IN 端子、X_OUT 端子間に水晶振動子を接続し、適切な負荷容量を付加してご使用ください。X_IN 端子、X_OUT 端子は、負荷容量 6pF の水晶振動子との接続が設計標準になっています。

TCXO などの外部信号源を使用する場合は、カップリングコンデンサを介して X_IN 端子に入力してください。その際、X_OUT 端子はオープンにしてください。X_IN 端子への入力信号レベルは、0.5~1.5V(Peak to Peak)にしてください。

X_OUT 端子から外部回路へのクロック供給はしないでください。

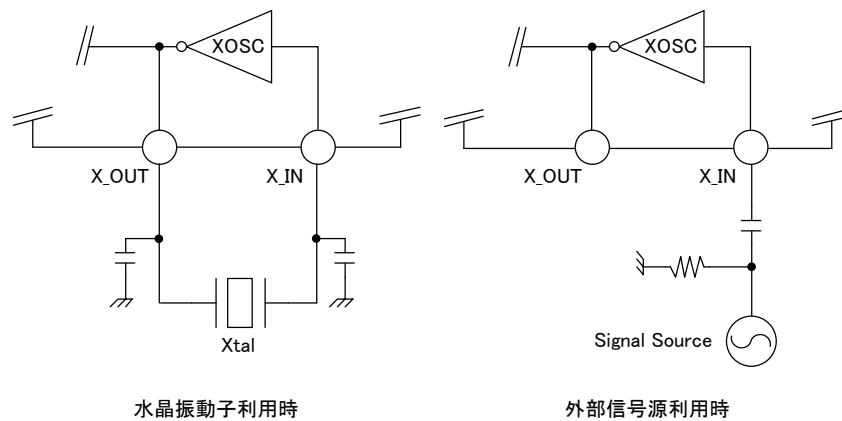


図 6-7 基準発振器の使用例

6.4.3 ローカル発振

ローカル発振は、フラクショナル N 型 PLL、VCO と分周器によって構成されています。分周器の出力がローカル周波数になります。分周器の分周数を変えることで、複数の使用周波数帯に対応します。分周数は、RF 周波数帯設定のレジスタ(h'0A[D1:D0])を設定することで選択されます。

表 6-14 RF 周波数帯と分周数

h'0A[D1] BAND1	h'0A[D0] BAND0	RF 周波数帯	分周器の分周数
0	0	315MHz 帯	6
0	1	434MHz 帯	4
1	X	868 / 915MHz 帯	2

X : Don't care

周波数は、整数カウンタおよび分数カウンタを設定することによって決定します。各カウンタ値はレジスタ(h'0B[D7:D0], h'0C[D7:D0])によって設定することができます。PLL は所望の周波数にロックしたと判

定すると、PLL_LD 信号が”H”となります。PLL_LD 信号は、レジスタ設定(h'14[D6:D4], [D2:D0])により DET_TMONI1 端子もしくは DET_TMONI2 端子で出力させることができます。

(1)受信ローカル発振として使用する場合

受信側ローカル周波数は、必ず RF 周波数より IF 周波数分低い周波数(Lower Local)に設定してください。

受信ローカル周波数=RF 受信周波数-IF 周波数=VCO 発振周波数/分周数

例 1 RF 周波数 : 314.94MHz、 IF 周波数 : 280kHz、分周数 : 6(315MHz 帯を選択)
 受信ローカル周波数=314.94MHz-0.28MHz=1887.96MHz/6

例 2 RF 周波数 : 314.94MHz、 IF 周波数 : 230kHz、分周数 : 6(315MHz 帯を選択)
 受信ローカル周波数=314.94MHz-0.23MHz=1888.26MHz/6

(2)送信ローカル発振として使用する場合

送信側のローカル周波数は送信する RF 周波数と同じに設定してください。

送信ローカル周波数=RF 送信周波数=VCO 発振周波数/分周数

例 RF 周波数 : 314.94MHz、分周数 : 6(315MHz 帯を選択)
 送信ローカル周波数=314.94MHz=1889.64MHz/6

6.5 受信機能

受信機能を利用するにはレジスタ設定(h'0A[D5])で受信モード(“0”)にしてください。

6.5.1 受信機能概要

表 6-15 受信機能の概要

項目	機能	
RF 受信周波数帯	315、434、868 / 915 各 MHz 帯	
受信 IF 周波数	230kHz (受信フィルタ帯域幅 320kHz)、 280kHz (受信フィルタ帯域幅 270kHz)、 シングルコンバージョン方式(イメージキャンセルミキサによる)	
変調信号方式	FSK、ASK	
検波方式	FSK 検波	ASK 検波
	遅延検波、パルスカウント検波	包絡線検波
信号検出	RSSI 検出、ノイズ検出、 プリアンブル検出	RSSI 検出、プリアンブル検出
付加機能	NIR 機能	—
ビットレートフィルタ(カットオフ周波数)	0.436kHz~19.78kHz(12 段階設定)	

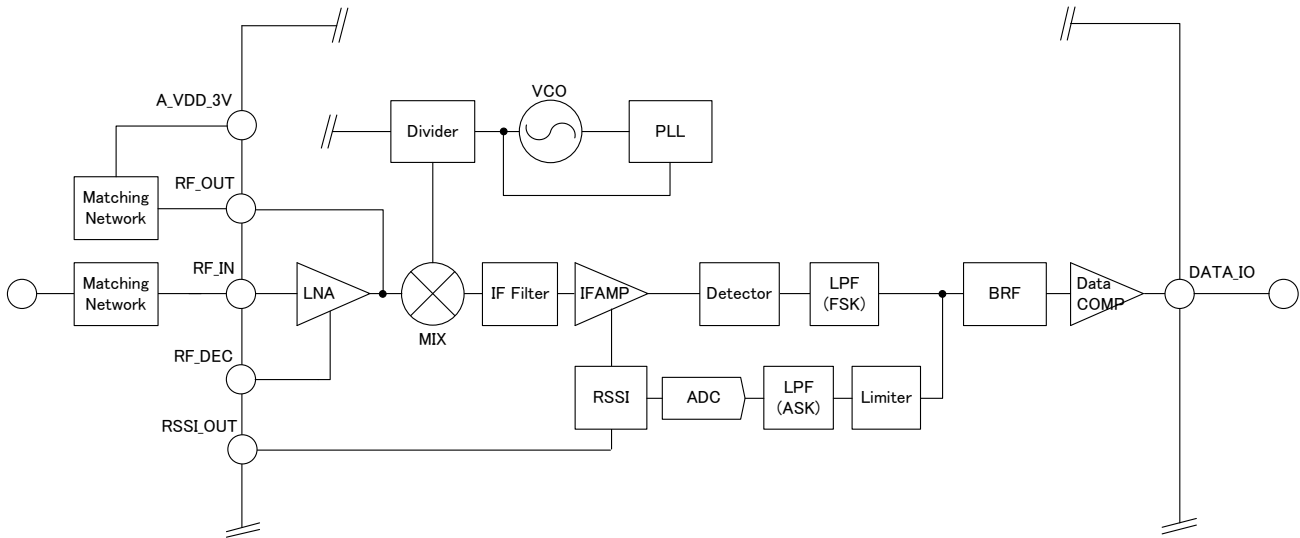


図 6-8 受信系ブロック図

6.5.2 RF 受信周波数帯

RF 周波数は、315、434、868 / 915 各 MHz 帯を選択することが可能です。

6.5.3 受信利得

受信部の全体利得は LNA の整合回路などにより調整してください。また、LNA はレジスタ設定 (h'0E[D7:D6])により、利得を調整することができます。

表 6-16 LNA 利得制御

h'0E[D7] Lna_gain1	h'0E[D6] Lna_gain0	LNA 利得変化幅 (参考値)
0	0	0(基準値)
0	1	+0.8dB
1	0	+1.7dB
1	1	+2.5dB

315MHz 帯の参考値です。

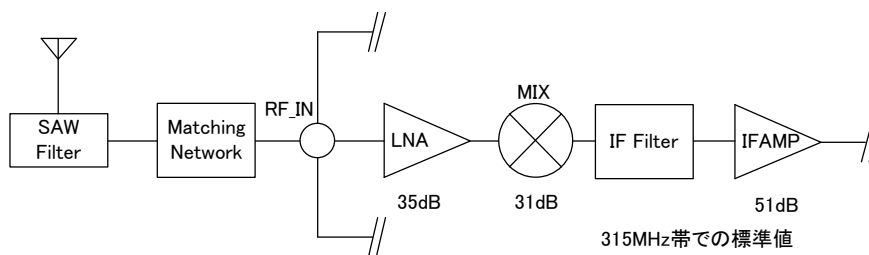


図 6-9 受信利得配分

RF_IN 端子は LNA の入力端子です。適切な入力整合回路を付加して RF 信号入力してください。
 RF_OUT 端子は LNA の出力端子で、オープンドレインとなっています。整合回路を通して、電源を供給してください。入出力の整合回路については、応用回路例などを参照してください。
 RF_DEC 端子は、図 6-10 LNA 構成例のようにし C=1000pF(標準)、R=100Ω(標準)を付加してください。

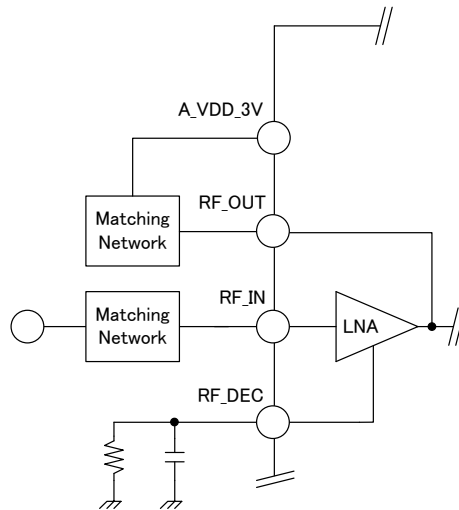


図 6-10 LNA 構成例

6.5.4 受信 IF 周波数

本 IC はシングルコンバージョン方式を採用しています。LNA の出力はイメージキャンセルミキサで IF 周波数までダウンコンバートされます。受信 IF 周波数は、内蔵 IF フィルタの特性により、230kHz、280kHz のどちらかにレジスタ設定してください。

表 6-17 受信 IF 周波数と内蔵 IF フィルタ帯域幅

h'0E[D5] IFBW	受信 IF 周波数(設定値)	内蔵 IF フィルタ帯域幅
0	230kHz	320kHz(標準)
1	280kHz	270kHz(標準)

6.5.5 復調方式

検波可能な信号方式は、FSK と ASK の 2 種類でレジスタ(h'0A[D4])により設定できます。内蔵の IF フィルタ後、IF アンプにて増幅された信号は、検波経路・検波方式・信号検出・付加機能などが異なります。

表 6-18 変調信号方式

h'0A[D5] RX_TX	h'0A[D4] FSK_ASK	状態
0	0	FSK 検波(受信モード)
0	1	ASK 検波(受信モード)
1	XX	送信モード

XX：送信モードは表 6-30 をご参照ください。

6.5.6 FSK 復調

FSK 復調するにはレジスタ設定(h'0A[D4])で FSK("0")にしてください。

(1) NIR(近接妨害除去)フィルタ

フィルタ機能の ON/OFF はレジスタ設定(h'10[D1])により切り替え可能です。300kHz 離調近辺の妨害波を低減させることを目的としたフィルタです。ノッチ型のフィルタで、ノッチ周波数でのピーク減衰量は約 20dB です。ノッチ周波数はレジスタ(h'1B[D2:D1])により設定が可能です。

表 6-19 NIR フィルタ設定

h'10[D1]NIR_Fil_en	h'1B[D2]NIR_Frqth1	h'1B[D1]NIR_Frqth0	ON/OFF : ノッチ周波数
0	X	X	OFF : -
1	0	0	ON : 631 kHz
1	0	1	ON : 659 kHz
1	1	0	ON : 689 kHz
1	1	1	ON : 712 kHz

X : Don't care

本機能を使用する場合(h'10[D1]=1)は、検波設定(h'10[D0]Sel_Det; 0=遅延検波/ 1=パルスカウント検波)に応じて、レジスタ(h'0D[D0], h'0F[D0], h'12[D1:D0], h'13[D0], h'1A[D0], h'1B[D0], h'1C[D2:D0])で NIR フィルタの判定しきい値設定をしてください。表 6-20 は、弊社の推奨設定です。

表 6-20 NIR フィルタ 推奨設定値

h'10[D1]NIR_Fil_en	h'10[D0]Sel_Det	NIR 判定しきい値設定レジスタ (推奨値)								NIR フィルタ設定	NIR フィルタ動作 (適用 IC 動作)
0	-	Don't care								-	-
1	0	h'0F[D0]NIR_L2	1	h'1B[D0]NIR_2L1	1	h'0D[D0]NIR_H2	0	h'12[D0]NIR_2H1	0	遅延検波	妨害入力時、フィルタは ON 状態に移行後、ON を継続する。 (間欠受信時用)
		h'1C[D1]NIR_L1	1	h'1C[D2]NIR_2L0	0	h'13[D0]NIR_H1	0	h'12[D1]NIR_2H0	0		
		h'1C[D0]NIR_L0	0	-	-	h'1A[D0]NIR_H0	0	-	-		
	h'0F[D0]NIR_L2	1	h'1B[D0]NIR_2L1	1	h'0D[D0]NIR_H2	0	h'12[D0]NIR_2H1	0	パルスカウント検波		妨害の状況でフィルタは自動的に ON/OFF する。 (連続受信時用)
	h'1C[D1]NIR_L1	1	h'1C[D2]NIR_2L0	0	h'13[D0]NIR_H1	0	h'12[D1]NIR_2H0	1			
	h'1C[D0]NIR_L0	0	-	-	h'1A[D0]NIR_H0	0	-	-			
h'0F[D0]NIR_L2	0	h'1B[D0]NIR_2L1	1	h'0D[D0]NIR_H2	0	h'12[D0]NIR_2H0	0	パルスカウント検波	フィルタは常に ON 状態		
h'1C[D1]NIR_L1	0	h'1C[D2]NIR_2L0	1	h'13[D0]NIR_H1	0	h'12[D1]NIR_2H1	0				
h'1C[D0]NIR_L0	0	-	-	h'1A[D0]NIR_H0	0	-	-				

(2) 検波器(Detector)

遅延検波、パルスカウント検波の 2 種類をレジスタ設定(h'10[D0])により選択できます。製品に応じて適切な方式を選択してください。遅延検波、パルスカウント検波ともに、IF 周波数が 0kHz~500kHz までの信号を電圧に変換します。パルスカウント検波では、500kHz より高い検波帯域外の周波数の信号を 500kHz 検出時の電圧として検波します。遅延検波では、通常は 500kHz を境にミラー反転する S カーブになりますが、500kHz より高い検波帯域外信号を 500kHz 検出時の電圧として検波する設定(高域検出機能)にレジスタ(h'0F[D4])で変更することができます。

表 6-21 検波方式・高域検出機能設定

h'10[D0]Sel_Det	h'0F[D4]Hdet_en	状態
0	0	遅延検波 : 高域検出機能 Disable
0	1	遅延検波 : 高域検出機能 Enable
1	X	パルスカウント検波

X : Don't care

注意事項

- 高域検出機能の検出できる最大の周波数は IF フィルタの減衰量の影響を受けます。

- 高域検出の自動オフ機能

信号検出機能の DET_out 信号が”H” (信号あり) となった場合、高域検出機能を自動的に無効にする機能です。高域検出機能を無効にすることで、受信感度への影響を小さくすることができます。遅延検波設定(h'10[D0]Sel_Det="0")、高域検出機能が有効(h'0F[D4]Hdet_en="1") のとき、レジスタ

h'1A[D2]Auto_Hdet_Offが"1"で有効になります。自動オフ後、再度有効にする場合は、バッテリーセーブ、スタンバイ状態もしくはデジタルブロックを一度 Disable にする必要があります。設定は、h'1A レジスタ設定を行ったあと即座に有効になります。

(3) LPF(FSK)

LPF のカットオフ周波数(fc)は約 20kHz です。

(4) 信号検出

FSK モードでは 3 種類(RSSI 検出、ノイズ検出、プリアンブル信号検出)の信号検出を利用することができます。それぞれ検出感度・精度などが異なりますので、アプリケーションに応じてご利用ください。レジスタ設定により各信号検出機能を独立に Enable/Disable、検出周期、検出しきい値、判定回数を設定することができます。それぞれの信号検出方法は、"信号あり判定"と"信号なし判定"ができます。設定された検出回数で、連続で検出信号がしきい値以上もしくはしきい値以下となった場合に出力されます。

注意事項

- ・"信号あり"、"信号なし"の判定は、内部の判定基準によるものです。実際に信号のある/なしを保証するものではありません。
- ・"信号あり"、"信号なし"の両方とも判定できない状態が存在する可能性があります。

表 6-22 信号検出の種類(FSK)

項目	RSSI 検出	ノイズ検出	プリアンブル信号検出
検出方法	IF アンプを通過する信号の大きさを積分して検出	FSK 検波出力信号中の 34kHz 付近のノイズ信号レベルを検出	検波後波形整形されたデータ出力のプリアンブル信号("1010・・・"の繰り返し信号)の検出
Enable / Disable 設定	h'0F[D7]Drssi_en 0 : Diabile、1 : Enable	h'0F[D5]Ndet_en 0 : Diabile、1 : Enable	h'0F[D6]Preamble_en 0 : Diabile、1 : Enable
検出周期設定	h'1A[D7:D6]Ntime1..0 0.338~2.7ms(4 段階) RSSI 検出とノイズ検出は独立に設定できません。		h'1A[D2]Pre_DetTrig 0 : 信号周期で検出 1 : 信号ビットで検出
判定しきい値設定	h'16[D7:D0]DRSSI_Th7..0 8bit(256 段階)	h'19[D7:D2]Ndet_Th5..0 6bit(64 段階)	信号レート調整(512 段階) h'18[D7]Pre_Time8、 h'17[D7:D0]Pre_Time7..0
			許容誤差(128 段階) h'18[D6:D0]Err_Margin6..0
判定回数設定	1 回で判定	1 回で判定	h'1A[D4:D3]Pre_DetCount1..0
			信号あり判定 信号無し判定 3~6 周期 / 3 周期 / 4 ビット 6~12 ビット(4 段階)
信号あり判定	(連続)判定しきい値以上 (RSSI_DET_out 信号="H")	(連続)判定しきい値以下 (NDET_out 信号="H")	連続して許容誤差範囲内 (Preamble_DET_out 信号="H")
信号なし判定	判定しきい値以下	判定しきい値以上	連続して許容誤差範囲外

※各信号検出の"信号あり判定"の判定出力(RSSI_DET_out 信号、NDET_out 信号、Preamble_DET_out 信号)はユーザテストモードによりモニタ可能です。"信号なし判定"の判定結果は直接モニタができません。

※各設定の詳細は後章のレジスタ配置を参照してください。

3 つの信号検出判定結果は内部ロジックにより総合判定結果として DET_out("信号あり判定")、Un_DET_out 信号("信号なし判定")出力として、DET_TMONI1、DET_TMONI2 端子に出力することができます。

A) 高域信号ノイズ加算機能

ノイズ検出機能は、検波後の信号に対して 34kHz 付近のノイズレベルを検出するため、検波帯域外の高域信号に対しても、ノイズ圧縮が行われることで信号を誤検出する恐れがあります。そのため、検出精度を上げる高域信号ノイズ加算機能があります。

検波した信号が、高域信号であると判断されたとき、検出ノイズレベルに一定値を加算することで、信号検出精度が上がります。レジスタ h'19[D0] Add_Hdet_en が"1"で有効になります。有効の場合、

ノイズ検出機能 (h'0F[D5]Ndet_en)、検波方式 (h'10[D0]Sel_Det) および高域検出機能 (h'0F[D4]Hdet_en)の設定にかかわらず動作します。

表 6-23 高域信号ノイズ加算機能設定

h'0F[D5] Ndet_en	h'19[D0] Add_Hdet_en	状態
0	0	すべてのノイズ検出機能が使用されません。
0	1	高域信号ノイズ加算機能のみが有効になり、通常のノイズ検出は行いません。信号なし判定のみを行い、信号あり判定は行いません。
1	0	ノイズ検出機能のみ有効になり、高域信号ノイズ加算機能は無効になります。
1	1	ノイズ検出機能、高域信号ノイズ加算機能ともに有効になります。

注意事項

- ・ h'0F[D5]Ndet_en="0"かつ h'19[D0]Add_Hdet_en="1"の場合、検波帯域外の信号が Ntime で設定する時間の 50%存在する場合、h'23[D7:D0]DNDET7..0="d'40"になります。100%の場合は"d'81"になります。
- ・ 検波方式がパルスカウント検波の場合でも、ノイズ加算機能は有効にできます。
- ・ 検波方式が遅延検波で、高域検出機能が無効の場合でも、ノイズ加算機能は有効にできます。

B) プリアンプル信号検出機能の補足説明

Data COMP 出力信号の立ち上がりエッジ間もしくは立ち上がり、立ち下がり両エッジ間のクロック数をカウントすることでプリアンブル信号検出を行います。カウントされたクロック数が、設定値±許容誤差内に収まればプリアンブル信号と認識します。使用されるクロックはビットレートフィルタに使用する内部クロック信号の 2 倍の周波数の信号です。内部クロック周波数は、表 6-25 をご参照ください。

注意事項 1

- ・ プリアンプル信号を立ち上がりエッジ間で検出する場合(h'1A[D2]="0")、Pre_Time8..0 で設定された値がクロックカウント数になります。
- ・ 立ち上がり、立ち下がりエッジ間で検出する場合(h'1A[D2]="1")、設定値の 1/2 がクロックカウント数になります。設定値が奇数の場合、1/2 に対して小数点以下を切り捨てた値がクロックカウント数になります。
- ・ プリアンプル信号の立ち上がりエッジ間検出(h'1A[D2]="0")、立ち上がり、立ち下がりエッジ間検出(h'1A[D2]="1")のいずれの場合でも Err_Margin6..0 で設定した値が許容誤差になります。

・ 設定方法

設定値 : Pre_Time8..0(h'18[D7],h'17[D7:D0])

許容誤差 ; Err_Margin6..0(h'18[D6:D0])

設定クロック数 : Pre_Time8..0 = (2 x fbc)/fp

fp : プリアンプル信号 1 周期の周波数

fbc : ビットレートフィルタ設定(h'0E[D4:D1]BRF_Bit3..0)で決まる内部クロック周波数

Err_Margin6..0 で設定した値はそのまま許容誤差になります

計算例

fp=600Hz、

fbc=23.69kHz(ビットレートフィルタのカットオフ周波数を 619Hz に設定した場合)

Pre_Time8..0 = (2 x 23.69) / 0.6 = 78.9 → 79(h'18[D7], h'17[D7:D0]=b'001001111)

カウントされたクロック数が 79±Err_Margin6..0 のときプリアンブル信号と認識されます

注意事項 2

Preamble 信号検出を利用して AutoOff A の機能を使用する場合には、データコンパレータ急速充放電機能 1、2 の両方の機能を ON にしてください。(Adr h'10[D5] AutoOffA_en = 1 かつ Adr h'0F[D6] Preamble_en = 1 の設定を選択した場合、Adr h'10[D7] Charge1_en = 1 かつ Adr h'10[D6] Charge2_en = 1 の設定にしてください。)上記の設定としない場合、AutoOff A の機能が所定の動作をせず、有意なデータを取得できるほどの期間、受信動作を継続しない可能性があります。

6.5.7 ASK 復調

ASK 復調するにはレジスタ設定(h'0A[D4])で ASK("1")にしてください。

(1) RSSI

IF アンプを通る IF 信号の大きさを検出します。

(2) AD コンバータ(ADC)

RSSI で検出された IF 信号の大きさをデジタル化します。

(3) LPF(ASK)

LPF のカットオフ周波数(fc)は約 40kHz です。

(4) リミット回路(Limiter、急速充放電機能 2 を利用するときのみ有効)

後段のデータコンパレータで、急速充放電機能 2 を利用する場合は、リミット回路が有効になります。フィルタを通過した RSSI 信号は、リミット回路にて信号電圧が設定値より下がらないように調整されます。リミットするレベルは、ピーク電圧を基準に計算で逐次決定されます。ピーク電圧は、後段のビットレートフィルタの出力をピークホールド回路によって検出します。

・ピークホールド回路

ピークホールド回路は、入力信号の立ち上がり時は速い時定数で、立ち下がり時は遅い時定数で出力信号を入力信号に追従させることでピーク電圧を検出します。時定数は充電時が tp' / fbc 、放電時が tr / fbc になります。

※fbc : ビットレートフィルタ設定(h'0E [D4:D1]BRF_Bit3..0)で決まる内部クロック周波数

※tp' : $1/tp + 1/tr$ の逆数

※tp : ピークホールド回路ピーク電圧充電係数(h'1C [D4:D3] Peak_Charge1..0)で決まる係数

※tr : ピークホールド回路ピーク電圧放電係数(h'1C [D7:D5] Peak_Ref2..0)で決まる係数

起動時、入力信号のピーク電圧に対して 90%の電圧になる時間は、 $tp' / fbc \times 2.30[s]$ です。

表 6-24 ピークホールド回路の設定

入力信号	状態	時定数設定レジスタ
立ち上がり時	$viph - voph \geq 0$	h'1C[D4:D3]Peak_Charge1..0 h'1C[D7:D5]Peak_Ref2..0
立ち下がり時	$viph - voph < 0$	h'1C[D7:D5]Peak_Ref2..0

viph : ピークホールド回路入力電圧

voph : ピークホールド回路出力電圧

注意事項

- 急速充放電機能 2 の急速充放電係数(h'1B[D7:D6]Charge2_Ref1..0)よりピーク電圧充電係数"tp"(h'1C[D4:D3]Peak_Charge1..0)を小さく設定しないでください。
- ピーク電圧充電係数"tp"(h'1C[D4:D3]Peak_Charge1..0)はピーク電圧放電係数"tr" (h'1C [D7:D5] Peak_Ref2..0)より十分小さく設定してください。
- ピークホールド回路のピークホールドレベルはレジスタ h'1F[D7:D0]PEAK7..0 から読み出しできます。
- 急速充放電機能 2 を使用しないときは、リミット回路はバイパスされます。

(5) 信号検出

ASK モードでは 2 種類(RSSI 検出、プリアンプル信号検出)の信号検出を利用することができます。各信号検出(RSSI 検出、プリアンプル信号検出)は FSK 検波の場合と同じです。ノイズ検出は利用できません。

6.5.8 ビットレートフィルタ(BRF)

ビットレートフィルタは、レジスタ設定(h'0E[D4:D1])によりカットオフ周波数を 0.436kHz~19.78kHz の間で 12 段階の設定が可能です。復調する信号レートに応じて、最適なカットオフ周波数を選んで設定してください。検波器とビットレートフィルタの間には経路ごとに別々の LPF が挿入されていますので、LPF の特性を加味して設定してください。

カットオフ周波数は、ビットレートフィルタ単独のものです。前段の LPF(FSK : $fc=20kHz$ 、ASK : $fc=40kHz$)の影響を考慮して設定してください。

表 6-25 ビットレートフィルタ設定と LPF を考慮したカットオフ周波数

h'0E[D4] BRF_Bit3	h'0E[D3] BRF_Bit2	h'0E[D2] BRF_Bit1	h'0E[D1] BRF_Bit0	カットオフ 周波数 (fc)	前段の LPF 込みの カットオフ周波数		内部クロック (fbc)
					FSK	ASK	
0	0	0	0	19.8 kHz	14.1 kHz	17.8 kHz	758 kHz
0	0	0	1	14.0 kHz	11.5 kHz	13.2 kHz	758 kHz
0	0	1	0	9.90 kHz	8.91 kHz	9.62 kHz	379 kHz
0	0	1	1	6.98 kHz	6.60 kHz	6.88 kHz	379 kHz
0	1	0	0	4.95 kHz	4.81 kHz	4.91 kHz	189 kHz
0	1	0	1	3.49 kHz	3.44 kHz	3.47 kHz	189 kHz
0	1	1	0	2.48 kHz	2.46 kHz	2.47 kHz	94.8 kHz
0	1	1	1	1.74 kHz	1.74 kHz	1.74 kHz	94.8 kHz
1	0	0	0	1.24 kHz	1.24 kHz	1.24 kHz	47.4 kHz
1	0	0	1	0.872 kHz	0.872 kHz	0.872 kHz	47.4 kHz
1	0	1	0	0.619 kHz	0.619 kHz	0.619 kHz	23.7 kHz
1	0	1	1	0.436 kHz	0.436 kHz	0.436 kHz	23.7 kHz
1	1	0	0	19.8 kHz	14.1 kHz	17.8 kHz	758 kHz
1	1	0	1	14.0 kHz	11.5 kHz	13.2 kHz	758 kHz
1	1	1	0	19.8 kHz	14.1 kHz	17.8 kHz	758 kHz
1	1	1	1	14.0 kHz	11.5 kHz	13.2 kHz	758 kHz

注意事項

- ・ カットオフ周波数、内部クロック周波数は基準クロック 30.32MHz 使用時の設定値です。

6.5.9 データコンパレータ(Data COMP)

ビットレートフィルタを通過した復調信号をデータコンパレータで波形整形し、DATA_IO 端子から出力します。復調信号出力は、変調信号に対して反転した出力になっています。

(1) 基準電圧

データコンパレータの基準電圧(vref)は、遅い時定数でデータコンパレータの入力電圧(vi)に追従することで決定されます。時定数は nr / fbc で、nr はレジスタ h'1B[D5:D3]Cmp_Ref2..0 で設定可能です。データレート、符号化方式などに応じて適切に設定してください。

時定数 = nr / fbc

※fbc : ビットレートフィルタ設定(h'0E [D4:D1]BRF_Bit3..0)で決まる内部クロック周波数

連続同一データ数と時定数の設定によっては vref の変動幅が大きくなるため、データコンパレータ出力のデューティ比が悪化することがあります。vref の許容変動幅を vdiff[%]、同一データが最大連続する bit 数-1(>0)の時間を t とすると設定する時定数は以下の式で簡易的に計算可能です。

- ・ 設定方法

時定数 $nr / fbc = t / -\ln(1 - vdiff / 100)$

計算例

データレート=600Hz、
 $fbc=23.69kHz$ (ビットレートフィルタのカットオフ周波数を 619Hz に設定した場合)
 $vref$ の許容変動幅 $vdiff = 10\%$
 同一データの最大連続数 : 4
 $t = (4-1) / (2 \times 600) = 0.0025s$
 $nr/fbc = 0.0025 / (-\ln(1-10/100)) = 0.0237$
 $nr = 0.0237 \times 23690 = 561.45$
 561.45 に近い $h'1B[D5:D3]=b'100(nr=512)$ に設定します。

$vref$ の平均値は $h'21[D7:D0]Ref_bias7..0$ 、変動幅は $h'20[D7:D0]Ref_diff7..0$ からレジスタ読み出しできます。また $vref$ は DET_TMONI3 および 4 からモニタできます。
 基準電圧充放電係数($h'1B[D5:D3]Cmp_Ref2..0$)で設定する時定数はデータレートに対して遅いため、立ち上がり時間も遅くなります。適切な $vref$ 電圧に対して 90%の電圧になる時間は、 $nr / fbc \times 2.30$ です。立ち上がり時間を速くするには、急速充放電機能 1 もしくは 2 を使用してください。

(2) 急速充放電機能 1(一定期間による急速充放電)

起動時など立ち上がりの一定期間のみ、時定数を $1/16$ 、 $1/4$ にすることで、起動時間を短縮できる機能です。この期間のデューティ比は通常状態より悪化する可能性があります。急速充放電機能を使用しない場合より速く波形整形出力が得られます。急速充放電の期間が終了すると時定数が nr / fbc (通常状態)に戻り、デューティ比が改善します。

表 6-26 急速充放電機能 1 の説明

	急速充放電期間		通常状態
	最高速期間	高速期間	
時定数	$(nr / fbc) \times 1/16$	$(nr / fbc) \times 1/4$	nr / fbc
期間	$(nr / 4) / fbc$	$(nr / 2) / fbc$	—

※最高速→高速→通常で切り替わります。

(3) 急速充放電機能 2(電圧差による高速追従)

データコンパレータ基準電圧($vref$)と入力信号(vi)の差が設定した電圧(vth)幅より大きい場合に、以下の時定数で $vref$ が vi に追従します。起動時など $vref$ と vi の差が大きいときに急速充放電機能 1 使用時よりもさらに速く波形整形出力を得ることが可能です。

時定数 = nr' / fbc

適切な $vref$ 電圧に対して 90%の電圧になる時間は、 $nr' / fbc \times 2.30[s]$ です。

※ nr' : $1/nr + 1/nc$ の逆数

※ nr : 基準電圧充放電係数($h'1B[D5:D3]Cmp_Ref2..0$ の設定で決まる値)

※ nc : 急速充放電係数($h'1B[D7:D6]Charge2_Ref1..0$ の設定で決まる値)

表 6-27 急速充放電機能 2 の説明

	$ vi - vref $ の状態	時定数
急速充放電状態	$ vi - vref \geq vth$	nr' / fbc
通常状態	$ vi - vref < vth$	nr / fbc

しきい値($vi - vref$)は FSK 変調度に合わせて設定しますが、変調度と同じか小さく設定すると、受信感度付近で雑音の影響が無視できなくなり受信感度の悪化を招く可能性があります。またしきい値を変調度に対して大きく設定した場合、立ち上がり時間が遅くなります。適切な値はユーザテストモードなどで各信号を確認しながら設定してください。しきい値はレジスタ $h'11[D7:D0]Charge2_Th7..0$ で設定できます。

しきい値の計算例
 h'11 [D7:D0]Charge2_Th7..0 = 61 (b'00111101)に設定した場合
 $61 / 1.53 = 39.9 \rightarrow \pm 39.9\text{kHz}$ 相当
 1.53 は定数です。

(4) DATA_IO 端子制御

DATA_IO 端子は、レジスタ設定(h'0F[D3])で信号検出の結果によって復調信号を出力させることができます。

表 6-28 DATA_IO 端子制御設定

h'0A[D5] RX_TX	h'0F[D3] Dataout_cnt_en	DET_out 信号	端子の状態
0	0	X	復調信号を出力
0	1	L→H	復調信号を出力
1	X	X	送信信号の入力端子として動作

X : Don't care

注意事項

- ・ h'0F[D3]Dataout_cnt_en は受信モードで有効になります。
- ・ h'0F[D3]が”1”のとき、DET_out 信号の最初の立ち上がりエッジから復調信号の出力を開始します。最初の立ち上がりエッジまでは L を出力します。
- ・ h'0F[D3]が”1”のとき、DET_out 信号が”L”から”H”になり復調信号の出力を開始すると、バッテリーセーブもしくはスタンバイ状態になるまで、DET_out 信号が”L”になっても出力を継続します。
- ・ h'0F[D3]が”1”のとき、信号検出機能のいずれも使用していない場合、復調信号は出力されません(固定 Low 出力です)。

6.6 送信機能

送信機能を利用するにはレジスタ設定(h'0A[D5])で送信モード(“1”)にしてください。

6.6.1 送信機能概要

表 6-29 送信機能の概要

項目	機能
変調信号方式	FSK、ASK
変調度(FSK)	無変調～±105kHz(315MHz 帯) 無変調～±157.5kHz(434MHz 帯) 無変調～±315kHz(868/915MHz 帯) ※各周波数帯において無変調含む 64 段階設定
RF 送信周波数帯	315、434、868 / 915 各 MHz 帯
送信出力レベル	ステップ大 4 段階可変 ステップ小 16 段階可変

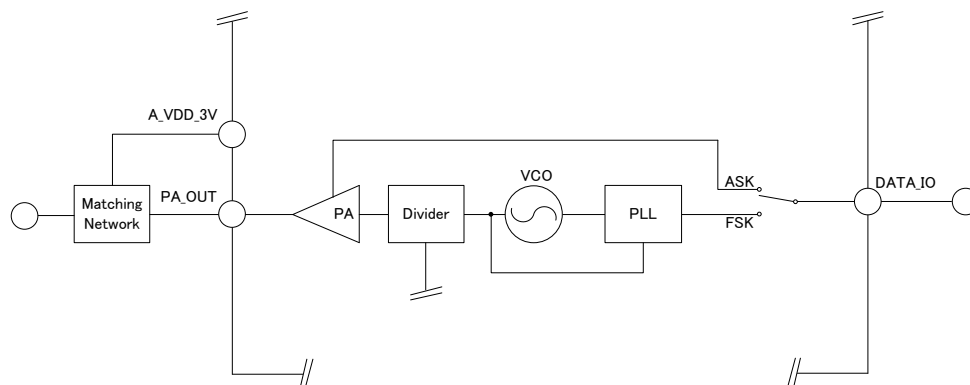


図 6-11 送信系統概要図

6.6.2 変調方式

変調可能な信号方式は、FSK と ASK の 2 種類でレジスタにより設定(h'0A[D4])できます。

表 6-30 変調信号方式

h'0A[D5] RX_TX	h'0A[D4] FSK_ASK	変調信号方式
0	XX	受信モード
1	0	FSK 変調(送信モード)
1	1	ASK 変調(送信モード)

XX : 受信モードは表 6-18 をご参照ください。

6.6.3 FSK 変調

FSK 変調するにはレジスタ設定(h'0A[D4])で FSK("0")にしてください。

DATA_IO 端子に入力された変調信号を PLL 部において FSK 変調します。変調度は FSK モードのときにレジスタ設定(h'12[D7:D2]Dev5..0)できます。設定できる周波数ステップ幅は使用する RF 周波数帯によって異なります。

表 6-31 変調度設定(FSK)

h'12[D7] Dev5	h'12[D6] Dev4	h'12[D5] Dev3	h'12[D4] Dev2	h'12[D3] Dev1	h'12[D2] Dev0	n	分周後の変調度(fdev)		
							315 MHz 帯 nd=6	434 MHz 帯 nd=4	868/ 915MHz 帯 nd=2
0	0	0	0	0	0	0	無変調	無変調	無変調
0	0	0	0	0	1	1	±1.67 kHz	±2.50 kHz	±5.00 kHz
0	0	0	0	1	0	2	±3.33 kHz	±5.00 kHz	±10.00 kHz
0	0	0	0	1	1	3	±5.00 kHz	±7.50 kHz	±15.00 kHz
.....						
0	0	1	1	0	0	12	±20.00 kHz	±30.00 kHz	±60.00 kHz
.....						
1	1	1	1	0	1	61	±101.67 kHz	±152.50 kHz	±305.00 kHz
1	1	1	1	1	0	62	±103.33 kHz	±155.00 kHz	±310.00 kHz
1	1	1	1	1	1	63	±105.00 kHz	±157.50 kHz	±315.00 kHz

分周後の変調度 : $fdev = (fd / nd) \times n$

fd : 1 ステップあたりの変調度 ±10kHz ※VCO 発振周波数(fvco)に対して

nd : 分周器の分周数(315 MHz 帯 nd=6、434 MHz 帯 nd=4、868/ 915MHz 帯 nd=2)、

n : h'12 [D7:D2]Dev5..0 で設定される(10 進数換算)値(0~63)

6.6.4 ASK 変調

ASK 変調するにはレジスタ設定(h'0A[D4])で ASK("1")にしてください。DATA_IO 端子に入力された変調信号によって送信パワーアンプ(PA)を ON/OFF することで ASK 変調します。表 6-33 で PA が Enable の状態のとき、表 6-32 に従います。

表 6-32 送信パワーアンプ出力と入力論理(ASK)

DATA_IO の入力論理	PA 出力
0	OFF
1	ON

6.6.5 送信出力

変調された信号は送信パワーアンプによりアンテナなどへ出力されます。

(1) 送信パワーアンプ(PA)

送信パワーアンプの出力(PA_OUT 端子)はオープンドレイン形式になっています。整合回路を付加し、電源を供給して使用してください。5V 系で使用する場合は、A_VDD_3V 端子のレギュレータ出力からの電源を、3V 系で使用する場合は、A_VDD_3V と同じ電源を供給してください。

送信パワーアンプは h'0A[D5]RX_TX、h'13[D1]PA_en および内部ロックディテクト信号(LD 信号)との組み合わせで動作します。内部 LD 信号は、PA 制御専用の内部信号で、モニタ可能な PLL_LD 信号の最初の立ち上がりエッジ以降、H を保持する信号です。

表 6-33 送信パワーアンプの状態

h'0A[D5] RX_TX	h'13[D1] PA_en	内部 LD 信号	PA 状態
0	X	X	Disable
1	X	L	Disable
1	0	X	Disable
1	1	H	Enable

X : Don't care

内部 LD 信号は送信モードでのみ使用され、モニタできません。保持状態を解除するには、以下のいずれかの動作が必要です。

- ・ バッテリーセーブもしくはスタンバイ状態にする。
- ・ 受信モード(h'0A[D5]RX_TX="0")に切り替える
- ・ 変調方式(h'0A[D4]FSK_ASK)を切り替える。
- ・ 周波数を変更する。(h'0B / h'0C の変更を伴う場合のみ)
- ・ FSK 送信変調度(h'12[D7:D2])を変更する。(FSK 設定時(h'0A[D4]FSK_ASK="0")のみ有効)

注意事項

- ・ 送信パワーアンプは、動作中に PLL_LD 信号が再び"L"になっても内部 LD 信号は"H"を保持するため、動作を続けます。
- ・ 送信パワーアンプ使用時は、パワーアンプの負荷状態を適切な状態で使用し、絶対にオープンもしくはショートで使用しないでください。
- ・ 受信のみしか利用しないシステムにおいては、送信パワーアンプの出力(PA_OUT 端子)はオープンにして、絶対に送信モードにしないでください。
- ・ 送信中に単独で RF 送信周波数帯(分周数 h'0A[D1:D0])を変更しないでください。内部 LD 信号の保持機能が解除されず、不要輻射の原因となる可能性があります。

(2) 送信出力レベル

送信出力は、レジスタ設定により独立で 2 種類の出力レベル(ステップ大、ステップ小)調整ができます。

表 6-34 送信出力レベル(ステップ大)例

h'13[D3] TX_gain1	h'13[D2] TX_gain0	送信出力変化幅 (参考値)
0	0	-10.1dB
0	1	-5.3dB
1	0	-2.0dB
1	1	0dB(基準、初期状態)

315MHz 帯の参考値です。

表 6-35 送信出力レベル(ステップ小)例

h'13[D7] TX_subgain3	h'13[D6] TX_subgain2	h'13[D5] TX_subgain1	h'13[D4] TX_subgain0	設定
0	0	0	0	最小設定
.
1	1	1	1	最大設定(初期状態)

図 6-12 に各送信出力設定時の出力電力の参考値を示します。ステップ幅は、使用周波数帯、TX_gain 設定値などによって異なりますので、ご注意ください。

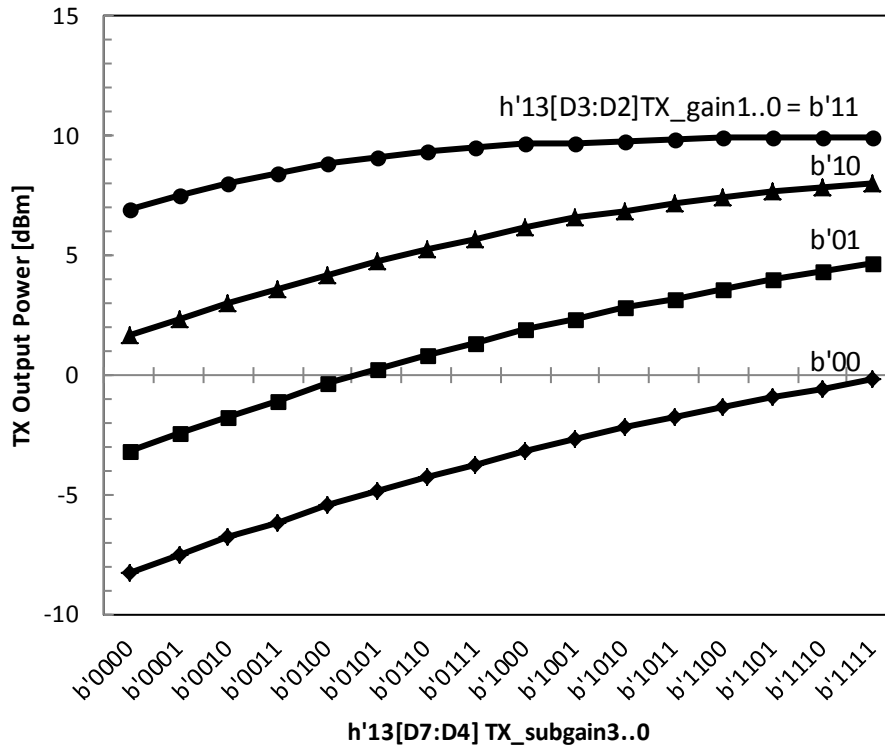


図 6-12 送信出力設定(参考値)

6.7 制御機能

6.7.1 制御機能の概要

表 6-36 制御の概要

項目	機能
制御種	外部端子、シリアルデータ制御
外部端子	RESET 端子、ENB 端子
制御方式	SPI 制御(単独リードライト、バーストリードライト) EEPROM 制御
制御モード	通常モード、ユーザテストモード

6.7.2 SPI 制御

MCU と本 IC を SPI 形式で接続し本 IC をコントロールします。

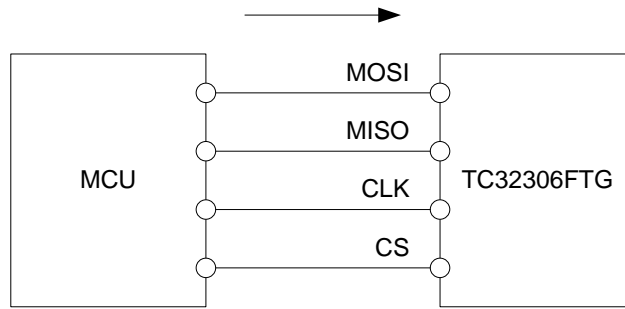


図 6-13 SPI 制御設定の接続概念図

SPI 制御では大きく分けて、単独リードライトとバーストリードライトができます。SPI インストラクションのデータで選択します。

表 6-37 単独リードライトとバーストリードライト

機能	説明
単独リードライト	指定したアドレスのレジスタのみをリードライトする機能です。1つまたは連続しない複数のレジスタにアクセスする際に利用します。
バーストリードライト	指定したアドレスから順番にレジスタリードライトを行う機能です。連続する複数のレジスタにアクセスする際に、先頭のアドレスのみを指定すればよいのでリードライト時間の短縮が可能です。

6.7.3 (SPI 制御)SPI 基本データフォーマット

本 IC のデータフォーマットは、インストラクション(8 ビット)、アドレス(8 ビット)、データ(8 ビット)の構成となっています。

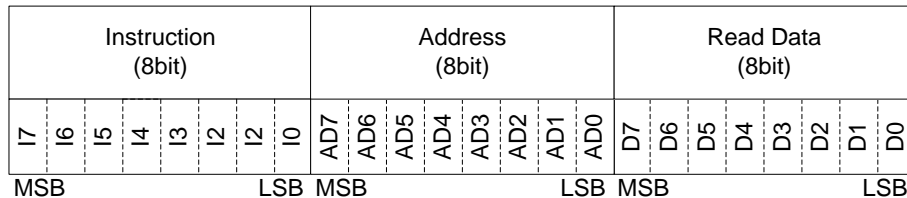


図 6-14 SPI 基本フォーマット

インストラクションデータ値により、“単独/バースト”、“書き込み/読み出し/書き込みデータの確認”などのモードを設定することができます。各データは最上位ビット(MSB)から順次入力してください。

表 6-38 SPI インストラクションの種類と設定

モード		17	16	15	14	13	12	11	10
単独リードライト	書き込み	0	0	0	0	X	1	1	0
	読み出し	0	0	0	0	X	1	1	1
バーストリードライト	書き込み	0	0	0	0	X	0	1	0
	読み出し	0	0	0	0	X	0	1	1
	書き込みデータの確認	0	0	0	0	X	1	0	1
SPI 動作停止		上記以外のデータ							

※x: 0 もしくは 1

※SPI 動作停止: インストラクションデータ入力後、以降のデータの入力は無効となります。再度、有効にするには、CS 端子を一旦“H”にして正しいインストラクションデータを入力してください。

6.7.4 (SPI 制御)単独リードライト

(1) 書き込み

インストラクションに単独リードライト(書き込み)データパターンを設定します。次の 8 ビットにアドレス、その後データを書き込みます。複数のアドレスに連続してデータを書き込む場合は、上記を繰り返します。レジスタ値が更新されるのは、インストラクション、アドレス、データの合計 24 ビットが入力されたあとです。データは、CS 端子が”L”の状態、CLK 端子の立ち上がり時に MOSI 端子の状態を書き込みます。

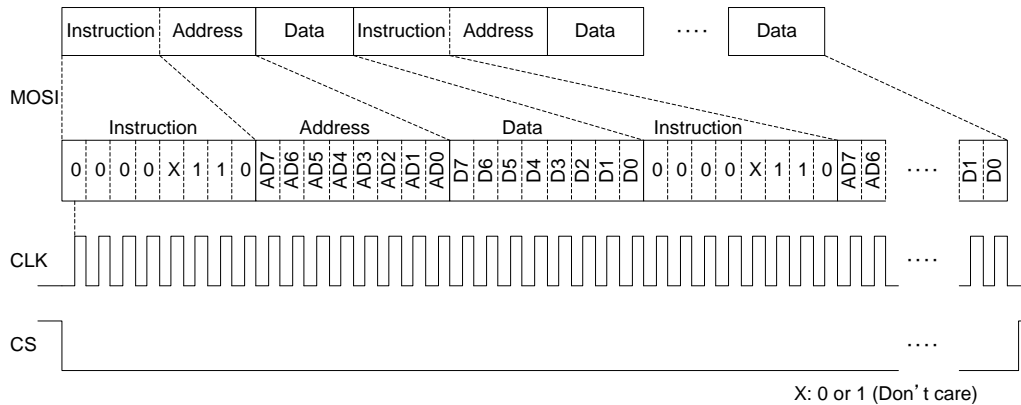


図 6-15 書き込みフォーマット(SPI 単独リードライト)

(2) 読み出し

インストラクションに単独リードライト(読み出し)データパターンを設定します。次に読み出したいレジスタデータ値のアドレスを 8 ビット設定します。アドレス入力後に、MISO 端子から所望のアドレスのレジスタデータ値が 8 ビット分出力されます。続けて読み出す場合は、レジスタデータ値が 8 ビット分出力されたあとに、上記を繰り返してください。

MISO 端子からレジスタ値を読み出している間、MOSI 端子からの入力は無効となります。データは、CS 端子が”L”の状態、CLK 端子の立ち下がりをトリガに出力されます。

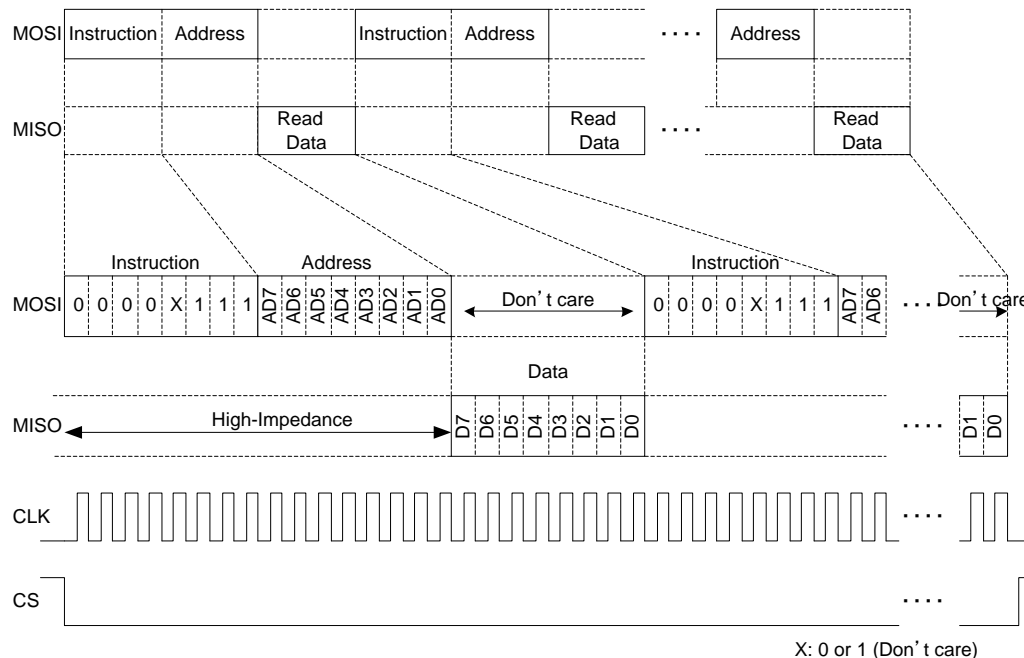


図 6-16 読み出しフォーマット(SPI 単独リードライト)

6.7.5 (SPI 制御)バーストリードライト

(1) 書き込み

指定したアドレスから順番にデータを連続して書き込みます。インストラクションにバーストリードライト(書き込み)データパターンを設定します。次の 8 ビットに書き込みを開始したい最初のアドレス、

その後、最初のアドレスに書き込むデータ 8 ビットを設定します。以降、アドレスの順番に書き込むデータのみを 8 ビットごと繰り返し設定してください。内部レジスタ値の更新は、データ 8 ビットごとの入力後に実施されます。データは、CS 端子が”L”の状態、CLK 端子の立ち上がり時に MOSI 端子の状態を書き込みます。データをすべて書き込んだあとは、次のアドレスに不要なデータを書き込んでしまわないように、CS 端子をすぐに”H”にしてください。

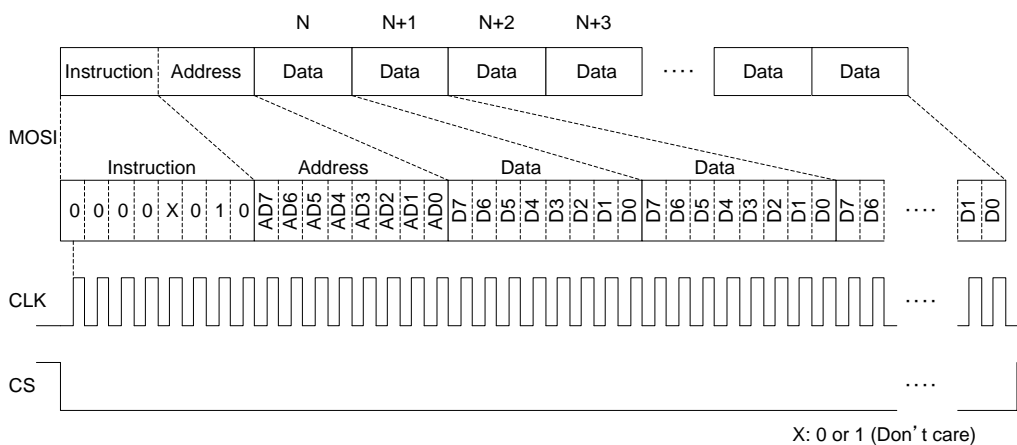


図 6-17 書き込みフォーマット(SPI 制御バーストリードライト)

注意事項

- ・バーストリードライトの場合、インストラクションや書き込み開始アドレスを変更したい場合、CS 端子を一旦”H”にしてください。

(2) 読み出し

指定したアドレスから順番にデータを連続してレジスタ値を読み出します。インストラクションにバーストリードライト(読み出し)データパターンを設定します。次の 8 ビットに読み出しを開始する最初のアドレスを設定します。アドレス入力後に、MISO 端子に設定したアドレスから順次レジスタデータ値が出力されます。読み出しを中止・終了する場合は CS 端子を”H”にしてください。

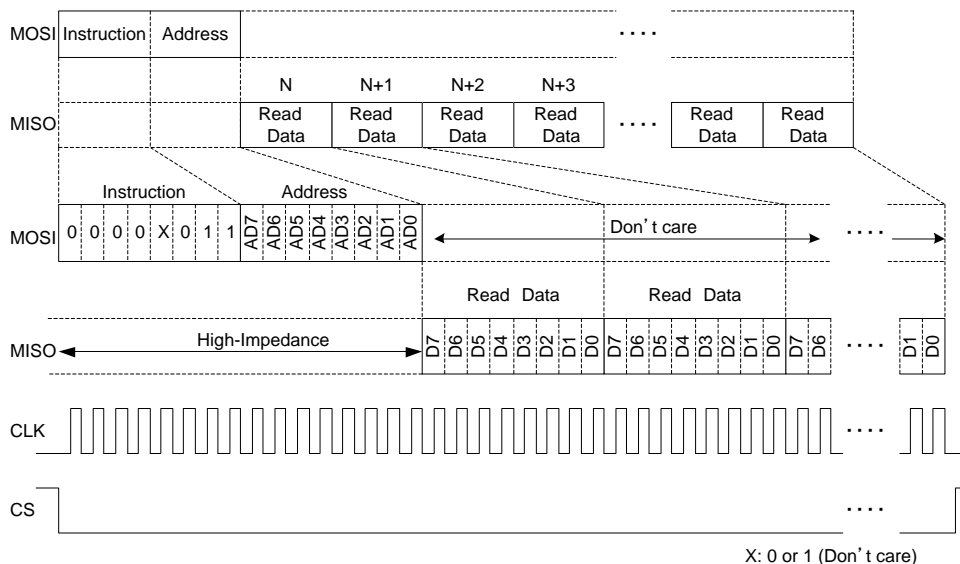


図 6-18 読み出しフォーマット(SPI 制御バーストリードライト)

注意事項

- ・読み出しデータが最後のアドレス(h'FF)に到達したあとは、先頭のアドレス(h'00)に戻り出力を続けます。
- ・MISO 端子からレジスタ値を読み出している間、MOSI 端子からの入力は無効となります。
- ・インストラクションや読み出し開始アドレスを変更したい場合、CS 端子を一旦”H”にしてください。

(3) 書き込みデータの確認

指定したアドレスから順番にデータを連続して書き込みながら、書き込みデータの確認をします。

注意事項

・本モードは、書き込まれたレジスタの値そのものを読み出すものではありません。レジスタ値を読み出し確認する場合は、各読み出しモードを利用してください。

インストラクションにバーストリードライト(書き込みデータの確認)データパタンを設定します。バーストリードライトの書き込みと同様に設定し入力します。MISO 端子には書き込みのために入力したデータがアドレス以降 8 ビット分遅れて出力されます。データの書き込みは CS 信号の立ち上がりまで有効で、データの読み出しは CS 信号の立ち上がりまで終了します。

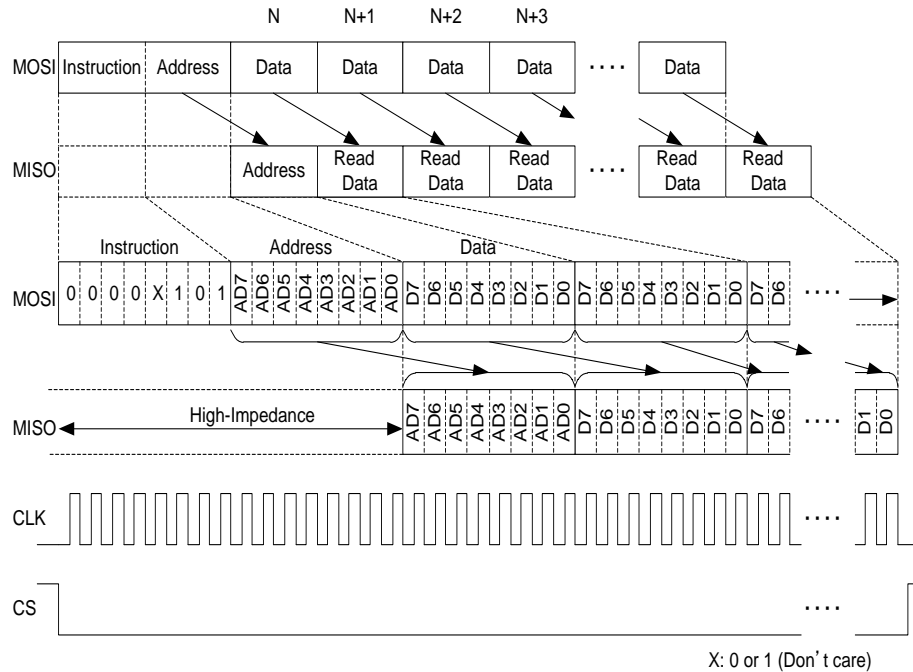


図 6-19 書き込みデータの確認フォーマット(SPI 制御バーストリードライト)
(書き込み Data 数と読み出し Data 数が同じ場合)

6.7.6 SPI タイミング

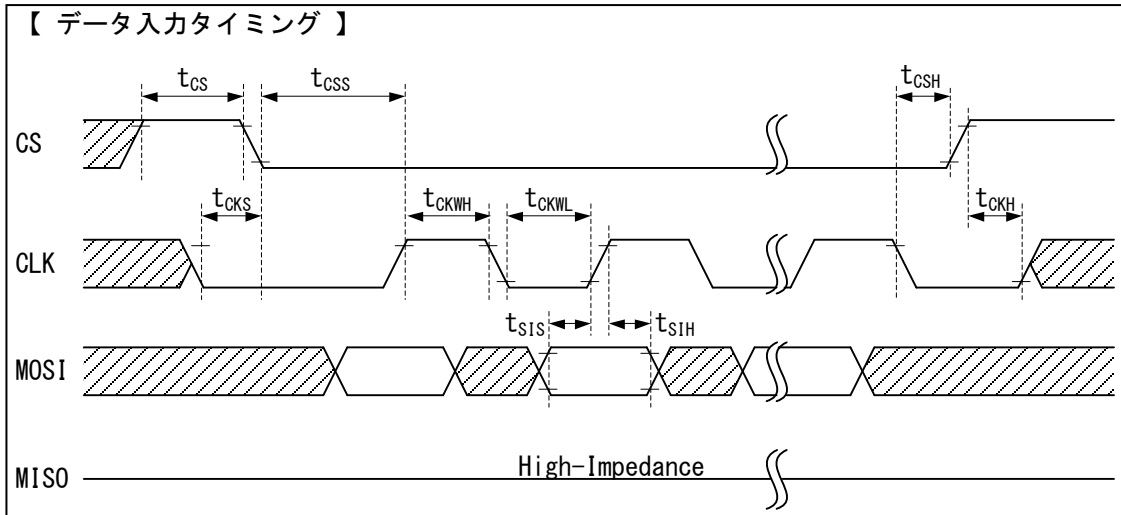


図 6-20 SPI 書き込みタイミング例

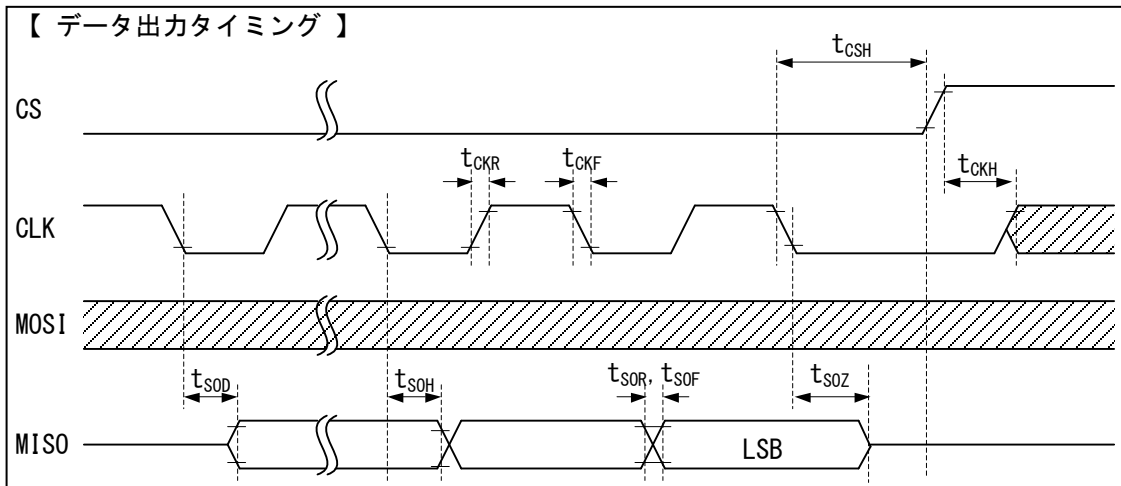


図 6-21 SPI 読み出し(単独リードライト)タイミング例

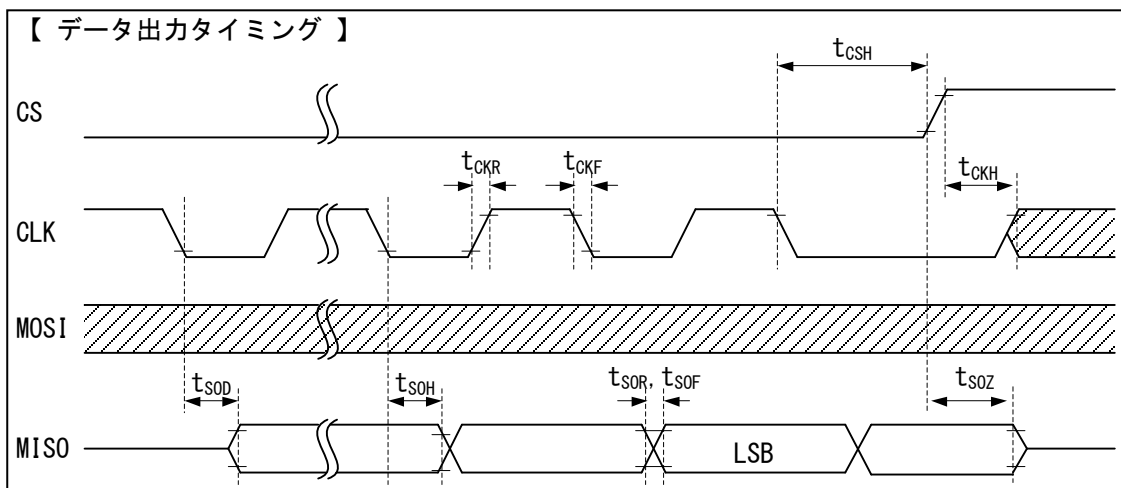


図 6-22 SPI 読み出し(バーストリードライト)タイミング例

※タイミングチャートは機能・動作を説明するため、単純化している場合があります。

表 6-39 SPI タイミング

項目	記号	Min	Typ.	Max	Unit
CLK 周波数	f_{ck}	—	—	3.0	MHz
CLK "H"時間	t_{CKWH}	100	—	—	ns
CLK "L"時間	t_{CKWL}	100	—	—	ns
CLK セットアップ時間	t_{CKS}	40	—	—	ns
CLK ホールド時間	t_{CKH}	40	—	—	ns
CLK 立ち上がり時間	t_{CKR}	—	—	10	ns
CLK 立ち下がり時間	t_{CKF}	—	—	10	ns
CS "H"時間	t_{CS}	40	—	—	ns
CS セットアップ時間	t_{CSS}	30	—	—	ns
CS ホールド時間	t_{CSH}	100	—	—	ns
MOSI セットアップ時間	t_{SIS}	30	—	—	ns
MOSI ホールド時間	t_{SIH}	30	—	—	ns
MISO 遅延時間*	t_{SOD}	—	—	100	ns
MISO ホールド時間*	t_{SOH}	—	—	100	ns
MISO Disable 時間*	t_{SOZ}	—	—	30	ns
MISO 立ち上がり時間*	t_{SOR}	—	—	50	ns
MISO 立ち下がり時間*	t_{SOF}	—	—	50	ns

*MISO は負荷容量 10pF のときの値です。

6.7.7 EEPROM 制御

MCU と EEPROM を、本 IC を経由して接続し、EEPROM に書き込まれたレジスタ設定で本 IC を動作させます。レジスタ h'0A から h'1C までの設定を 1 設定(チャンネル)として、EEPROM のサイズによって最大 8 設定(チャンネル)の切り替えが可能です。チャンネルの切り替えに、TX_SW 端子、RX_SW 端子、ENB 端子を入力端子として利用するなど、SPI 制御設定時に比べて外部接続や端子利用法が大きく異なります。そのため、EEPROM 制御設定用の外部接続のときには、MODE2 端子を"L"(SPI 制御の状態)に絶対しないでください。

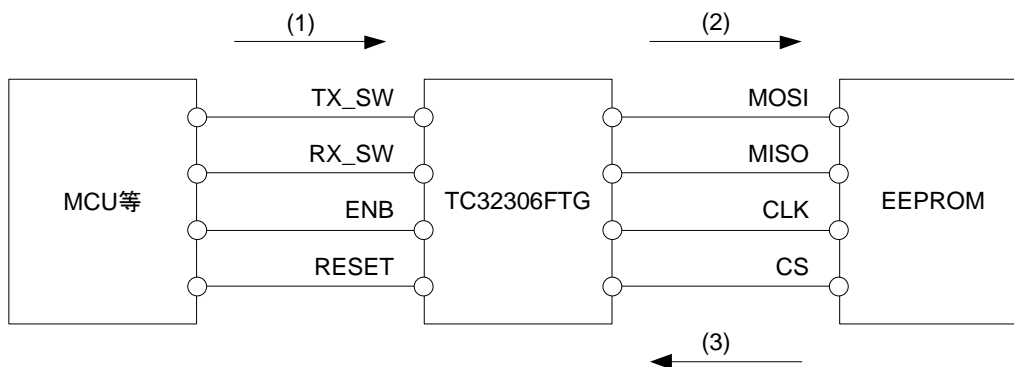


図 6-23 EEPROM 制御設定の接続概念図

- EEPROM にあらかじめレジスタ値をチャンネルごとに設定(書き込み)しておきます。
- MCU などから本 IC に EEPROM から呼び出すチャンネルを設定します。(1)
- RESET 端子の"L"→"H"のタイミングで、本 IC が SPI を使って EEPROM からチャンネル単位でレジスタ値を呼び出します。(2)
- 本 IC が、EEPROM から読み出したレジスタ値に従って動作します。(3)

• 多数決論理

EEPROM 制御設定では、EEPROM のデータ化けによる誤動作の確率を下げるために多数決論理を採用しております。チャンネルごとに 3 つのレジスタ設定を読み込み、各ビットの多数決により書き込むべきレジ

スタ値を決定します。そのため EEPROM にはあらかじめチャンネルごとに EEPROM の指定したアドレスに対して、同じ設定データを 3 つ書き込んでおく必要があります。EEPROM アドレスと本 IC のレジスタアドレスの関係は表 6-40 をご参照ください。

6.7.8 (EEPROM 制御)データフォーマット

EEPROM 制御設定では本 IC から EEPROM に対してバースト読み出しを実行します。読み出すチャンネルは TX_SW 端子、RX_SW 端子、ENB 端子の論理で設定します。

注意事項

- ・使用可能な EEPROM のサイズは 1k、2k および 4k ビットです。それぞれ最大 2、4 および 8 チャンネルの設定が可能です。
- ・使用する EEPROM はバースト読み出し対応可能である必要があります。
- ・EEPROM からの読み出しに使用される基準信号(CLK 端子)は本 IC の内部発振器により生成され、約 2MHz です。EEPROM はこの周波数に対応できるものを選択する必要があります。

- (1) MCU などから、TX_SW 端子、RX_SW 端子、ENB 端子で EEPROM から読み出すチャンネルを設定し、RESET 端子を”H”(リセット解除)にします。チャンネル設定端子の変更はどのタイミングでも可能ですが、設定が有効になるのは、RESET 端子”L”→”H”のタイミングです。
- (2) 本 IC から EEPROM に対して SPI を通じて 1 つ目のレジスタ設定がバースト読み出しされます。読み出しは先頭アドレスから行われ、最後のアドレスのデータまで順次読み出します。読み出し完了後、1 つ目のレジスタ設定の状態でスタンバイ状態として本 IC が起動します。
- (3) 2 つ目のレジスタ設定、3 つ目のレジスタ設定に対して続けてバースト読み出しが実施され、多数決判定によりレジスタ値が確定します。
- (4) 確定した h'0A[D6]ACT の状態で動作します。

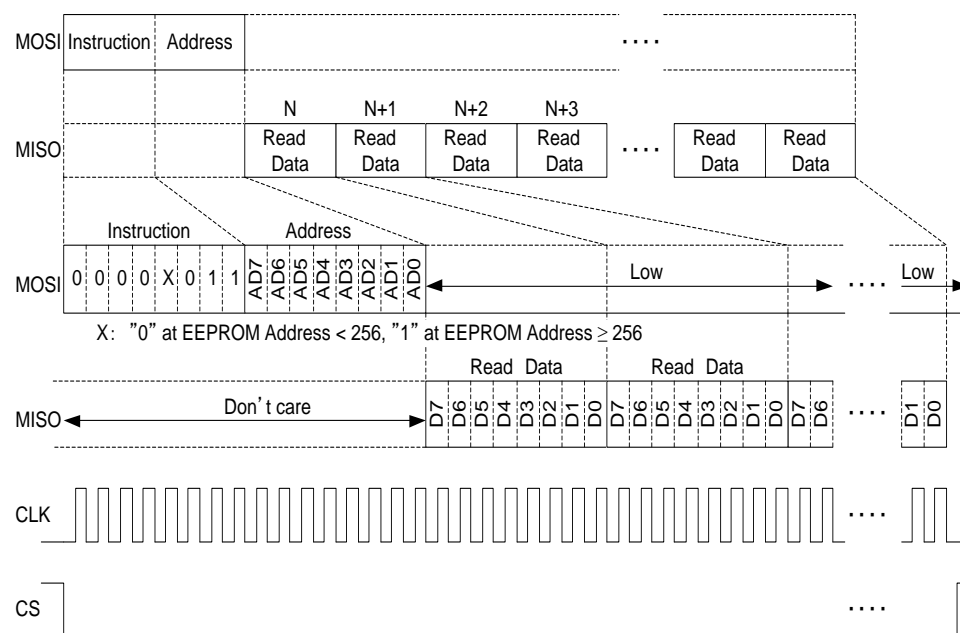


図 6-24 EEPROM からの読み出しフォーマット(EEPROM 制御)

表 6-40 EEPROM と本 IC のアドレスの関係

Ch	Pin Name			Read Order	EEPROM Address										EEPROM Size		
	RX_SW	TX_SW	ENB		0	1	2	3	...	15	16	17	18	1k-bit(128words)	2k-bit(256words)	4k-bit(512words)	
Ch1	0	0	0	1 st	0	1	2	3	...	15	16	17	18				1k-bit(128words)
				2 nd	20	21	21	23	...	35	36	37	38				
				3 rd	40	41	42	43	...	55	56	57	58				
Ch2	0	0	1	1 st	64	65	66	67	...	79	80	81	82	1k-bit(128words)	2k-bit(256words)	4k-bit(512words)	
				2 nd	84	85	86	87	...	99	100	101	102				
				3 rd	104	105	106	107	...	119	120	121	122				
Ch3	0	1	0	1 st	128	129	130	131	...	143	144	145	146	1k-bit(128words)	2k-bit(256words)	4k-bit(512words)	
				2 nd	148	149	150	151	...	163	164	165	166				
				3 rd	168	169	170	171	...	183	184	185	186				
Ch4	0	1	1	1 st	192	193	194	195	...	207	208	209	210	1k-bit(128words)	2k-bit(256words)	4k-bit(512words)	
				2 nd	212	213	214	215	...	227	228	229	230				
				3 rd	232	233	234	235	...	247	248	249	250				
Ch5	1	0	0	1 st	256	257	258	259	...	271	272	273	274	1k-bit(128words)	2k-bit(256words)	4k-bit(512words)	
				2 nd	276	277	278	279	...	291	292	293	294				
				3 rd	296	297	298	299	...	311	312	313	314				
Ch6	1	0	1	1 st	320	321	322	323	...	335	336	337	338	1k-bit(128words)	2k-bit(256words)	4k-bit(512words)	
				2 nd	340	341	342	343	...	355	356	357	358				
				3 rd	360	361	362	363	...	375	376	377	378				
Ch7	1	1	0	1 st	384	385	386	387	...	399	400	401	402	1k-bit(128words)	2k-bit(256words)	4k-bit(512words)	
				2 nd	404	405	406	407	...	419	420	421	422				
				3 rd	424	425	426	427	...	439	440	441	442				
Ch8	1	1	1	1 st	448	449	450	451	...	463	464	465	466	1k-bit(128words)	2k-bit(256words)	4k-bit(512words)	
				2 nd	468	469	470	471	...	483	484	485	486				
				3 rd	488	489	490	491	...	503	504	505	506				
TC32306FTG Register Address					h'0A	h'0B	h'0C	h'0D	...	h'19	h'1A	h'1B	h'1C				

6.7.9 EEPROM タイミング

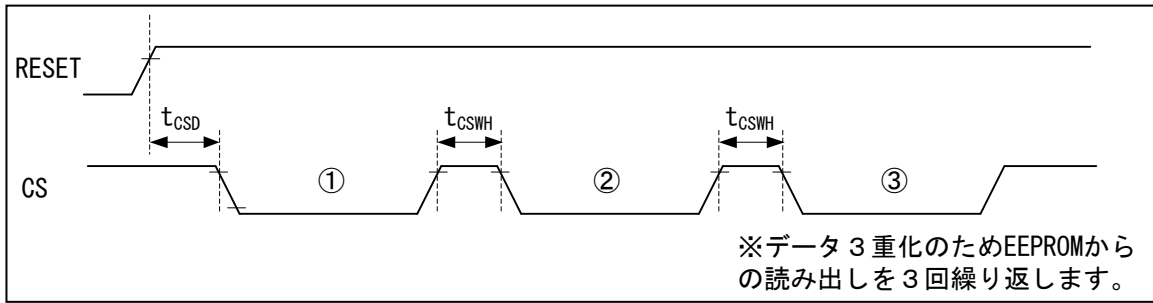


図 6-25 EEPROM 制御タイミング例

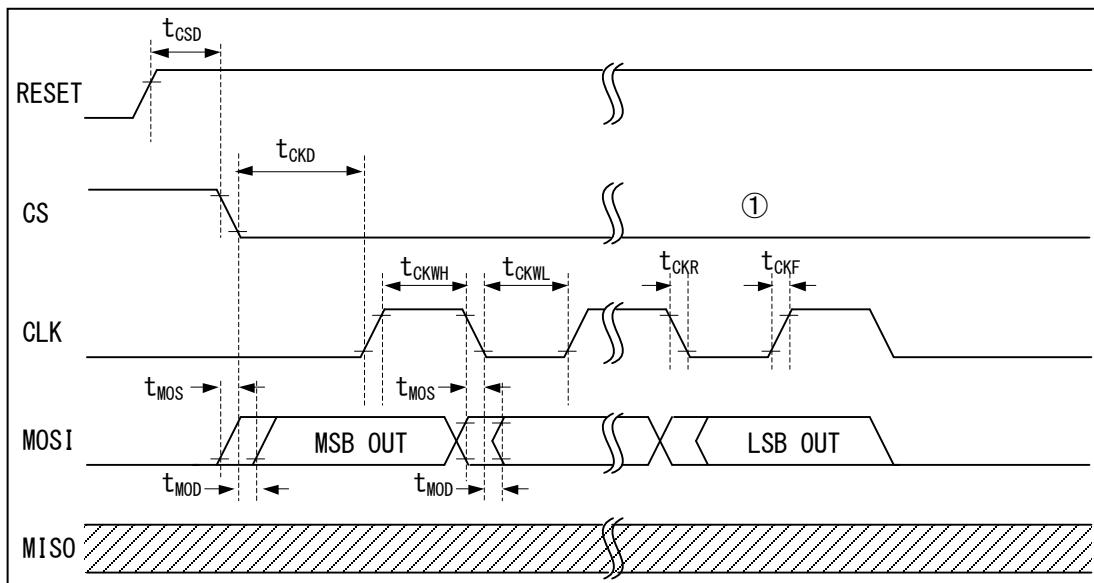


図 6-26 EEPROM 出力タイミング例

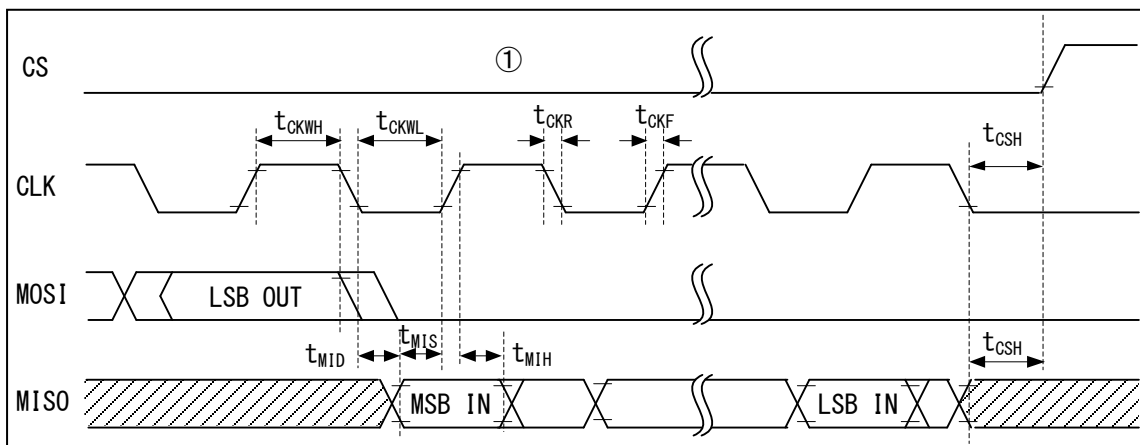


図 6-27 EEPROM 入力タイミング例

※タイミングチャートは機能・動作を説明するため、単純化している場合があります。

表 6-41 EEPROM タイミング(COM_VDD=3.0~5.5V)

項目	記号	Min	Typ.	Max	Unit
CLK 周波数*	f_{ck}	1.0	2.0	3.0	MHz
CLK "H"時間*	t_{CKWH}	125	—	—	ns
CLK "L"時間*	t_{CKWL}	125	—	—	ns
CLK 立ち上がり時間*	t_{CKR}	—	—	50	ns
CLK 立ち下がり時間*	t_{CKF}	—	—	50	ns
CLK 遅延時間*	t_{CKD}	150	—	—	ns
CS 遅延時間*	t_{CSD}	400	—	—	ns
CS "H"時間*	t_{CSWH}	500	—	—	ns
CS ホールド時間*	t_{CSH}	100	—	—	ns
MOSI 先行時間*	t_{MOS}	—	—	50	ns
MOSI 遅延時間*	t_{MOD}	—	—	50	ns
MISO 遅延時間	t_{MID}	—	—	90	ns
MISO セットアップ時間	t_{MIS}	—	—	10	ns
MISO ホールド時間	t_{MIH}	—	—	100	ns

*CLK、CS および MOSI は負荷容量 10pF のときの値です。

表 6-42 EEPROM タイミング(COM_VDD=2.5~3.0V)

項目	記号	Min	Typ.	Max	Unit
CLK 周波数*	f_{ck}	1.0	2.0	3.0	MHz
CLK "H"時間*	t_{CKWH}	150	—	—	ns
CLK "L"時間*	t_{CKWL}	150	—	—	ns
CLK 立ち上がり時間*	t_{CKR}	—	—	50	ns
CLK 立ち下がり時間*	t_{CKF}	—	—	50	ns
CLK 遅延時間*	t_{CKD}	150	—	—	ns
CS 遅延時間*	t_{CSD}	400	—	—	ns
CS "H"時間*	t_{CSWH}	500	—	—	ns
CS ホールド時間*	t_{CSH}	100	—	—	ns
MOSI 先行時間*	t_{MOS}	—	—	50	ns
MOSI 遅延時間*	t_{MOD}	—	—	50	ns
MISO 遅延時間	t_{MID}	—	—	120	ns
MISO セットアップ時間	t_{MIS}	—	—	10	ns
MISO ホールド時間	t_{MIH}	—	—	100	ns

*CLK、CS および MOSI は負荷容量 10pF のときの値です。

6.8 ユーザテストモード

設計・開発時や製造・出荷検査などで、デジタル化された内部の信号状態をモニタするモードです。MODE1 端子が"H"もしくは、USER_TEST ビットが"1"の場合にユーザテストモードになります。ユーザテストモードでは、レジスタ設定により、DET_TMONI3 端子、DET_TMONI4 端子に調整に必要な各種信号をアナログ信号として出力することができます。レジスタ設定の方法は SPI 制御設定と EEPROM 制御設定では異なります。

表 6-43 内部信号モニタ(DET_TMONI3 端子)

状態	h'10[D3] USER_TEST	h'15[D6] MONI3_SEL2	h'15[D5] MONI3_SEL1	h'15[D4] MONI3_SEL0	信号名
	MODE1 端子				
バッテリーセーブ	X	X	X	X	"Z"
動作/スタンバイ	0 and L	X	X	X	"L"出力
動作/スタンバイ	1 or H	0	0	0	BRF_out
動作/スタンバイ	1 or H	0	0	1	BRF_in
動作/スタンバイ	1 or H	0	1	0	Data_compREF
動作/スタンバイ	1 or H	0	1	1	DRSSI_out
動作/スタンバイ	1 or H	1	0	0	Noise_out
動作/スタンバイ	1 or H	1	0	1	Peak_out
動作/スタンバイ	1 or H	1	1	0	"L"出力
動作/スタンバイ	1 or H	1	1	1	"L"出力

X : Don't care

表 6-44 内部信号モニタ(DET_TMONI4 端子)

状態	h'10[D3] USER_TEST	h'15[D6] MONI3_SEL2	h'15[D5] MONI3_SEL1	h'15[D4] MONI3_SEL0	信号名
	MODE1 端子				
バッテリーセーブ	X	X	X	X	"Z"
動作/スタンバイ	0 and L	X	X	X	"L"出力
動作/スタンバイ	1 or H	0	0	0	Data_compREF
動作/スタンバイ	1 or H	0	0	1	BRF_in
動作/スタンバイ	1 or H	0	1	0	BRF_out
動作/スタンバイ	1 or H	0	1	1	DRSSI_out
動作/スタンバイ	1 or H	1	0	0	Noise_out
動作/スタンバイ	1 or H	1	0	1	Peak_out
動作/スタンバイ	1 or H	1	1	0	"L"出力
動作/スタンバイ	1 or H	1	1	1	"L"出力

X : Don't care

表 6-45 ユーザテストモードでモニタできる内部信号

信号名	出力信号の説明
BRF_out	ビットレートフィルタの出力
BRF_in	ビットレートフィルタの入力(FSK / ASK 検波の LPF 出力)
Data_compREF	データコンパレータの基準電圧出力
DRSSI_out	RSSI 出力(デジタル RSSI のアナログ変換出力)
Noise_out	ノイズ検出回路の検出ノイズレベル出力
Peak_out	ピークホールド回路 ホールド電圧値の出力

注意事項

・通常使用時はユーザテストモードで使用しないでください。モニタ出力させる回路からのノイズが感度などに悪影響をおよぼす可能性があります。

- (1) SPI 制御設定時のレジスタ設定方法
SPI 制御設定時はユーザテストモードでも通常時と同じ方法で設定してください。
- (2) EEPROM 制御設定時のレジスタ設定方法
EEPROM 制御設定時は、ユーザテストモードにすることで EEPROM を接続したまま SPI からレジスタ設定することができます。通常、EEPROM 制御設定は本 IC がマスタ動作をして EEPROM から SPI を通じてレジスタ設定値を読み出しますが、ユーザテストモードでは、本 IC がスレーブ動作となり、SPI からの入力を受け取れるようになります。このとき、通常の SPI 制御設定と SPI フォーマットのインストラクションが変わります。(インストラクションの MSB"17"が 0→1)

表 6-46 EEPROM 制御設定ユーザテストモードのインストラクション

モード		I7	I6	I5	I4	I3	I2	I1	I0
単独リード ライト	書き込み	1	0	0	0	x	1	1	0
	読み出し	1	0	0	0	x	1	1	1
バーストリード ライト	書き込み	1	0	0	0	x	0	1	0
	読み出し	1	0	0	0	x	0	1	1
	書き込みデータの確認	1	0	0	0	x	1	0	1
SPI 動作停止		上記以外のデータ							

※x: 0 もしくは 1

※SPI 動作停止: インストラクションデータ入力後、以降のデータの入力は無効となります。再度、有効にするには、CS 端子を一旦"H"にして正しいインストラクションデータを入力してください。

注意事項

- EEPROM を本 IC に接続したまま、ユーザテストモードを利用して本 IC のレジスタ設定をする場合、EEPROM と本 IC の出力同士の衝突を避けるために、MODE2 端子を”L”(SPI 制御の状態)に絶対しないでください。
- MODE1 端子でユーザテストモードにする場合、チャタリングがでないようにしてください。

6.9 状態遷移

状態遷移はレジスタ書き込み後に実施され、遷移後の状態はレジスタ設定により選択できます。各状態へはレジスタ設定によって下図のように遷移が可能です。

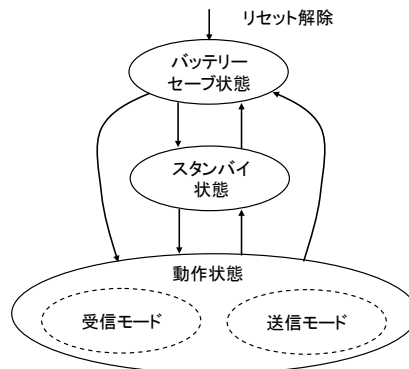


図 6-28 状態と状態遷移図

表 6-47 SPI 制御設定時の状態制御方法

外部端子	レジスタ設定		機能ブロックの動作状態			備考
	ENB 端子 (SPI 制御設定時のみ)	h'0A[D7] ENB	h'0A[D6] ACT	SPI	基準発振・内蔵 レギュレータ	
L	X	X	ON	OFF	OFF	バッテリーセーブ 状態
H	0	X	ON	OFF	OFF	
H	1	0	ON	ON	OFF	スタンバイ状態
H	1	1	ON	ON	ON	動作状態

X : Don't care

6.9.1 電源投入～バッテリーセーブ～動作状態

電源投入、リセット解除後、レジスタ設定が終了すると本 IC は起動シーケンスに入ります。起動シーケンスでは、内部セットアップと並行して指定された各機能ブロックを起動させます。

・遅延時間設定

起動シーケンスは基準クロック発振出力が一定振幅以上になったあと、約 105.5 μ s 後に開始されます。遅延時間はレジスタ設定で変更可能です。基準クロック発振出力の安定時間に応じて、設定してください。遅延時間のカウント開始タイミングは、基準クロック発振振幅が一定以上になったときか、レジスタ設定で動作状態へ移行させたときのどちらか遅い方です。

表 6-48 起動シーケンス開始までの遅延時間設定

h'0D[D7] Delay_en	h'0D[D6] Delay2	h'0D[D5] Delay1	h'0D[D4] Delay0	起動シーケンス開始までの 遅延時間
0	X	X	X	105.5 μ s
1	0	0	0	105.5 μ s
1	0	0	1	211.1 μ s
1	0	1	0	316.5 μ s
1	0	1	1	527.5 μ s
1	1	0	0	949.5 μ s
1	上記以外			105.5 μ s

X : Don't care

注意事項

- ・遅延時間は基準クロック周波数が 30.32MHz のときの値です。
- ・SPI 制御設定時、初期状態では h'0D[D7]Delay_en="0" です。必ず約 105.5 μ s の遅延時間になります。
- ・SPI 制御設定時、設定した遅延時間で起動させる場合、必ずレジスタ設定のあとに、バッテリーセーブもしくはスタンバイ状態から動作状態に移行させてください。
- ・動作状態に移行後にレジスタ設定をした場合、設定した遅延時間は次のバッテリーセーブもしくはスタンバイ状態から動作状態移行時に有効になります。
- ・EEPROM 制御設定時(ユーザテストモードは除く)は、レジスタ書き込み後にスタンバイ状態から動作状態に移行するため、設定した遅延時間で動作します。
- ・本 IC の起動時にパワーオンリセットなどを行う場合は、電源電圧の立ち上がりとりセット操作の関係を確認してください。(6.3.1 注意事項 参照)

起動例 1 : 受信モード(SPI 制御設定)

バッテリーセーブ～スタンバイ状態から受信動作状態に遷移した場合の例を図 6-29 に示します。

- ① 電源投入し、電源電圧が安定になったあとに RESET 解除します。
- ② スタンバイ状態(ENB 端子="H"、h'0A[D7]ENB="1"、h'0A[D6]ACT="0")で必要なレジスタ設定を行います。内部レギュレータと基準発振器が動作を開始します。
- ③ レジスタの設定後、h'0A を書き込み、動作状態に遷移させます。
(ENB 端子="H"、h'0A[D7]ENB="1"、h'0A[D6]ACT="1")
- ④ 基準クロック発振出力が、ある一定振幅以上になったあと、設定した遅延時間後に、本 IC のセットアップおよび各機能ブロックの起動を開始します。

- ⑤ RSSI とノイズ検出の信号検出は、本 IC の内部セットアップ(約 0.22ms)後からレジスタ設定された周期(初期値 1.35ms)で開始されます。
- ⑥ 検波復調出力(DATA_IO 端子)は、フィルタ、信号レートや設定などによって変わります。プリアンブル信号検出は、この復調出力が得られたあとになります。

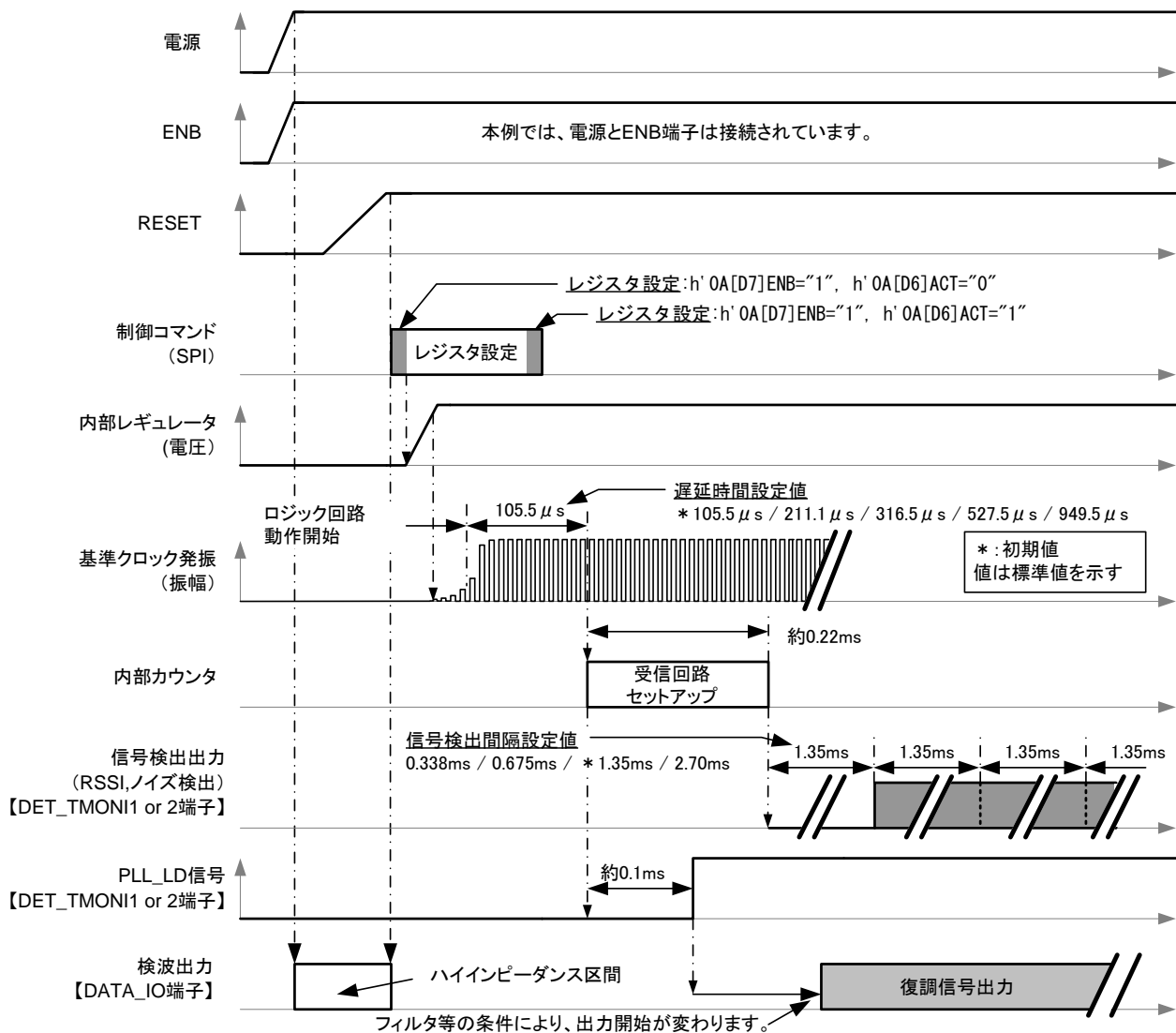


図 6-29 タイミングチャート例(SPI 制御設定受信モード)

※タイミングチャートは機能・動作を説明するため、単純化している場合があります。

注意事項

- ・ 起動時間の短縮のために、スタンバイ状態を経由せずに動作状態への移行も可能です。この方法では、ENB 端子="H", h'0A[D7]ENB="1", h'0A[D6]ACT="1", とした上で他のレジスタを設定します。ただしこの方法の場合、レジスタ設定と IC の内部セットアップが重なると誤動作する場合があります。これを避けるには、SPI の通信速度を十分に速くするか、あるいは図 6-29 の方法を選択してください。
- ・ 本 IC の起動時にパワーオンリセットなどを行う場合は、電源電圧の立ち上がりとリセット操作の関係を確認してください。(6.3.1 注意事項 参照)

起動例 2 : 送信モード(SPI 制御設定)

バッテリーセーブ～スタンバイ状態から送信動作状態に移した場合は図 6-30 に示します。

- ① 電源投入し、電源電圧が安定になったあとに RESET 解除します。
- ② スタンバイ状態(ENB 端子="H", h'0A[D7]ENB="1", h'0A[D6]ACT="0")で必要なレジスタ設定を行います。内部レギュレータと基準発振器が動作を開始します。

- ③ レジスタの設定後、h'0A を書き込み、動作状態に移りさせます。
(ENB 端子="H"、h'0A[D7]ENB="1"、h'0A[D6]ACT="1")
- ④ 基準発振出力が、ある一定振幅以上になったあと、設定した遅延時間後に、本 IC のセットアップおよび各機能ブロックの起動を開始します。
- ⑤ PLL は本 IC の内部セットアップ(約 0.05ms)後から動作を開始します。PLL が所望の周波数にロックしたことを検出すると、PLL_LD 信号が"L"から"H"になり、内部 LD 信号も"H"になります。PLL のロックアップ時間は、内部セットアップ終了から約 0.05ms です。内部 LD 信号は 6.6.5 をご参照ください。
- ⑥ DATA_IO 端子から変調信号を入力してください。h'13[D1]PA_en は"1"が初期値のため、PLL_LD 信号が"H"になると送信パワーアンプが動作して変調された信号が送出されます。最初のレジスタ設定入力時に h'13[D1]PA_en を"0"に設定しておくことも可能です。

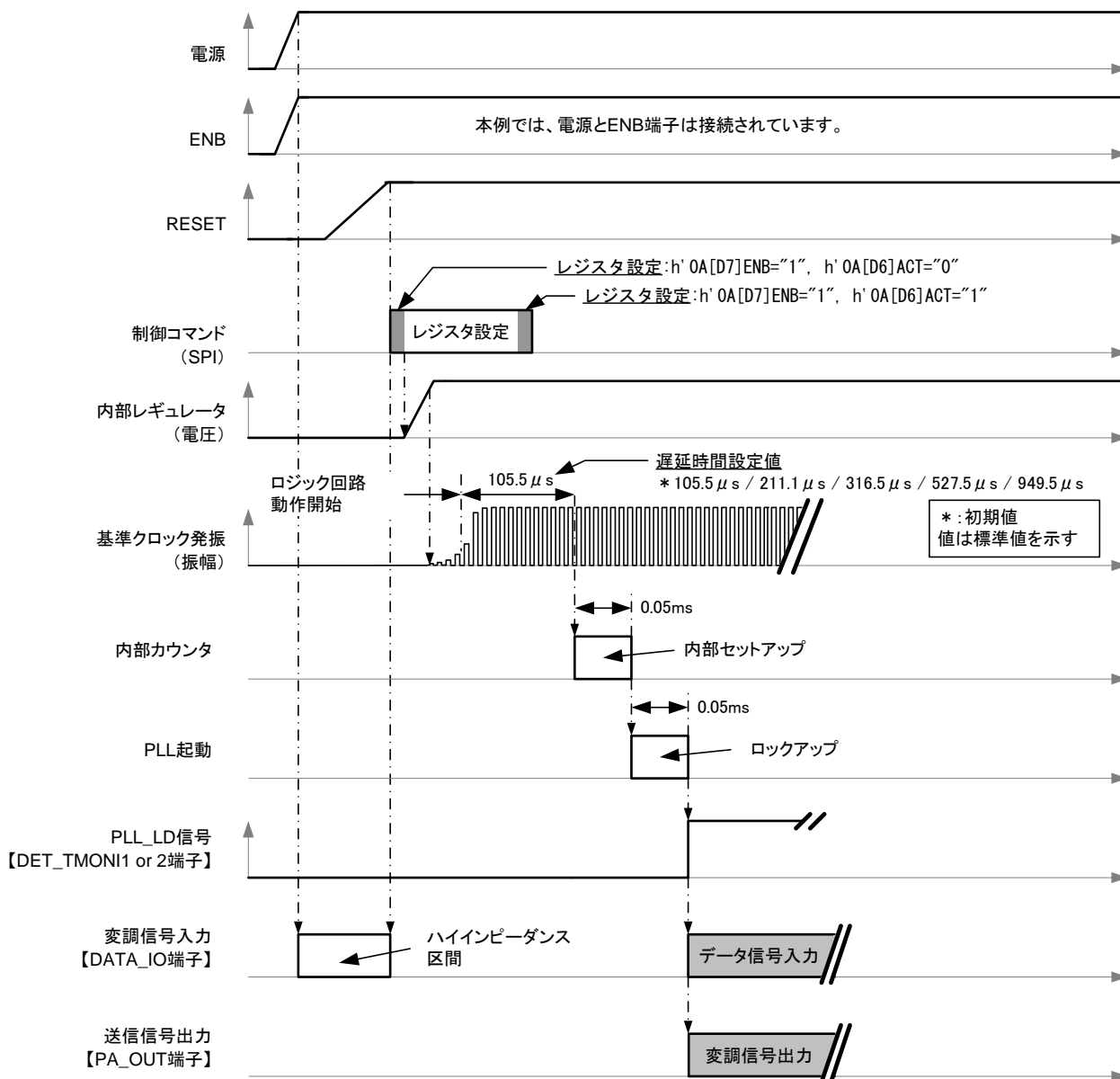


図 6-30 タイミングチャート例(SPI 制御設定送信モード)

※タイミングチャートは機能・動作を説明するため、単純化している場合があります。

注意事項

- ・起動時間の短縮のために、スタンバイ状態を経由せずに動作状態への遷移も可能です。この方法では、ENB 端子="H"、h'0A[D7]ENB="1"、h'0A[D6]ACT="1"、とした上で他のレジスタを設定します。ただしこの方法の場合、レジスタ設定と IC の内部セットアップが重なると誤動作する場合があります。これを避けるには、SPI の通信速度を十分に速くするか、あるいは図 6-30 の方法を選択してください。

- ・送信動作状態に入ると DATA_IO 端子は Data の入力を受け付けますが、Data は PA が Enable にならないと出力されません。PA が Enable になる前に入力された Data は無効になります。
- ・本 IC の起動時にパワーオンリセットなどを行う場合は、電源電圧の立ち上がりとリセット操作の関係を確認してください。(6.3.1 注意事項 参照)

起動例 3 : 受信モード(EEPROM 制御設定)

EEPROM 制御設定時の受信モードで起動した場合の例を図 6-31 に示します。

- ① 電源投入し、電源電圧が安定になったあとに RESET 解除します。
- ② RESET 解除時の設定チャンネル(TX_SW 端子、RX_SW 端子、ENB 端子の組み合わせ)に従って、EEPROM から 1 つ目のレジスタ設定を読み出します。
- ③ 1 つ目のレジスタ設定で、h'0A[D6]ACT="1"であってもスタンバイ状態として起動します。内部レギュレータと基準発振器が動作を開始します。
- ④ 続けて 2 つ目、3 つ目のレジスタ設定を読み出し、レジスタ設定値が確定されます。
- ⑤ 確定した h'0A[D6]ACT の状態で動作します。
- ⑥ 3 つ目のレジスタ設定を読み出した後、または、基準クロックがある一定振幅以上になった後、より遅い方のタイミングで、設定した遅延時間後に、本 IC のセットアップおよび各機能ブロックの起動を開始します。
- ⑦ RSSI とノイズ検出の信号検出は、本 IC の内部セットアップ(約 0.22ms)後からレジスタ設定された周期(初期値 1.35ms)で開始されます。
- ⑧ 検波復調出力(DATA_IO 端子)は、フィルタ、信号レートや設定などによって変わります。プリアンブル信号検出は、この復調出力が得られたあとになります。

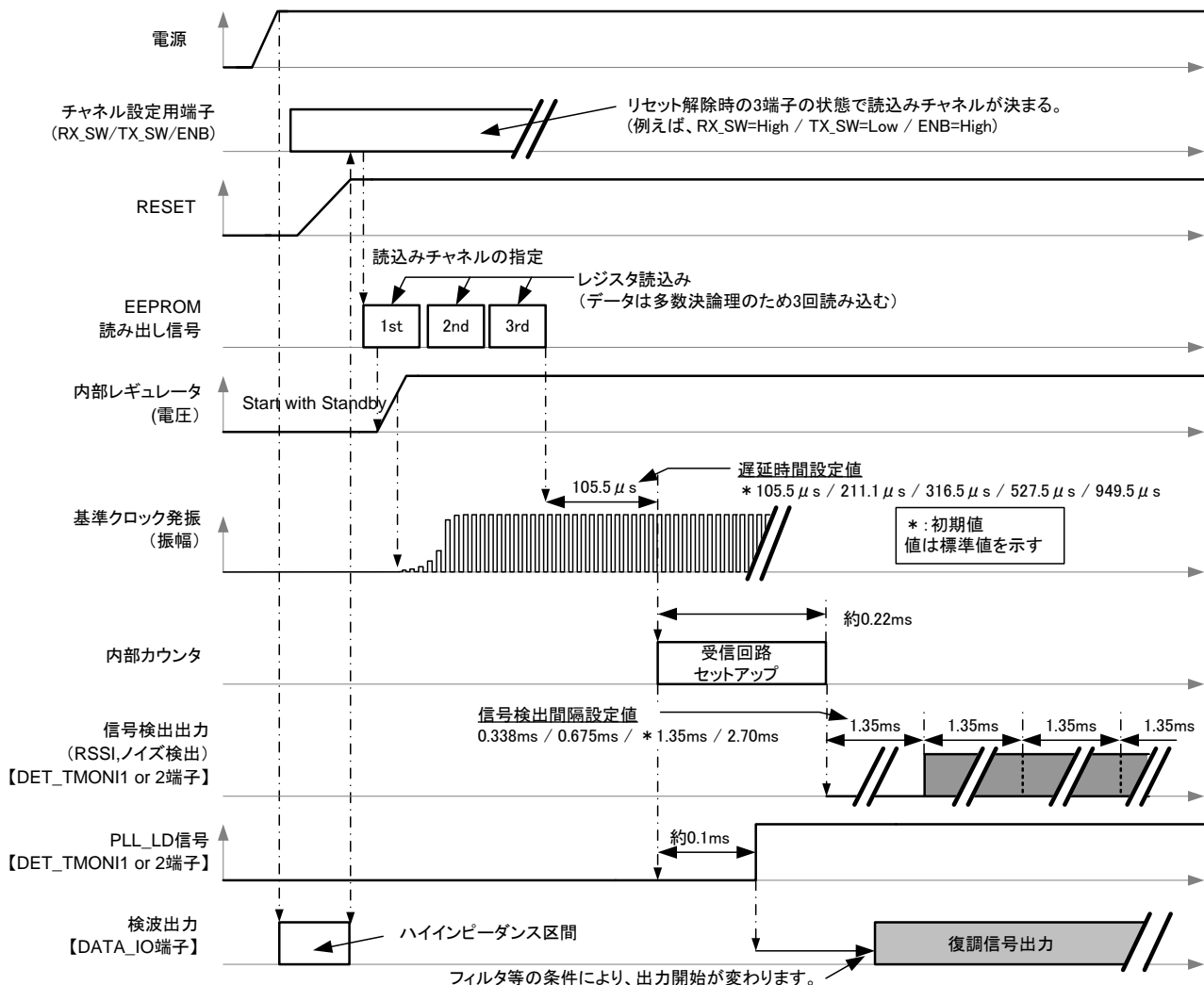


図 6-31 タイミングチャート例(EEPROM 制御設定受信モード)

※タイミングチャートは機能・動作を説明するため、単純化している場合があります。

注意事項

- ・チャンネル設定は本 IC に電源が安定供給されている状態で行ってください。
- ・本 IC の起動時にパワーオンリセットなどを行う場合は、電源電圧の立ち上がりトリセット操作の関係を確認してください。(6.3.1 注意事項 参照)

6.9.2 動作状態遷移(受信～送信～受信)

レジスタ設定(h'0A[D5]RX_TX)によって、送信受信各状態を切り替えることができます。

起動例：受信モード～送信モード～受信モード(SPI 制御設定)

SPI 制御設定時の受信、送信、受信の順に状態を遷移した場合の例を図 6-32 に示します。

- ① 受信動作が終了したら、レジスタ設定”h'0A[D5]RX_TX”を”1”にし、送信状態に切り替えます。
- ② すべてのレジスタ設定を終了し、CS 端子が”H”になると、内部セットアップおよび PLL のロックアップを開始し、レジスタ設定による動作が始まります。
- ③ 送信が終了したら、レジスタ設定”h'0A[D5]RX_TX”を”0”にし、受信状態に切り替えます。すべてのレジスタ設定を終了し、CS 端子が”H”になると、内部セットアップおよび PLL のロックアップを開始し、レジスタ設定による動作が始まります。

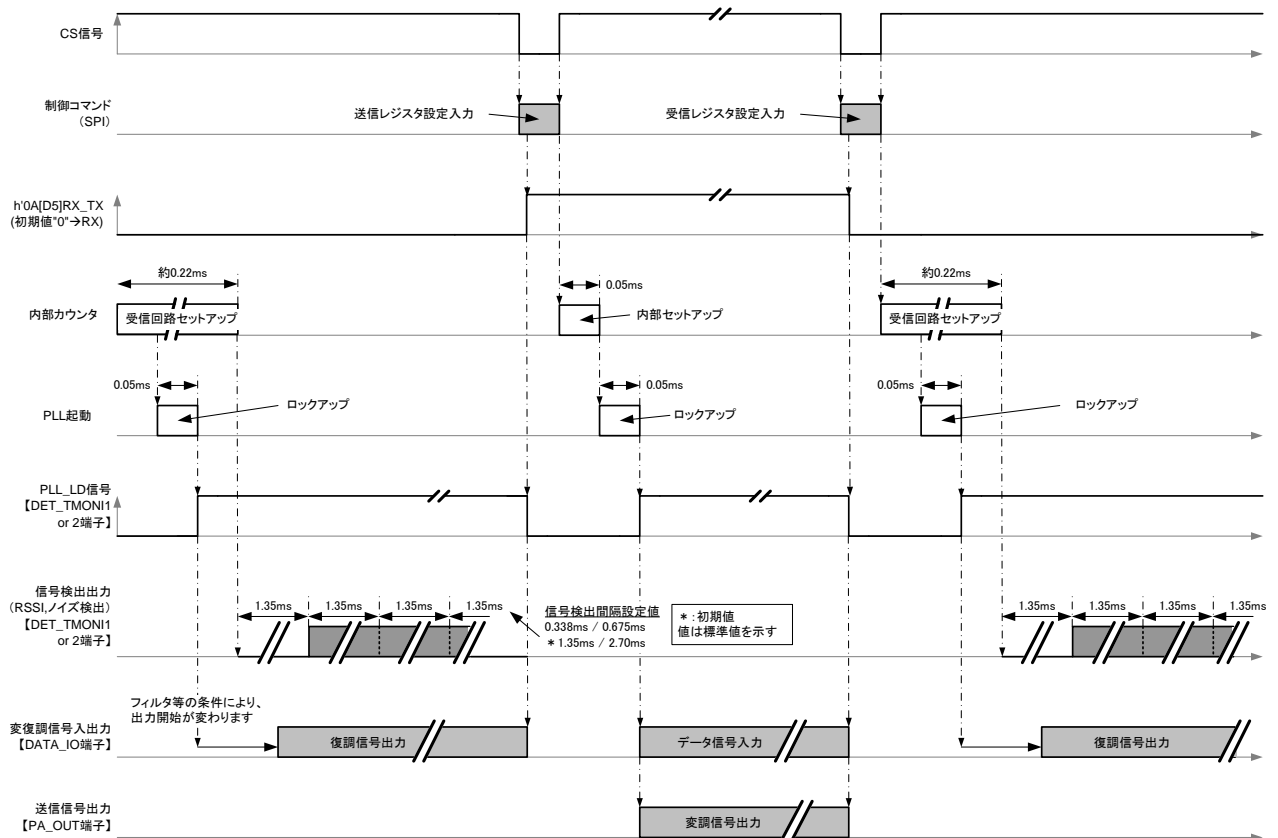


図 6-32 タイミングチャート例(SPI 制御設定受信～送信～受信)

注意事項

- ・バッテリーセーブ状態を経由して送受信を切り替えたとき、XOSC の発振が停止するため、次の動作の起動に時間がかかります。

6.9.3 動作状態～バッテリーセーブ状態

レジスタ設定(h'0A[D7]ENB、h'0A[D6]ACT)、ENB 端子(SPI 制御設定時のみ)または RESET 端子によってバッテリーセーブ状態に移行できます。受信モードではオートオフ機能を利用してバッテリーセーブ状態にすることも可能です。

注意事項

- ・送信モードでは、各機能ブロックの OFF タイミング差による不要な信号の送出を避けるために、送信パワーアンプを OFF した状態でバッテリーセーブ状態に移行してください。

6.9.4 オートオフ機能

レジスタ設定なしで自動的に動作状態(受信モード)からバッテリーセーブ状態に遷移させる機能です。オートオフ機能には A と B があります。どちらも信号検出機能が有効のときにのみ有効になります。

注意事項

- ・オートオフ機能でバッテリーセーブ状態に遷移した場合、レジスタ値(h'0A[D7]ENB、h'0A[D6]ACT)は変わりません。オートオフ機能でバッテリーセーブ状態に遷移したことを確認するには、Status_MONI 信号を DET_TMONI1 もしくは DET_TMONI2 端子から出力してください。
- ・オートオフ機能でバッテリーセーブ状態に遷移した場合の端子状態は表 5-2 をご参照ください。

表 6-49 オートオフ機能の設定と説明

h'10[D5] AutoOffA_en	h'10[D4] AutoOffB_en	オートオフ 機能 A	オートオフ 機能 B	説明
0	0	OFF	OFF	—
0	1	OFF	ON	レジスタで設定(h'1D[D7:D0])された期間内に“信号あり判定”(DET_out 信号=“H”)にならなかった場合にバッテリーセーブ状態へ遷移します。
1	0	ON	OFF	“信号なし判定”(Un_DET_out 信号=“H”)になった場合にバッテリーセーブ状態へ遷移します。
1	1	ON	ON	オートオフ機能 A、B どちらか早い方でバッテリーセーブ状態へ遷移します。

(1) オートオフ機能 A (信号判定によるオートオフ)

信号検出機能が“信号なし判定”をした場合(Un_DET_out 信号=“H”)、動作状態からバッテリーセーブ状態に遷移します。h'10[D5]AutoOffA_en=“1”のとき、有効になります。



図 6-33 オートオフ機能 A

※タイミングは機能・動作を説明するため、単純化している場合があります。

・オートオフ機能 A での受信継続

オートオフ機能 A が有効のとき、Un_DET_out 信号が“H”になる前に DET_out 信号が一度“H”になると、その後の Un_DET_out 信号、DET_out 信号の状態にかかわらず受信状態を継続します。受信継続状態を解除するには、レジスタ設定もしくは端子設定が必要です。

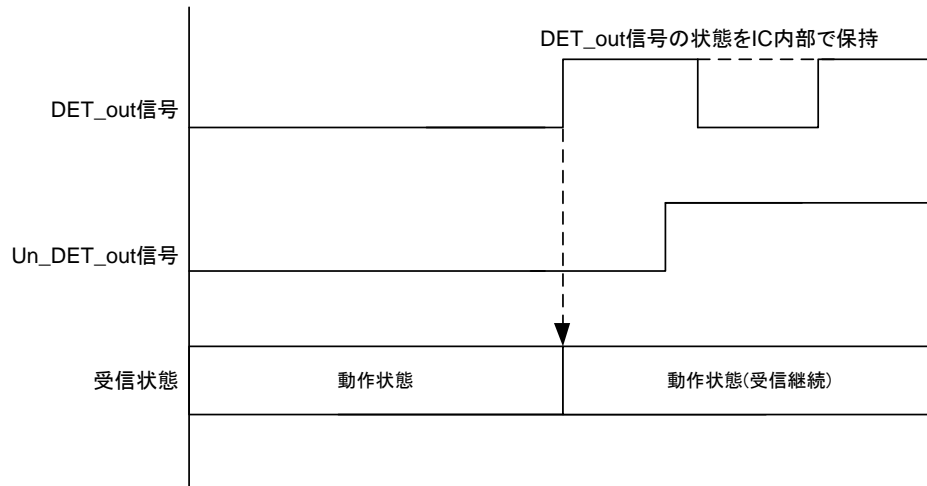


図 6-34 オートオフ機能 A(受信継続)

※タイミングは機能・動作を説明するため、単純化している場合があります。

注意事項

- ・オートオフ機能 A はレジスタ h'10 の書き込み終了後、ただちに有効になります。
- ・オートオフ機能 A が作動して(Un_DET_out 信号="H"で)バッテリーセーブ状態に遷移した状態から再びオートオフ機能 A を利用する場合は、一度レジスタ設定もしくは端子設定を用いてバッテリーセーブもしくはスタンバイ状態にする必要があります。
- ・受信継続状態から再びオートオフ機能 A を利用する場合は、一度レジスタ設定もしくは端子設定を用いてバッテリーセーブもしくはスタンバイ状態にする必要があります。

(2) オートオフ機能 B (タイマ設定によるオートオフ)

設定した時間内に信号検出機能の"信号あり判定"(DET_out 信号="H")がなかった場合、動作状態からバッテリーセーブ状態に遷移します。h'10[D4]AutoOffB_en="1"のとき、有効になります。動作状態からバッテリーセーブ状態までの時間(タイマ時間)は、レジスタ(h'1D[D7:D0]Ontime7..0)で設定可能です。

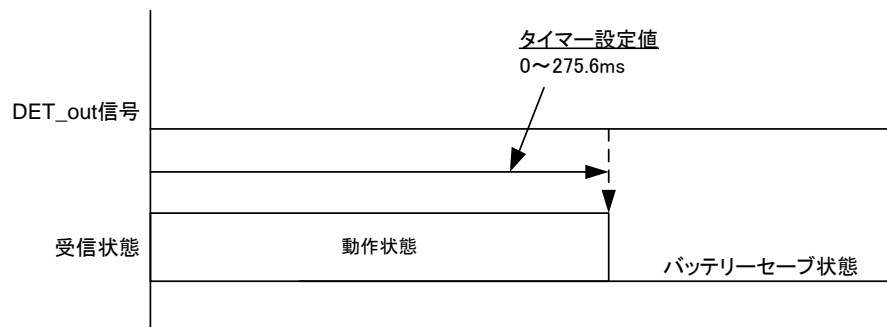


図 6-35 オートオフ機能 B

※タイミングは機能・動作を説明するため、単純化している場合があります。

・オートオフ機能 B での受信継続

オートオフ機能 B が有効のとき、タイマ設定時間より前に DET_out 信号が"H"になるとタイマのカウントを中止し、受信状態を継続します。その後は DET_out 信号の状態にかかわらず受信継続状態になります。受信継続状態からバッテリーセーブ状態にするには、レジスタ設定もしくは端子設定が必要です。

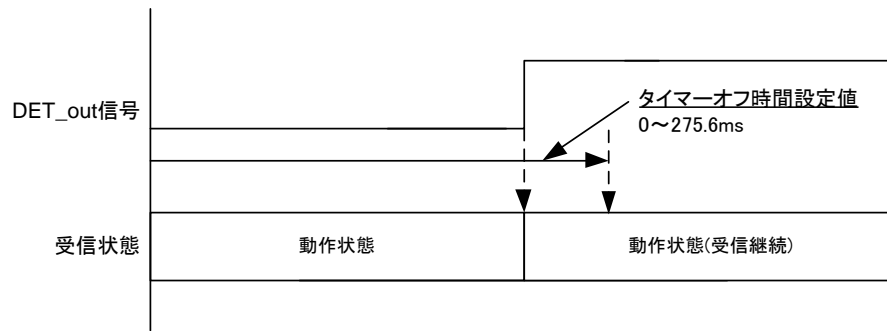


図 6-36 オートオフ機能 B（受信継続）

※タイミングは機能・動作を説明するため、単純化している場合があります。

注意事項

- ・タイマ時間は基準クロック周波数が 30.32MHz のときの標準値です。
- ・タイマ時間設定が有効になるのは、バッテリーセーブもしくはスタンバイ状態から動作状態に遷移したときです。
- ・タイマのカウント開始タイミングは、バッテリーセーブ、スタンバイ状態から動作状態に遷移したときは内部セットアップ開始から約 0.06ms 後です。動作状態中にレジスタ h'10 で設定を有効にしたときは、レジスタ書き込み後ただちにカウントを開始します。
- ・タイマを 0ms に設定すると、タイマのカウント開始後、受信状態に入る前にバッテリーセーブ状態に遷移します。
- ・受信継続状態を維持したまま、再度受信状態のレジスタ設定を入力しても、タイマの停止は解除されません。オートオフ機能 B を再度使用可能にするには、一度バッテリーセーブもしくはスタンバイ状態にする必要があります。このとき、タイマは必ずリセットされます。
- ・EEPROM 制御設定時のタイマ時間は必ず 275.6ms で、他の値に設定できません。

6.9.5 動作状態中の設定変更

表 6-50 に示すレジスタは、内部セットアップが開始する前に書き込み完了している必要があります。内部セットアップが完了したあとに設定変更をする場合は、必ずバッテリーセーブもしくはスタンバイ状態で行ってください。内部セットアップについては、6.9.1 をご参照ください。

表 6-50 動作状態での設定変更禁止レジスタ

レジスタ名	Location
Ntime1..0	h'1A [D7:D6]

表 6-51 で示すレジスタは、バッテリーセーブもしくはスタンバイ状態から動作状態への遷移によって設定値が有効になります。SPI 制御設定時、起動時にレジスタ設定値を有効にする場合は、バッテリーセーブもしくはスタンバイ状態でレジスタ設定を行ったあと、動作状態にしてください。

表 6-51 動作状態への遷移で設定値が有効になるレジスタ

レジスタ名	Location
Delay2..0	h'0D[D6:D4]
Ontime7..0	h'1D[D7:D0]

6.10 レジスタ配置

ユーザが利用できるレジスタのアドレスは、SPI 制御設定 h'09~h'23、EEPROM 制御設定 h'0A~h'1C です。

表 6-52 ユーザ利用可能アドレス表

記号	アドレス								種別	名称	EEPROM 制御時
	AD7	AD6	AD5	AD4	AD3	AD2	AD1	AD0			
h'09	0	0	0	0	1	0	0	1	R/W	ソフトリセット	—
h'0A	0	0	0	0	1	0	1	0	R/W	全般設定	○
h'0B	0	0	0	0	1	0	1	1	R/W	ローカル周波数設定 1	○
h'0C	0	0	0	0	1	1	0	0	R/W	ローカル周波数設定 2	○
h'0D	0	0	0	0	1	1	0	1	R/W	Delay 時間、端子ドライブレベル設定	○
h'0E	0	0	0	0	1	1	1	0	R/W	LNA、IF Filter、BRF 設定	○
h'0F	0	0	0	0	1	1	1	1	R/W	受信系機能設定 1	○
h'10	0	0	0	1	0	0	0	0	R/W	受信系機能設定 2	○
h'11	0	0	0	1	0	0	0	1	R/W	急速充放電機能 2 しきい値設定	○
h'12	0	0	0	1	0	0	1	0	R/W	送信変調度設定	○
h'13	0	0	0	1	0	0	1	1	R/W	送信パワーアンプ設定	○
h'14	0	0	0	1	0	1	0	0	R/W	制御用信号出力設定	○
h'15	0	0	0	1	0	1	0	1	R/W	テスト用モニタ信号設定	○
h'16	0	0	0	1	0	1	1	0	R/W	RSSI 信号検出しきい値設定	○
h'17	0	0	0	1	0	1	1	1	R/W	プリアンプ信号検出周期設定	○
h'18	0	0	0	1	1	0	0	0	R/W	プリアンプ信号検出誤差設定	○
h'19	0	0	0	1	1	0	0	1	R/W	ノイズ検出しきい値設定	○
h'1A	0	0	0	1	1	0	1	0	R/W	信号検出機能設定	○
h'1B	0	0	0	1	1	0	1	1	R/W	Data COMP 基準電圧設定	○
h'1C	0	0	0	1	1	1	0	0	R/W	ピークホールド設定	○
h'1D	0	0	0	1	1	1	0	1	R/W	オートオフ機能 B 設定	—
h'1E	0	0	0	1	1	1	1	0	R	信号検出状態、ロックディテクトモニタ	—
h'1F	0	0	0	1	1	1	1	1	R	ピークホールドレベルモニタ	—
h'20	0	0	1	0	0	0	0	0	R	Data COMP 基準電圧変動幅モニタ	—
h'21	0	0	1	0	0	0	0	1	R	Data COMP 基準電圧平均値モニタ	—
h'22	0	0	1	0	0	0	1	0	R	RSSI レベルモニタ	—
h'23	0	0	1	0	0	0	1	1	R	ノイズ検出レベルモニタ	—

○は EEPROM 制御時読み出し可能なアドレス。

R/W 書き込みと読み出し可能、R 読み出しのみ可能

表 6-53 設定項目アドレス表 1(状態制御)

設定項目		アドレス
レジスタ初期化(ソフトリセット)		h'09[D7:D0]
リセット	—	—
リセット解除	端子ドライブ能力	h'0D[D3:D1]
	状態制御 1	h'0A[D7]
	バッテリーセーブ	—
	動作/スタンバイ	状態制御 2
	スタンバイ	—
	動作	→次表へ

"h'09"は、レジスタのバイトが 16 進数で"09"であることを示します。[D7 : D0]は、7-0 ビットであることを示します。

表 6-54 設定項目アドレス表 2(動作状態)

設定項目		アドレス		
アンテナスイッチ端子制御		h'0A[D3:D2]		
制御用信号出力		h'14[D6:D4], h'14[D2:D0]		
DET_out 信号以外	—	—		
DET_out 信号	DET_out 出力制御	h'10[D2]		
ユーザテストモード		h'10[D3]		
通常	—	—		
ユーザテストモード	モニタ出力	h'15[D6:D4], h'15[D2:D0]		
遅延時間制御 ENABLE/DISABLE		h'0D[D7]		
DISABLE	—	—		
ENABLE	遅延時間	h'0D[D6:D4]		
RF 周波数帯		h'0A[D1:D0]		
Local 周波数		h'0B[D7:D0], h'0C[D7:D0]		
送受信モード		h'0A[D5]		
受信モード	LNA 利得		h'0E[D7:D6]	
	IF フィルタ帯域		h'0E[D5]	
	信号復調方式		→次表へ	
	ビットレートフィルタカットオフ周波数		h'0E[D4:D1]	
	データコンパレータ基準電圧充放電係数		h'1B[D5:D3]	
	データコンパレータ急速充放電機能 1 ENABLE/DISABLE		h'10[D7]	
	データコンパレータ急速充放電機能 2 ENABLE/DISABLE		h'10[D6]	
	DISABLE	—	—	
	ENABLE	急速充放電機能 2 充放電係数	h'1B[D7:D6]	
		急速充放電機能 2 電圧しきい値	h'11[D7:D0]	
	DATA_IO 制御		h'0F[D3]	
	オートオフ機能 A(信号判定オフ) ENABLE/DISABLE		h'10[D5]	
	オートオフ機能 B(タイマオフ)ENABLE/DISABLE		h'10[D4]	
	DISABLE	—	—	
ENABLE	タイマオフ時間	h'1D[D7:D0]		
送信モード	送信パワーアンプ制御		h'13[D1]	
	DISABLE	—	—	
	ENABLE	信号変調方式		h'0A[D4]
		FSK	FSK 送信変調度	h'12[D7:D2]
		ASK	—	—
		送信レベル(ステップ大)		h'13[D3:D2]
送信レベル(ステップ小)		h'13[D7:D4]		

表 6-55 設定項目アドレス表 3(信号復調方式)

設定項目		アドレス		
信号復調方式		h'0A[D4]		
FSK	NIR(近接妨害除去)フィルタ ENABLE/DISABLE		h'10[D1]	
	DISABLE	—	—	
	ENABLE	NIR フィルタ周波数制御		h'1B[D2:D1]
		NIR 判定しきい値		h'0D[D0], h'0F[D0], h'12[D1:D0], h'13[D0], h'1A[D0], h'1B[D0], h'1C[D2:D0]
	検波方式		h'10[D0]	
	遅延検波	高域検出機能 ENABLE/DISABLE		h'0F[D4]
		DISABLE	—	—
		ENABLE	高域検出機能自動オフ	h'1A[D1]
	パルスカウント検波		—	
	ノイズ検出 ENABLE/DISABLE		h'0F[D5]	
	DISABLE	高域信号ノイズ加算機能 ENABLE/DISABLE		h'19[D0]
	ENABLE	ノイズ検出判定しきい値		h'19[D7:D2]
		信号検出間隔		h'1A[D7:D6]
		高域信号ノイズ加算機能 ENABLE/DISABLE		h'19[D0]
	RSSI 検出 ENABLE/DISABLE		h'0F[D7]	
	DISABLE	—		—
	ENABLE	RSSI 検出判定しきい値		h'16[D7:D0]
		信号検出間隔		h'1A[D7:D6]
	プリアンブル信号検出 ENABLE/DISABLE		h'0F[D6]	
	DISABLE	—		—
ENABLE	プリアンブル信号検出周期設定		h'17[D7:D0], h'18[D7]	
	プリアンブル信号検出許容誤差		h'18[D6:D0]	
	プリアンブル信号検出回数		h'1A[D4:D3]	
	プリアンブル信号検出トリガ		h'1A[D2]	
ASK	データコンパレータ急速充電機能 2ENABLE/DISABLE		h'10[D6]	
	DISABLE	—		—
	ENABLE	リミッタ(ピーク電圧放電係数)		h'1C[D7:D5]
		リミッタ(ピーク電圧充電係数)		h'1C[D4:D3]
	RSSI 検出 ENABLE/DISABLE		h'0F[D7]	
	DISABLE	—		—
	ENABLE	RSSI 検出判定しきい値		h'16[D7:D0]
		信号検出間隔		h'1A[D7:D6]
	プリアンブル信号検出 ENABLE/DISABLE		h'0F[D6]	
	DISABLE	—		—
	ENABLE	プリアンブル信号検出周期設定		h'17[D7:D0], h'18[D7]
		プリアンブル信号検出許容誤差		h'18[D6:D0]
		プリアンブル信号検出回数		h'1A[D4:D3]
		プリアンブル信号検出トリガ		h'1A[D2]

6.10.1 h'09 ソフトリセット

表 6-56 レジスタ配置(h'09)

	D7	D6	D5	D4	D3	D2	D1	D0
名称	RESET7	RESET6	RESET5	RESET4	RESET3	RESET2	RESET1	RESET0
初期値	0	0	0	0	0	0	0	0
種別	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7:D0]= b'01010101 : レジスタ初期化実施(自動復帰)

上記以外 : レジスタ初期化しない

[D0]のデータ入力後リセット状態になり、次の CLK 立ち上がりでリセットが解除されます。また本レジスタのみを単独で使用し初期化コマンドを書き込んだ場合は、[D0]のデータ入力後、CS の立ち上がりでリセットが解除されます。

本レジスタをリードすると b'00000000 が読み出されます。
ただし書き込みデータの確認では書き込まれたデータが読み出されます。

6.10.2 h'0A 全般設定

表 6-57 レジスタ配置(h'0A)

	D7	D6	D5	D4	D3	D2	D1	D0
名称	ENB	ACT	RX_TX	FSK_ASK	TX_SW	RX_SW	BAND1	BAND0
初期値	0	1	0	0	0	0	0	0
種別	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7] ENB [状態制御 1]

[D6]ACT と連動して右表のように動作します。
(SPI 制御設定時は ENB 端子="H"で有効、ENB 端子="L"で[D7]、[D6]によらずバッテリーセーブ状態になります。)

[D7] ENB	[D6] ACT	状態
0	X	バッテリーセーブ状態
1	0	スタンバイ状態
1	1	動作状態

X : Don't care

[D6] ACT [状態制御 2]

[D7]ENB と連動して右表のように動作します。
(SPI 制御設定時は ENB 端子="H"で有効、ENB 端子="L"で[D7]、[D6]によらずバッテリーセーブ状態になります。)

[D5] RX_TX [送受信モード]

0 : 受信モード、1 : 送信モード

[D4] FSK_ASK [変調信号方式]

0 : FSK、1 : ASK

[D3] TX_SW [アンテナスイッチ端子制御(送信)]

0 : TX_SW 端子="L"、1 : TX_SW 端子="H"
SPI 制御設定時は状態によって右表のように動作します。
EEPROM 制御設定時は設定が無効になります。

[D3]TX_SW [D2]RX_SW	状態	TX_SW 端子出力 RX_SW 端子出力
X	動作/スタンバイ状態以外	L
0	動作/スタンバイ状態	L
1	動作/スタンバイ状態	H

X : Don't care

L : Pull Down

[D2] RX_SW [アンテナスイッチ端子制御(受信)]

0 : RX_SW 端子="L"、1 : RX_SW 端子="H"
SPI 制御設定時は状態によって右表のように動作します。
EEPROM 制御設定時は設定が無効になります。

[D1:D0] BAND1..0 [RF 周波数帯域]

[D1:D0]= b'00 : 315 MHz 帯

[D1:D0]= b'01 : 434 MHz 帯

[D1:D0]= b'10 : 868/ 915 MHz 帯

[D1:D0]= b'11 : 868/ 915 MHz 帯

6.10.3 h'0B VCO 周波数設定 1

表 6-58 レジスタ配置(h'0B)

	D7	D6	D5	D4	D3	D2	D1	D0
名称	NC3	NC2	NC1	NC0	FC11	FC10	FC9	FC8
初期値	1	0	0	1	0	0	1	1
種別	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7:D4] NC3..0 [ローカル周波数(整数カウンタの設定)]

$$NC = 2^3 \times NC3 + 2^2 \times NC2 + 2^1 \times NC1 + 2^0 \times NC0$$

初期値 : NC=9

[D3:D0] FC11..8 [ローカル周波数(分数カウンタの設定)]

※h'0C([D7:D0]FC7..0)

分数カウンタの設定

$$FC = -2^{11} \times FC11 + 2^{10} \times FC10 + 2^9 \times FC9 + 2^8 \times FC8 + 2^7 \times FC7 + 2^6 \times FC6 + 2^5 \times FC5 + 2^4 \times FC4 + 2^3 \times FC3 + 2^2 \times FC2 + 2^1 \times FC1 + 2^0 \times FC0$$

初期値 : 1016(2の補数形式)

FCは必ず-1516~+1515の間で使用してください。

NC、FC設定例

fvcoは以下の式で決定されます。

$$fvco = (NC + 53) \times fosc + FC \times fstep$$

ただし、fvco : VCO周波数、fosc : 基準クロック周波数(30.32MHz)、fstep : 周波数間隔(=fosc / 3032)

(fvco=1890MHzに設定する場合)

$$fvco = 1890\text{MHz}, fosc = 30.32\text{MHz}, \text{周波数間隔} : fstep = 10\text{kHz} (= 3032 / 30.32\text{MHz})$$

$$NC = fvco / fosc - 53 = 1890\text{MHz} / 30.32\text{MHz} - 53 = 9.335 \rightarrow NC = 9 \text{ 整数化 (四捨五入)}$$

$$FC = (fvco / fosc - (NC + 53)) \times fosc / fstep$$

$$= (1890\text{MHz} / 30.32\text{MHz} - (9 + 53)) \times 30.32\text{MHz} / 10\text{kHz} = 1016$$

$$NC = 9 \rightarrow NC = \text{"b'1001"} \text{ (2進数)}$$

$$FC = 1016 \rightarrow FC = \text{"b'001111111000"} \text{ (2の補数形式)}$$

RF周波数設定例

frx、ftxは以下の式で決定されます。

$$frx = (fvco / nd) + f_if = [(NC + 53) \times fosc + FC \times fstep] / nd + f_if$$

$$ftx = fvco / nd = [(NC + 53) \times fosc + FC \times fstep] / nd$$

ただし、frx : RF受信周波数、ftx : RF送信周波数、f_if : IF周波数(230kHz or 280kHz)、

nd : 分周器の分周数(315 MHz帯 nd=6、434 MHz帯 nd=4、868/ 915MHz帯 nd=2)

(frx=314.94MHzに設定する場合)

$$frx = 314.94\text{MHz}, fosc = 30.32\text{MHz}, \text{周波数間隔} : fstep = 10\text{kHz} (= 3032 / 30.32\text{MHz}), \text{IF周波数} : f_if = 280\text{kHz}$$

この場合、nd=6(315 MHz帯)となります。

実際には、frxの値を元にfvcoを算出したうえで、NCとFCを決定することで、frxを設定できます。

$$fvco = (frx - f_if) \times nd = (314.94\text{MHz} - 0.28\text{MHz}) \times 6 = 1887.96\text{MHz}$$

$$NC = fvco / fosc - 53 = 1887.96\text{MHz} / 30.32\text{MHz} - 53 = 9.268 \rightarrow NC = 9 \text{ 整数化 (四捨五入)}$$

$$FC = (fvco / fosc - (NC + 53)) \times fosc / fstep = (1887.96\text{MHz} / 30.32\text{MHz} - (9 + 53)) \times 30.32\text{MHz} / 10\text{kHz} = 812$$

$$NC = 9 \rightarrow NC = \text{"b'1001"} \text{ (2進数)}$$

$$FC = 812 \rightarrow FC = \text{"b'00110010110"} \text{ (2の補数形式)}$$

上記のNC=9、FC=812からあらためて、fvcoを算出したうえで、frxを求めると

$$fvco = (NC + 53) \times fosc + FC \times fstep = (9 + 53) \times 30.32\text{MHz} + 812 \times 10\text{kHz} = 1887.96\text{MHz}$$

$$frx = (fvco / nd) + f_if = (1887.96\text{MHz} / 6) + 280\text{kHz} = 314.94\text{MHz}$$

(ftx=433.92MHz に設定する場合)

ftx=433.92MHz、fosc=30.32MHz、周波数間隔：fstep=10kHz (= 3032 / 30.32MHz)、

この場合、nd=4 (433 MHz 帯) となります。また、IF 周波数：f_if の切り替えは、計算に影響しません。

frx の場合と同じく、ftx の値を元に fvco を算出したうえで、NC と FC を決定することで、ftx を設定できます。

$$fvco = ftx \times nd = 433.92\text{MHz} \times 6 = 1732.68\text{MHz}$$

$$NC = fvco / fosc - 53 = 1735.68\text{MHz} / 30.32\text{MHz} - 53 = 4.245 \rightarrow NC=4 \text{ 整数化 (四捨五入)}$$

$$FC = (fvco / fosc - (NC+53)) \times fosc / fstep = (1735.68\text{MHz} / 30.32\text{MHz} - (4 + 53)) \times 30.32\text{MHz} / 10\text{kHz} = 744$$

$$NC = 4 \rightarrow NC = \text{"b'0100"} \text{ (2進数)}$$

$$FC = 744 \rightarrow FC = \text{"b'00101110100"} \text{ (2の補数形式)}$$

上記の NC=4、FC=744 からあらためて、fvco を算出したうえで、ftx を求めると

$$fvco = (NC+53) \times fosc + FC \times fstep = (4 + 53) \times 30.32\text{MHz} + 744 \times 10\text{kHz} = 1735.68\text{MHz}$$

$$ftx = fvco / nd = 1735.68\text{MHz} / 4 = 433.92\text{MHz}$$

注意事項：fosc によって同じ NC、FC でも VCO 周波数が変わります。

6.10.4 h'0C VCO 周波数設定 2

表 6-59 レジスタ配置(h'0C)

	D7	D6	D5	D4	D3	D2	D1	D0
名称	FC7	FC6	FC5	FC4	FC3	FC2	FC1	FC0
初期値	1	1	1	1	1	0	0	0
種別	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7:D0] FC7..0 [ローカル周波数(分数のカウンタ)]

h'0B 参照

6.10.5 h'0D Delay 時間、端子ドライブレベル設定

表 6-60 レジスタ配置(h'0D)

	D7	D6	D5	D4	D3	D2	D1	D0
名称	Delay_en	Delay2	Delay1	Delay0	DATA_IO_D	MISO_D	TMONI_D	NIR_H2
初期値	0	0	0	0	0	0	0	0
種別	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7] Delay_en [遅延時間制御]

0 : Disable 遅延時間=105.5 μ s(固定)

1 : Enable [D6:D4]delay_2..0 で遅延時間を設定可能

[D6:D4] Delay2..0 [遅延時間]

[D7]Delay_en が"1"で、バッテリーセーブ/スタンバイ状態から動作状態に移行したとき、設定した遅延時間で動作を開始します。

[D6:D4]= b'000 : 遅延時間=105.5 μ s

[D6:D4]= b'001 : 遅延時間=211.1 μ s

[D6:D4]= b'010 : 遅延時間=316.5 μ s

[D6:D4]= b'011 : 遅延時間=527.5 μ s

[D6:D4]= b'100 : 遅延時間=949.5 μ s

上記以外 : 遅延時間=105.5 μ s

注意事項 : SPI 制御設定時、設定した遅延時間で起動させる場合、必ず本レジスタ設定のあとに、バッテリーセーブ/スタンバイ状態から動作状態に移行させてください。動作状態に移行後に本レジスタ設定をした場合、設定した遅延時間は次のバッテリーセーブ/スタンバイ状態から動作状態移行時に有効になります。

[D3] DATA_IO_D [DATA_IO 端子の駆動能力]

0 : 低ドライブ設定、1 : 高ドライブ設定

[D2] MISO_D [MISO 端子の駆動能力]

0 : 低ドライブ設定、1 : 高ドライブ設定

[D1] TMONI_D [DET_TMONI1 端子、DET_TMONI2 端子の駆動能力]

0 : 低ドライブ設定、1 : 高ドライブ設定

[D0] NIR_H2

NIR フィルタ使用時(h'10[D1]NIR_Fil_en="1")は "0"に設定してください。

6.10.6 h'0E LNA、IF Filter、BRF 設定

表 6-61 レジスタ配置(h'0E)

	D7	D6	D5	D4	D3	D2	D1	D0
名称	Lna_gain1	Lna_gain0	IFBW	BRF_Bit3	BRF_Bit2	BRF_Bit1	BRF_Bit0	—
初期値	0	0	0	1	0	0	1	0
種別	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7:D6] Lna_gain1..0 [LNA 利得]

利得は周波数帯によって異なります。

[D7:D6]=b'00 : LNA 利得=最小設定

[D7:D6]=b'11 : LNA 利得=最大設定

[D5] IFBW [IF フィルタ帯域]

[D5]IFBW	IF フィルタ帯域幅	IF 周波数
0	320kHz	230kHz
1	270kHz	280kHz

IF フィルタ帯域幅によって IF 周波数を変更してください。

[D4:D1] BRF_Bit3..0 [ビットレートフィルタカットオフ周波数]

詳細は表 6-25 をご参照ください。

[D0]

必ず"0"に設定してください。

6.10.7 h'0F 受信系機能設定 1

表 6-62 レジスタ配置(h'0F)

	D7	D6	D5	D4	D3	D2	D1	D0
名称	Drssi_en	Preamble_en	Ndet_en	Hdet_en	Dataout_cnt_en	Digital_en	Det_reset_n	NIR_L2
初期値	0	0	0	0	0	1	1	1
種別	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7] Drssi_en [RSSI 検出機能]

0 : Disable、1 : Enable

[D6] Preamble_en [プリアンブル信号検出機能]

0 : Disable、1 : Enable

[D5] Ndet_en [ノイズ検出機能]

0 : Disable、1 : Enable

[D4] Hdet_en [高域検出機能]

遅延検波設定(h'10[D0]Sel_Det="0")時のみ有効

0 : Disable、1 : Enable

[D3] Dataout_cnt_en [DATA_IO 端子制御]

0 : Disable、1 : Enable

[D2] Digital_en [デジタルブロック制御]

デジタルブロック(Detctor, LPF(ASK), LPF(FSK), BRF, Data COMP)の状態制御です。

0 : Disable、1 : Enable

[D1] Det_reset_n [信号検出機能のリセット(RSSI、ノイズ検出、プリアンブル信号)]

0 : 信号検出回路のリセット(自動復帰)

1 : リセット解除

注意事項 :

リセットは本アドレスのすべてのレジスタ設定値が書き込まれたあとに行われます。

自動復帰は本レジスタ設定後、次の CS の立ち上がりタイミングで行われます。

本レジスタをリードした場合、自動復帰したあとでも常に前回書き込んだ値が読み込まれます。

("0"を書き込んだ場合、自動復帰したあとに読み出しを行っても"0"が読み出されます。)

[D0] NIR_L2

NIR フィルタ使用(h'10[D1]NIR_Fil_en="1")、かつ遅延検波時(h'10[D0]Sel_Det="0")は "1"に設定してください。

NIR フィルタ使用(h'10[D1]NIR_Fil_en="1")、かつパルスカウント検波時(h'10[D0]Sel_Det="1")は "0"に設定してください。

6.10.8 h'10 受信系機能設定 2

表 6-63 レジスタ配置(h'10)

	D7	D6	D5	D4	D3	D2	D1	D0
名称	Charge1_en	Charge2_en	AutoOffA_en	AutoOffB_en	USER_TEST	DET_out_cnt_en	NIR_Fil_en	Sel_Det
初期値	0	1	0	0	0	1	0	0
種別	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7] Charge1_en [データコンパレータ急速充放電機能 1]
0 : Disable、1 : Enable

[D6] Charge2_en [データコンパレータ急速充放電機能 2]
0 : Disable、1 : Enable

[D5] AutoOffA_en [オートオフ機能 A(信号判定オフ)]
0 : Disable、1 : Enable

注意事項：Preamble 信号検出を利用して AutoOff A の機能を使用する場合には、データコンパレータ急速充放電機能 1、2 の両方の機能を ON にしてください。

[D4] AutoOffB_en [オートオフ機能 B(タイマオフ)]
0 : Disable、1 : Enable

[D3] USER_TEST [ユーザテストモード]
0 : Disable、1 : Enable (ユーザテストモード(DET_TMONI3,4 端子から各種内部信号がモニタ出力されます。))

[D2] Det_out_cnt_en [DET_out 出力制御]
0 : Disable、1 : Enable

[D1] NIR_Fil_en [NIR(近接妨害除去)フィルタ]
FSK 設定時(h'0A[D4]FSK_ASK="0")のみ有効です。
0 : Disable、1 : Enable

[D0] Sel_Det [検波方式選択]
FSK 設定時(h'0A[D4]FSK_ASK="0")のみ有効です。
0 : 遅延検波、1 : パルスカウント検波

6.10.9 h'11 急速充放電機能 2 しきい値設定

表 6-64 レジスタ配置(h'11)

	D7	D6	D5	D4	D3	D2	D1	D0
名称	Charge2_Th7	Charge2_Th6	Charge2_Th5	Charge2_Th4	Charge2_Th3	Charge2_Th2	Charge2_Th1	Charge2_Th0
初期値	0	0	1	1	1	1	0	1
種別	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7:D0] Charge2_Th7..0 [急速充放電機能 2 電圧しきい値]
急速充放電機能 2 設定時(h'10[D6]Charge2_en="1")および FSK 設定時(h'0A[D4]FSK_ASK="0")のみ有効です。
ASK 設定時(h'0A[D4]FSK_ASK="1")は自動で設定されるため、本レジスタ設定は無効になります。

・ 設定可能範囲

[D7:D0]=0 - 255 (b'00000000 - b'11111111)
初期値 : 61 (b'00111101)

詳細は 6.5.9 をご参照ください。

注意事項：ASK 設定時(h'0A[D4]FSK_ASK="1")の自動設定値は、読み出しできません。

6.10.10 h'12 送信変調度設定

表 6-65 レジスタ配置(h'12)

	D7	D6	D5	D4	D3	D2	D1	D0
名称	Dev5	Dev4	Dev3	Dev2	Dev1	Dev0	NIR_2H1	NIR_2H0
初期値	0	0	1	1	0	0	0	0
種別	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7:D2] Dev5..0 [FSK 送信変調度]
周波数帯の設定により変調度が異なります。

・ 設定可能範囲

[D7:D2]=0 – 63 (b'000000 – 111111)
初期値 12 (b'001100)

・ 設定可能変調度範囲(基準クロック 30.32MHz の場合)

315MHz 帯…無変調、±1.67 kHz - ±105kHz
434MHz 帯…無変調、±2.5 kHz - ±157.5 kHz
868/915MHz 帯…無変調、±5 kHz - ±315 kHz
すべて"0"の設定の場合は無変調になります。

(設定方法)

分周後の変調度: $\pm dev = fd \times n / nd$
fd: VCO の周波数分解能 10kHz (=fosc / 3032) ※fosc: 基準クロック周波数(30.32MHz)
nd: 分周器の分周数(315 MHz 帯 nd=6、434 MHz 帯 nd=4、868/ 915MHz 帯 nd=2)、
n: [D7:D2]Dev5..0 で設定される(10進数換算)値

注意事項:

ASK 送受信時、FSK 受信時は、h'12[D7:D2]レジスタの設定は無効になります。
30.32MHz 以外の fosc を使用すると VCO 周波数が変わるため、変調度も変わります。

[D1] NIR_2H1

NIR フィルタ使用時(h'10[D1]NIR_Fil_en="1")は "0"に設定してください。

[D0] NIR_2H0

NIR フィルタ使用(h'10[D1]NIR_Fil_en="1")、かつ遅延検波時(h'10[D0]Sel_Det="0")は受信使用状態に応じて以下のように設定してください。

間欠受信時: "0"に設定してください。 / 連続受信時: "1"に設定してください。

NIR フィルタ使用(h'10[D1]NIR_Fil_en="1")、かつパルスカウンタ検波時(h'10[D0]Sel_Det="1")は "0"に設定してください。

6.10.11 h'13 送信パワーアンプ設定

表 6-66 レジスタ配置(h'13)

	D7	D6	D5	D4	D3	D2	D1	D0
名称	TX_subgain3	TX_subgain2	TX_subgain1	TX_subgain0	TX_gain1	TX_gain0	PA_en	NIR_H1
初期値	1	1	1	1	1	1	1	0
種別	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7:D4] TX_subgain3..0 [送信レベル(小ステップ)]

送信レベルは、最小設定と最大設定間を段階的変化します。送信レベルは周波数帯などにより異なります。

[D7:D4]= b'0000 : 最小設定

[D7:D4]= b'1111 : 最大設定

[D3:D2] TX_gain1..0 [送信レベル(大ステップ)]

送信レベルは、最小設定と最大設定間を段階的変化します。送信レベルは周波数帯などにより異なります。

[D3:D2]= b'00 : 最小設定

[D3:D2]= b'11 : 最大設定

注意事項 :

ASK/FSK の受信時は、h'13[D7:D1]レジスタの設定は無効です。

[D1] PA_en [送信パワーアンプ制御]

h'0A[D5]RX_TX、発振周波数の内部ロックディテクト信号(LD 信号)との組み合わせで下表のようになります。

h'0A[D5] RX_TX	[D1] PA_en	内部 LD 信号	PA 状態
0	X	X	Disable
1	X	L	Disable
1	0	X	Disable
1	1	H	Enable

X : Don't care

内部 LD 信号は PA 制御専用の内部信号で、モニタ可能な PLL_LD 信号の最初の立ち上がりエッジ以降、H を保持する信号です。この機能は送信モードでのみ有効で、モニタできません。保持状態を解除するには、以下のいずれかの動作が必要です。

- ・ バッテリーセーブ/スタンバイ状態にする。
- ・ 受信モードに切り替える
- ・ 変調方式を切り替える。
- ・ 周波数を変更する。(h'0B もしくは h'0C の変更を伴う場合のみ)
- ・ FSK 送信変調度(h'12[D7:D2])を変更する。(FSK 設定時(h'0A[D4]FSK_ASK="0")のみ有効です。)

[D0] NIR_H1

NIR フィルタ使用時(h'10[D1]NIR_Fil_en="1")は "0"に設定してください。

6.10.12 h'14 制御用信号出力設定

表 6-67 レジスタ配置(h'14)

	D7	D6	D5	D4	D3	D2	D1	D0
名称	—	MONI1_SEL2	MONI1_SEL1	MONI1_SEL0	—	MONI2_SEL2	MONI2_SEL1	MONI2_SEL0
初期値	0	0	0	0	0	0	0	0
種別	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7]

必ず"0"に設定してください。

[D6:D4] MONI1_SEL2..0 [DET_TMONI1 端子出力]

[D6] MONI1_SEL2	[D5] MONI1_SEL1	[D4] MONI1_SEL0	信号名	信号の内容
0	0	0	—	常時L出力
0	0	1	DET_out	各信号検出の"信号あり判定"の総合判定結果
0	1	0	Preamble_DET_out	プリアンブル信号検出の"信号あり判定"結果
0	1	1	RSSI_DET_out	RSSI 信号検出の"信号あり判定"結果
1	0	0	NDET_out	ノイズ検出の"信号あり判定"結果
1	0	1	Status_MONI	動作/スタンバイ状態、バッテリーセーブ状態を検出
1	1	0	Un_DET_out	各信号検出の"信号なし判定"の総合判定結果
1	1	1	PLL_LD	PLL のロック検出出力

[D3]

必ず"0"に設定してください。

[D2:D0] MONI2_SEL2..0 [DET_TMONI2 端子出力]

[D2] MONI2_SEL2	[D1] MONI2_SEL1	[D0] MONI2_SEL0	信号名	信号の内容
0	0	0	—	常時L出力
0	0	1	DET_out	各信号検出の"信号あり判定"の総合判定結果
0	1	0	Preamble_DET_out	プリアンブル信号検出の"信号あり判定"結果
0	1	1	RSSI_DET_out	RSSI 信号検出の"信号あり判定"結果
1	0	0	NDET_out	ノイズ検出の"信号あり判定"結果
1	0	1	Status_MONI	動作/スタンバイ状態、バッテリーセーブ状態を検出
1	1	0	Un_DET_out	各信号検出の"信号なし判定"の総合判定結果
1	1	1	PLL_LD	PLL のロック検出出力

6.10.13 h'15 テスト用モニタ信号設定

表 6-68 レジスタ配置(h'15)

	D7	D6	D5	D4	D3	D2	D1	D0
名称	—	MONI3_SEL2	MONI3_SEL1	MONI3_SEL0	—	MONI4_SEL2	MONI4_SEL1	MONI4_SEL0
初期値	0	0	0	0	0	0	0	0
種別	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7]

必ず"0"に設定してください。

[D6:D4] MONI3_SEL2..0 [DET_TMONI3 端子出力]

ユーザテストモード時(h'10[D3]USER_TEST="1" もしくは MODE1="H")のときのみ有効です。

[D6] MONI3_SEL2	[D5] MONI3_SEL1	[D4] MONI3_SEL0	信号名	信号の内容
0	0	0	BRF_out	ビットレートフィルタ出力信号
0	0	1	BRF_in	ビットレートフィルタ入力信号
0	1	0	Data_compREF	データコンパレータリファレンス電圧出力
0	1	1	DRSSI_out	RSSI 出力(アナログ変換後)
1	0	0	Noise_out	ノイズ検出回路の検出ノイズレベル出力
1	0	1	Peak_out	ピークホールド回路 ホールド電圧値の出力
1	1	0	—	"L"出力
1	1	1	—	"L"出力

[D3]

必ず"0"に設定してください。

[D2:D0] MONI4_SEL2..0 [DET_TMONI4 端子出力]

ユーザテストモード時(h'10[D3]USER_TEST="1" もしくは MODE1="H")のときのみ有効です。

[D2] MONI4_SEL2	[D1] MONI4_SEL1	[D0] MONI4_SEL0	信号名	信号の内容
0	0	0	Data_compREF	データコンパレータリファレンス電圧出力
0	0	1	BRF_in	ビットレートフィルタ入力信号
0	1	0	BRF_out	ビットレートフィルタ出力信号
0	1	1	DRSSI_out	RSSI 出力(アナログ変換後)
1	0	0	Noise_out	ノイズ検出回路の検出ノイズレベル出力
1	0	1	Peak_out	ピークホールド回路 ホールド電圧値の出力
1	1	0	—	"L"出力
1	1	1	—	"L"出力

6.10.14 h'16 RSSI 信号検出しきい値設定

表 6-69 レジスタ配置(h'16)

	D7	D6	D5	D4	D3	D2	D1	D0
名称	DRSSI_Th7	DRSSI_Th6	DRSSI_Th5	DRSSI_Th4	DRSSI_Th3	DRSSI_Th2	DRSSI_Th1	DRSSI_Th0
初期値	0	0	0	0	0	0	0	0
種別	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7:D0] DRSSI_Th7..0 [RSSI 検出判定しきい値]

・ 設定可能範囲

[D7:D0]=0 – 255 (b'00000000 – b'11111111)

初期値 : 0

しきい値設定する場合は、h'22[D7:D0]デジタル RSSI の値を参照しながら行ってください。

6.10.15 h'17 プリアンブル信号検出周期設定

表 6-70 レジスタ配置(h'17)

	D7	D6	D5	D4	D3	D2	D1	D0
名称	Pre_Time7	Pre_Time6	Pre_Time5	Pre_Time4	Pre_Time3	Pre_Time2	Pre_Time1	Pre_Time0
初期値	1	0	0	1	1	1	1	0
種別	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

h'18[D7]、 h'17[D7:D0] Pre_Time8..0 [プリアンブル信号検出周期]

プリアンブル信号検出機能設定時(h'0F[D6]Preamble_en="1")に有効です。

・ 設定可能範囲

h'18[D7]、 h'17[D7:D0]=0 – 511 (b'000000000 - b'111111111)

初期値 : 158(b'010011110)

プリアンブル信号検出機能については 6.5.6 をご参照ください。

注意事項 : ビットレートフィルタのカットオフ周波数は基準クロック周波数が 30.32MHz のときの数値になります。

6.10.16 h'18 プリアンブル信号検出誤差設定

表 6-71 レジスタ配置(h'18)

	D7	D6	D5	D4	D3	D2	D1	D0
名称	Pre_Time8	Err_Margin6	Err_Margin5	Err_Margin4	Err_Margin3	Err_Margin2	Err_Margin1	Err_Margin0
初期値	0	0	0	0	0	1	0	1
種別	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7] Pre_Time8 [プリアンブル信号検出周期]

h'17 参照

[D6:D0] Err_Margin6..0 [プリアンブル信号検出許容誤差]

プリアンブル信号検出機能設定時(h'0F[D6]Preamble_en="1")に有効です。

・ 設定可能範囲

[D6:D0]=0 – 127 (b'00000000 – b'11111111)

初期値 : 5 (b'0000101)

プリアンブル信号検出機能については 6.5.6 をご参照ください。

注意事項 : ビットレートフィルタのカットオフ周波数は基準クロック周波数が 30.32MHz のときの数値になります。

6.10.17 h'19 ノイズ検出しきい値設定

表 6-72 レジスタ配置(h'19)

	D7	D6	D5	D4	D3	D2	D1	D0
名称	Ndet_Th5	Ndet_Th4	Ndet_Th3	Ndet_Th2	Ndet_Th1	Ndet_Th0	—	Add_Hdet_en
初期値	0	0	0	0	0	0	0	0
種別	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7:D2] Ndet_Th5..0 [ノイズ検出判定しきい値]

FSK 設定時(h'0A[D4]FSK_ASK="0")かつノイズ検出機能設定時(h'0F[D5] Ndet_en ="1")で有効です。

・設定可能範囲

[D7:D2]=0 – 63 (b'000000 – b'111111)

初期値 : 0

しきい値設定する場合は、h'23[D7:D0]ノイズ検出出力の値を参照しながら行ってください。

[D1]

必ず"0"に設定してください。

[D0] Add_Hdet_en [高域信号ノイズ加算機能]

0 : Disable 1 : Enable

6.10.18 h'1A 信号検出機能設定

表 6-73 レジスタ配置(h'1A)

	D7	D6	D5	D4	D3	D2	D1	D0
名称	Ntime1	Ntime0	—	Pre_DetCount1	Pre_DetCount0	Pre_DetTrig	Auto_Hdet_Off	NIR_H0
初期値	1	0	0	1	0	0	0	0
種別	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7:D6] Ntime1..0 [信号検出間隔]

ノイズ検出と RSSI 検出の間隔を設定します。

[D7]Ntime1	[D6]Ntime0	n	信号検出間隔(tdet)
0	0	1	0.338ms
0	1	2	0.675ms
1	0	4	1.35 ms
1	1	8	2.70ms

tdet : 信号検出間隔、fosc : 基準クロック=30.32MHz

n : [D7:D6]Ntime1..0 の設定で決まる倍率

$tdet = n \times 1 / ((fosc / 256) / 40) s$

注意事項 :

表中の tdet は基準クロック周波数が 30.32MHz のときの数値です。

本レジスタ設定を有効にする場合、内部セットアップが開始する前に本レジスタ書き込みを終了させてください。また内部セットアップが完了し動作状態のときは、必ずバッテリーセーブ/スタンバイ状態で設定変更を行ってください。

[D5]

必ず"0"に設定してください。

[D4:D3] Pre_DetCount1..0 [プリアンブル信号検出回数]

検出回数連続で許容誤差範囲であれば"信号あり"、連続許容誤差範囲外であれば"信号なし"を判定。

[D2] Pre_DetTrig [プリアンブル信号検出トリガ]

0 : 周期判定(信号の立ち上がりエッジ間でのみ検出)

1 : ビット判定(信号の立ち上がり、立ち下がり両方のエッジ間で検出)

判定種別	[D4] Pre_DetCount1	[D3] Pre_DetCount0	[D2] Pre_DetTrig	検出回数 検出方法
信号あり判定	0	0	0	3 周期
	0	0	1	6 ビット
	0	1	0	4 周期
	0	1	1	8 ビット
	1	0	0	5 周期(初期値)
	1	0	1	10 ビット
	1	1	0	6 周期
信号無し判定	1	1	1	12 ビット
	X	X	0	3 周期(初期値)
	X	X	1	4 ビット

X: Don't care

[D1] Auto_Hdet_Off [高域検出機能の自動オフ]

高域検出機能が Enable(h'0F[D4] Hdet_en=1)の状態では有効です。

0 : Disable 1 : Enable

[D0] NIR_H0

NIR フィルタ使用時(h'10[D1]NIR_Fil_en="1")は "0"に設定してください。

6.10.19 h'1B Data COMP 基準電圧設定

表 6-74 レジスタ配置(h'1B)

	D7	D6	D5	D4	D3	D2	D1	D0
名称	Charge2_Ref1	Charge2_Ref0	Cmp_Ref2	Cmp_Ref1	Cmp_Ref0	NIR_Frqth1	NIR_Frqth0	NIR_2L1
初期値	0	1	1	0	0	0	0	0
種別	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7:D6] Charge2_Ref1..0 [急速充電機能 2 充電係数]

急速充電機能 2 設定時(h'10[D6]Charge2_en="1")に有効です。

データコンパレータの基準電圧(vref)と入力電圧(vi)の電圧差(|vi - vref|)が h'11[D7:D0]Charge2_Th7..0 で設定されるしきい値以上のときの追従のとき定数 τ を設定します。

時定数 τ : $\tau = nc' / fbc$

nc' : (1/nr)+(1/nc)の逆数

nc : 本レジスタでの設定値 Charge2_Ref1..0 (下表参照)

nr : [D5:D3]Cmp_Ref2..0 で設定する値

fbc : ビットレートフィルタ設定(h' 0E [D4:D1]BRF_Bit3..0)で決まる内部クロック周波数

[D7]Charge2_Ref1	[D6]Charge2_Ref0	1/nc	nc
0	0	1/4	4
0	1	1/8	8
1	0	1/16	16
1	1	1/32	32

急速充放電機能 2 については 6.5.9 をご参照ください。

注意事項：ビットレートフィルタのカットオフ周波数は基準クロック周波数が 30.32MHz のときの数値になります。

[D5:D3] Cmp_Ref2..0 [データコンパレータ基準電圧充放電係数]

データコンパレータの基準電圧(vref)の、追従時定数 τ を設定します。本設定の追従時定数は以下のとき使用されます。

- 急速充放電機能 1 および 2 を使用していないとき。
- 急速充放電機能 1 使用時、一定時間経過したあと。
- 急速充放電機能 2 使用時、データコンパレータの基準電圧(vref)と入力電圧(vi)の電圧差 ($|vi - vref|$) が $h'11[D7:D0]Charge2_Th7..0$ で設定されるしきい値以下のとき。

時定数 τ : $\tau = nr/fbc$

nr : 本レジスタでの設定値 Cmp_Ref2..0 (下表参照)

fbc : ビットレートフィルタ設定(h' 0E [D4:D1]BRF_Bit3..0)で決まる内部クロック周波数

[D5]Cmp_Ref2	[D4]Cmp_Ref1	[D3]Cmp_Ref0	1/nr	nr
0	0	0	1/128	128
0	0	1	1/256+1/512	170.7
0	1	0	1/256	256
0	1	1	1/512+1/1024	341.3
1	0	0	1/512	512
1	0	1	1/1024+1/2048	682.7
1	1	0	1/1024	1024
1	1	1	1/2048+1/4096	1365.3

データコンパレータの基準電圧については 6.5.9 をご参照ください。

注意事項：ビットレートフィルタのカットオフ周波数は基準クロック周波数が 30.32MHz のときの数値になります。

[D2:D1] NIR_Frqth1..0 [NIR フィルタ周波数制御]

[D1:D0]= b'00 : 631 kHz(初期値)

[D1:D0]= b'01 : 659 kHz

[D1:D0]= b'10 : 689 kHz

[D1:D0]= b'11 : 712 kHz

[D0] NIR_2L1

NIR フィルタ使用時(h'10[D1]NIR_Fil_en="1")は "1"に設定してください。

6.10.20 h'1C ピークホールド設定

表 6-75 レジスタ配置(h'1C)

	D7	D6	D5	D4	D3	D2	D1	D0
名称	Peak_Ref2	Peak_Ref1	Peak_Ref0	Peak_Charge1	Peak_Charge0	NIR_2L0	NIR_L1	NIR_L0
初期値	1	0	0	0	1	0	0	0
種別	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7:D5] Peak_Ref2..0 [リミッタ(ピークホールド回路ピーク電圧放電係数)]

ASK 設定時(h'0A[D4]FSK_ASK="1")かつ急速充放電機能 2 設定時(h'10[D6]Charge2_en="1")に有効になります。ピークホールド回路のホールド時放電時定数を設定します。

時定数 τ : $\tau = tr/fbc$

tr : 本レジスタでの設定値 Peak_Ref2..0(下表参照)

fbc : ビットレートフィルタ設定(h'0E [D4:D1]BRF_Bit3..0)で決まる内部クロック周波数

[D7]Peak_Ref2	[D6]Peak_Ref1	[D5]Peak_Ref0	1/tr	tr
0	0	0	1/64	64
0	0	1	1/128+1/256	85.3
0	1	0	1/128	128
0	1	1	1/256+1/512	170.7
1	0	0	1/256	256
1	0	1	1/512+1/1024	341.3
1	1	0	1/512	512
1	1	1	1/1024+1/2048	682.7

ピークホールド回路については 6.5.7 をご参照ください。

注意事項 : ビットレートフィルタのカットオフ周波数は基準クロック周波数が 30.32MHz のときの数値になります。

[D4:D3] Peak_Charge1..0 [リミッタ(ピークホールド回路ピーク電圧充電係数)]

ASK 設定時(h'0A[D4]FSK_ASK="1")かつ急速充放電機能 2 設定時(h'10[D6]Charge2_en="1")に有効になります。ピークホールド回路のピーク追従充電時定数を設定します。

時定数 τ : $\tau = tp' / fbc$

tp' : (1/tp)+(1/tr)の逆数

tp : 本レジスタでの設定値 Peak_Charge1..0(下表参照)

tr : [D7:D5]Peak_Ref2..0 で設定する値

fbc : ビットレートフィルタ設定(h' 0E [D4:D1]BRF_Bit3..0)で決まる内部クロック周波数

[D4]Peak_Charge1	[D3]Peak_Charge0	1/tp	tp
0	0	1/8	8
0	1	1/16	16
1	0	1/32	32
1	1	1/64	64

ピークホールド回路については 6.5.7 をご参照ください。

注意事項 : ビットレートフィルタのカットオフ周波数は基準クロック周波数が 30.32MHz のときの数値になります。

[D2] NIR_2L0

NIR フィルタ使用(h'10[D1]NIR_Fil_en="1")、かつ遅延検波時(h'10[D0]Sel_Det="0")は "0"に設定してください。

NIR フィルタ使用(h'10[D1]NIR_Fil_en="1")、かつパルスカウント検波時(h'10[D0]Sel_Det="1")は "1"に設定してください。

[D1] NIR_L1

NIR フィルタ使用(h'10[D1]NIR_Fil_en="1")、かつ遅延検波時(h'10[D0]Sel_Det="0")は "1"に設定してください。

NIR フィルタ使用(h'10[D1]NIR_Fil_en="1")、かつパルスカウント検波時(h'10[D0]Sel_Det="1")は "0"に設定してください。

[D0] NIR_L0

NIR フィルタ使用時(h'10[D1]NIR_Fil_en="1")は "0"に設定してください。

6.10.21 h'1D オートオフ B 機能設定

表 6-76 レジスタ配置(h'1D)

	D7	D6	D5	D4	D3	D2	D1	D0
名称	Ontime7	Ontime6	Ontime5	Ontime4	Ontime3	Ontime2	Ontime1	Ontime0
初期値	0	0	0	0	0	0	0	0
種別	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7:D0] Ontime7..0 [タイマオフ時間]

オートオフ機能 B が enable (h'10[D4]AutoOffB_en="1") のとき、有効です。

オートオフ機能 B が動作するまでの受信状態継続時間の設定です。

起動シーケンスが終了してから、"信号あり"検出がなかった場合、設定時間後に自動的にバッテリーセーブ状態になります。

・ 設定可能範囲

[D7:D0]=0 – 255 (b'00000000 – b'11111111)

初期値 : 0 (b'00000000)

最大設定 : 275.6ms(b'00000000)

最小設定 : 0ms(b'00000001)

※最大設定、最小設定の時間は、fosc=30.32MHz のときの時間です。

・ 設定方法

n : [D7:D0]Ontime7..0 で設定される値

受信継続時間 : toff = $2^{15}/fosc \times (n-1)$ (n が 0 以外)

受信継続時間 : toff = $2^{15}/fosc \times 255$ (n が 0)

fosc : 基準クロック周波数(30.32MHz)

注意事項 :

設定したタイマオフ時間を有効にする場合、必ず本レジスタ設定のあとに、バッテリーセーブ/スタンバイ状態から動作状態に移行させてください。動作状態に移行後に本レジスタ設定をした場合、設定した時間は次のバッテリーセーブ/スタンバイ状態から動作状態移行時に有効になります。

EEPROM 制御設定では、初期値から変更できません。

6.10.22 h'1E 信号検出状態、ロックディテクトモニタ

表 6-77 レジスタ配置(h'1E)

	D7	D6	D5	D4	D3	D2	D1	D0
名称	Lock_DET	DRSSI_DET	Noise_DET	Pre_DET	—	—	—	—
種別	R	R	R	R	R	R	R	R

[D7] Lock_DET [LD 信号状態表示]

PLL のロック状態の表示レジスタです。

0 : アンロック状態、1 : ロック状態

[D6] DRSSI_DET [RSSI 信号検出結果状態表示]

0 : 信号検出中 / 機能 OFF、1 : 信号検出(RSSI_DET_out 信号="H")

[D5] Noise_DET [ノイズ検出結果状態表示]

0 : 信号検出中 / 機能 OFF、1 : 信号検出(NDET_out 信号="H")

[D4] Pre_DET [プリアンブル信号検出結果状態表示]

0 : 信号検出中 / 機能 OFF、1 : 信号検出(Preamble_DET_out 信号="H")

[D3:D0]

常に"0"が読み出されます。

6.10.23 h'1F ピークホールドレベルモニタ

表 6-78 レジスタ配置(h'1F)

	D7	D6	D5	D4	D3	D2	D1	D0
名称	PEAK7	PEAK6	PEAK5	PEAK4	PEAK3	PEAK2	PEAK1	PEAK0
種別	R	R	R	R	R	R	R	R

[D7:D0] PEAK7..0 [PeakHold 値]

PEAK HOLD 回路の Peak Hold 値を 8bit で出力します。

FSK 設定時は b'00000000 が読み出されます。

注意事項

ASK 設定時、急速充放電機能 2 を使用していない場合でも Peak Hold 値を出力します。

6.10.24 h'20 Data COMP 基準電圧変動幅モニタ

表 6-79 レジスタ配置(h'20)

	D7	D6	D5	D4	D3	D2	D1	D0
名称	Ref_diff7	Ref_diff6	Ref_diff5	Ref_diff4	Ref_diff3	Ref_diff2	Ref_diff1	Ref_diff0
種別	R	R	R	R	R	R	R	R

[D7:D0] Ref_diff7..0 [DataCOMP 基準電圧変動幅]

DataCOMP の基準電圧の変動幅を 8bit で出力します。急速充放電機能の係数調整に利用できます。

1LSB あたり、(1/1.53)kHz 相当の変動幅になります。変動幅が 165.75kHz を超えた場合、b'11111111 が読み出されます。

デジタルブロックが Disable のときは b'00000000 が読み出されます。

6.10.25 h'21 Data COMP 基準電圧平均値モニタ

表 6-80 レジスタ配置(h'21)

	D7	D6	D5	D4	D3	D2	D1	D0
名称	Ref_bias7	Ref_bias6	Ref_bias5	Ref_bias4	Ref_bias3	Ref_bias2	Ref_bias1	Ref_bias0
種別	R	R	R	R	R	R	R	R

[D7:D0] Ref_bias7..0 [DataCOMP 基準電圧平均値]

DataCOMP の基準電圧の平均値を 8bit で出力します。

1LSB あたり、(1/1.53)kHz x 4 相当(FSK 設定時)の平均値になります。

デジタルブロックが Disable のときは b'00000000 が読み出されます。

6.10.26 h'22 RSSI レベルモニタ

表 6-81 レジスタ配置(h'22)

	D7	D6	D5	D4	D3	D2	D1	D0
名称	DRSSI7	DRSSI6	DRSSI5	DRSSI4	DRSSI3	DRSSI2	DRSSI1	DRSSI0
種別	R	R	R	R	R	R	R	R

[D7:D0] DRSSI7..0 [デジタル RSSI レベル]

デジタル RSSI レベルを 8bit で出力します。

デジタル RSSI を使用していないときは b'00000000 が読み出されます。

6.10.27 h'23 ノイズ検出レベルモニタ

表 6-82 レジスタ配置(h'23)

	D7	D6	D5	D4	D3	D2	D1	D0
名称	DNDET7	DNDET6	DNDET5	DNDET4	DNDET3	DNDET2	DNDET1	DNDET0
種別	R	R	R	R	R	R	R	R

[D7:D0] DNDET7..0 [ノイズ信号レベル]

ノイズ信号レベルを 8bit で出力します。

ノイズ信号検出機能を使用していないときは b'00000000 が読み出されます。

7. 絶対最大定格

表 7-1 絶対最大定格

(温度範囲規定以外は $T_a=25^{\circ}\text{C}$ 、電圧はグラウンド基準です。)

項 目	記 号/ 端子名称	定 格	単位
電源電圧 1	COM_VDD, A_VDD_5V	-0.2~6.0	V
電源電圧 2	A_VDD_3V	-0.2~3.6	V
電源間電位差 1	COM_VDD - A_VDD_3V	-0.2~6.0	V
電源間電位差 2	A_VDD_5V - A_VDD_3V	-0.2~6.0	V
電源間電位差 3	COM_VDD - A_VDD_5V	-0.2~0.2	V
入出力端子入力電圧	DATA_IO, CS, CLK, MOSI, MISO	-0.2~COM_VDD+0.2 ただし 6.0V 以下	V
入力端子電圧 1	ENB, 3V/5V	-0.2~COM_VDD+0.2 ただし 6.0V 以下	V
入力端子電圧 2	RESET, TEST, MODE1, MODE2	-0.2~6.0	V
入力端子電圧 3	RX_SW, TX_SW	-0.2~ A_VDD_5V +0.2 ただし 6.0V 以下	V
端子電圧	RF_OUT, PA_OUT	-0.2~3.6	V
最大入力電力	RF_IN	10	dBm
許容損失	PD	1.0	W
保存温度範囲	Tstg	-55~125	$^{\circ}\text{C}$

絶対最大定格は瞬時たりとも超えてはならない規格です。絶対最大定格を超えると IC の破壊や劣化や損傷の原因となり、IC 以外にも破壊や損傷や劣化を与える恐れがあります。いかなる動作条件においても必ず絶対最大定格を超えないように設計を行ってください。ご使用に際しては、記載された動作範囲内でご使用ください。

8. 動作範囲

表 8-1 動作範囲

(温度範囲規定以外は $T_a=25^{\circ}\text{C}$ 、電圧はグラウンド基準です。)

項 目	記 号	測定回路	測 定 条 件	最小	標準	最大	単位
動作温度範囲	T_{opr}	—	—	-40	25	110	$^{\circ}\text{C}$
動作電圧範囲(5V モード)	$V_{DD(5V)}$	—	—	2.4	5.0	5.5	V
動作電圧範囲(3V モード)	$V_{DD(3V)}$	—	—	2.0	3.0	3.3	V
動作電圧範囲(EEPROM 制御設定時)	$V_{DDE2P(5V)}$	—	—	2.5	5.0	5.5	V
動作電圧範囲(EEPROM 制御設定時)	$V_{DDE2P(3V)}$	—	—	2.5	3.0	3.3	V
RF 動作周波数範囲(315MHz 帯)	$f_{RF(315)}$	—	IF=230kHz / 広帯域 XOSC: 30.32MHz	310	314.94	316	MHz
RF 動作周波数範囲(434MHz 帯)	$f_{RF(434)}$	—	IF=230kHz / 広帯域 XOSC: 30.32MHz	433	433.92	435	MHz
RF 動作周波数範囲(868MHz 帯)	$f_{RF(868)}$	—	IF=230kHz / 広帯域 XOSC: 30.32MHz	868	868	870	MHz
RF 動作周波数範囲(915MHz 帯)	$f_{RF(915)}$	—	IF=230kHz / 広帯域 XOSC: 30.32MHz	902	915	928	MHz
X_IN 入力レベル	V_{X_IN}	—	peak to peak	0.5	—	1.5	V

動作範囲はデバイスの電気的特性の変動を伴いながらも、基本機能動作が可能な条件を示すものです。

9. 電気的特性

特に指定のない場合、Ta=25°C, V_{DD}=5.0 V (5V モード), fin(RF) =314.94MHz, fin(X_IN)=30.32MHz, Vin(X_IN)=1.5Vp-p, dev=±40kHz, fmod=600Hz, FSK mode, ENB=High, f(IF)=230kHz(広帯域), h'0A[D7]="1", その他レジスタは初期値

表 9-1 総合特性

項目	記号	測定回路	測定条件	最小	標準	最大	単位
無信号時受信消費電流 1(FSK)	I _{DDfm} (RX)1	11-2	314.94MHz	7.2	9.7	12.2	mA
無信号時受信消費電流 2(FSK)	I _{DDfm} (RX)2	11-2	433.92MHz	6.9	9.2	11.5	mA
無信号時受信消費電流 3(FSK)	I _{DDfm} (RX)3	11-2	868MHz, 915MHz	8.1	10.8	13.5	mA
無信号時受信消費電流 1(ASK)	I _{DDam} (RX)1	11-2	314.94MHz	7.4	9.9	12.4	mA
無信号時受信消費電流 2(ASK)	I _{DDam} (RX)2	11-2	433.92MHz	7.1	9.5	11.9	mA
無信号時受信消費電流 3(ASK)	I _{DDam} (RX)3	11-2	868MHz, 915MHz	8.3	11.1	13.9	mA
送信時消費電流 1	I _{DD} (TX)1	11-2	314.94MHz, 送信モード, 最大出力設定, 無変調設定	9.0	12.0	15.0	mA
送信時消費電流(PA OFF)	I _{DD} (TX)PAOFF	11-2	314.94MHz, 送信モード, PA OFF 時, 無変調設定	3.6	4.8	6.0	mA
バッテリーセービング時消費電流	I _{DD} (BS)	11-2	—	—	0	5	μA

表 9-2 設定端子特性

項目	記号	測定回路	測定条件	最小	標準	最大	単位			
入力電圧 1 (Low レベル)	V _{IL1}	—	ENB, RESET, 3V/5V, MODE2, DATA_IO, MISO, MOSI, CLK, CS	-0.2	0	COM_VDD x0.2	V			
リーク電流 1 (Low レベル電圧入力時)	I _{IL1}	—		—	—	5	μA			
入力電圧 1 (High レベル)	V _{IH1}	—		COM_VDD x0.8	COM_VDD	COM_VDD +0.2	V			
リーク電流 1 (High レベル電圧入力時)	I _{IH1}	—		—	—	5	μA			
入力電圧 2 (Low レベル)	V _{IL2}	—	RX_SW, TX_SW	-0.2	0	A_VDD_5V x0.2	V			
リーク電流 2 (Low レベル電圧入力時)	I _{IL2}	—		—	—	5	μA			
入力電圧 2 (High レベル)	V _{IH2}	—		A_VDD_5V x0.8	A_VDD_5V	A_VDD_5V +0.2	V			
リーク電流 2 (High レベル電圧入力時)	I _{IH2}	—		—	—	5	μA			
出力抵抗	R _{OH1}	—	DATA_IO, DET_TMONI1, DET_TMONI2	低ドライブ設定		7.5	10	12.5	kΩ	
出力電圧 1(Low レベル)	V _{OL1}	—	高ドライブ設定	I _{OL} =0.5mA	—	—	0.4	V		
出力電圧 1(High レベル)	V _{OH1}	—		I _{OH} =-0.5mA	4.6	—	—	V		
出力電圧 2(Low レベル)	V _{OL2}	—	MISO	低ドライブ設定		I _{OL} =0.5mA	—	—	0.4	V
出力電圧 2(High レベル)	V _{OH2}	—		I _{OH} =-0.5mA	4.6	—	—	V		
出力電圧 3(Low レベル)	V _{OL3}	—	高ドライブ設定	I _{OL} =1.0mA	—	—	0.4	V		
出力電圧 3(High レベル)	V _{OH3}	—		I _{OH} =-1.0mA	4.6	—	—	V		
出力電圧 4(Low レベル)	V _{OL4}	—	CLK, CS, MOSI	I _{OL} =1.0mA	—	—	0.4	V		
出力電圧 4(High レベル)	V _{OH4}	—		I _{OH} =-1.0mA	4.6	—	—	V		
出力電圧 5(High レベル)	V _{OH5}	—	RX_SW, TX_SW	I _{OH} =-2.0mA	4.2	—	—	V		

表 9-3 受信部特性

項目	記号	測定回路	測定条件	最小	標準	最大	単位
LNA 電圧利得	$G_{V(LNA)}$	11-4	50Ω 抵抗終端時	-11	-8	-5	dB
IF フィルタカットオフ周波数(Low)1	IF_{L1}	—	fo-3dB IF=230kHz / 広帯域	—	70	90	kHz
IF フィルタカットオフ周波数(High)1	IF_{H1}	—	fo-3dB IF=230kHz / 広帯域	370	390	—	kHz
IF フィルタカットオフ周波数(Low)2	IF_{L2}	—	fo-3dB IF=280kHz / 中帯域	—	140	160	kHz
IF フィルタカットオフ周波数(High)2	IF_{H2}	—	fo-3dB IF=280kHz / 中帯域	390	410	—	kHz
RSSI 出力電圧 1	V_{RSSI1}	11-5	$V_{IN(MIX)}=-80dBm$, 無変調	0.30	0.55	0.80	V
RSSI 出力電圧 2	V_{RSSI2}	11-5	$V_{IN(MIX)}=-60dBm$, 無変調	0.85	1.25	1.60	V
RSSI 出力電圧 3	V_{RSSI3}	11-5	$V_{IN(MIX)}=-30dBm$, 無変調	1.85	2.35	2.80	V
RSSI 出力抵抗	R_{RSSI}	11-3	—	37.5	50	62.5	kΩ
波形整形デューティ比	DR_{fm}	11-5	$V_{IN(MIX)}=-60dBm$, DATA_IO 端子出力, データパタン: 010101...	45	50	55	%

特に指定のない場合、 $T_a=25^{\circ}C$, $V_{DD}=5.0V$ (5V モード), $f_{in}(RF)=314.94MHz$, $f_{in}(X_IN)=30.32MHz$, $V_{in}(X_IN)=1.5Vp-p$, FSK mode, ENB=High, 送信モード, 無変調, $h'0A[D7]=“1”$, その他レジスタ設定は初期値

表 9-4 送信部特性

項目	記号	測定回路	測定条件	最小	標準	最大	単位
送信出力レベル(315MHz 帯)1	$P_{TX(315)}$	11-6	FSK モード, 314.94MHz, 無変調時電力, マッチング端で測定, 最大出力設定	8	10	12	dBm
			ASK モード, 314.94MHz, ピーク電力, マッチング端で測定, 最大出力設定				

10. 参考特性

本項目は参考値です。

特に指定のない場合、 $T_a=25^{\circ}\text{C}$, $V_{DD}=5.0\text{ V}$ (5V モード), $f_{in}(\text{RF})=314.94\text{ MHz}$, $f_{in}(\text{X_IN})=30.32\text{ MHz}$, $V_{in}(\text{X_IN})=1.5\text{ Vp-p}$, $\text{dev}=\pm 40\text{ kHz}$, $f_{\text{mod}}=600\text{ Hz}$, FSK mode, ENB=High, $f(\text{IF})=230\text{ kHz}$ (広帯域), $h'0A[D7]=\text{"1"}$, その他レジスタは初期値

表 10-1 参考特性(総合)

項目	記号	測定回路	測定条件	標準	単位
レギュレータ出力電圧 1	A_REG30	—	5V mode	3.0	V
レギュレータ出力電圧 2	A_REG15	—	—	1.5	V
レギュレータ出力電圧 3	D_REG	—	—	1.5	V
レギュレータ出力電圧 4	PLL_REG	—	—	1.5	V

表 10-2 参考特性(受信部)

項目	記号	測定回路	測定条件	標準	単位
受信感度 12dB SINAD1	12dB SINAD1	—	314.94 / 433.92MHz, IF=280kHz / 中帯域, FSK, Dev= $\pm 40\text{ kHz}$	-117	dBm
受信感度 12dB SINAD2	12dB SINAD2	—	314.94 / 433.92MHz, IF=230kHz / 広帯域, FSK, Dev= $\pm 40\text{ kHz}$	-116	dBm
受信感度 12dB SINAD3	12dB SINAD3	—	915MHz, IF=280kHz / 中帯域, FSK, Dev= $\pm 40\text{ kHz}$, 基準クロック高調波部を除く	-116	dBm
受信感度 12dB SINAD4	12dB SINAD4	—	915MHz, IF=230kHz / 広帯域, FSK, Dev= $\pm 40\text{ kHz}$, 基準クロック高調波部を除く	-115	dBm
受信感度 12dB SINAD5	12dB SINAD5	—	314.94 MHz, IF=230kHz / 広帯域, ASK 変調深度 90%, 矩形波	-121	dBm
LNA 電圧利得(315/434MHz 帯)	$G_V(\text{LNA})_H$	—	314.94 / 433.92MHz, マッチング時	35	dB
LNA 電圧利得(868/915MHz 帯)	$G_V(\text{LNA})_L$	—	868 / 915MHz, マッチング時	26	dB
ミキサ変換利得 1	$G_V(\text{MIX})_1$	—	314.94 / 433.92MHz, 入力 50 Ω 抵抗終端	31	dB
ミキサ変換利得 2	$G_V(\text{MIX})_2$	—	868 / 915MHz, 入力 50 Ω 抵抗終端	35	dB
3次ミキサインターセプトポイント	IIP3	—	入力換算	-9	dBm
ミキサ P1dB(入力レベル)	IP1dB	—	入力換算	-18	dBm
イメージ除去比	IRR	—	—	35	dB
IF アンプ利得	$G_V(\text{IF})$	—	—	51	dB
IF フィルタ減衰量	IFF _{ATT}	—	300kHz 離調, IF=280kHz / 中帯域	18.6	dB

特に指定のない場合、 $T_a=25^{\circ}\text{C}$ 、 $V_{DD}=5.0\text{V}$ (5V モード)、 $f_{in}(\text{RF})=314.94\text{MHz}$ 、 $f_{in}(\text{X_IN})=30.32\text{MHz}$ 、 $V_{in}(\text{X_IN})=1.5\text{Vp-p}$ 、FSK mode、ENB=High、送信モード、無変調、 $h'0A[D7]=“1”$ 、その他レジスタは初期値

表 10-3 参考特性(送信部)

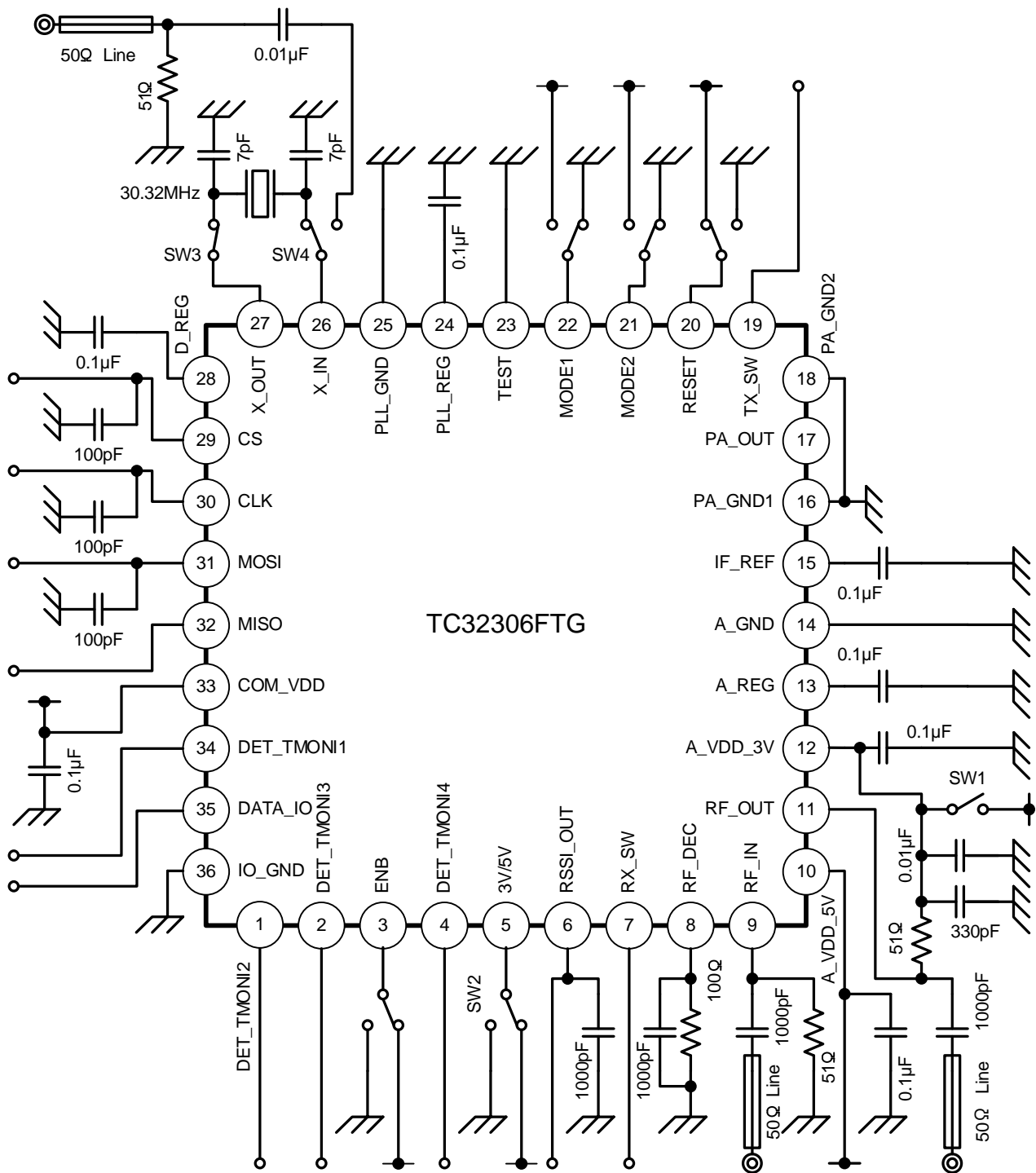
項目	記号	測定回路	測定条件	標準	単位
送信時消費電流 2	$I_{DD}(\text{TX})2$	—	$h'13[D3:D2]=“10”$	10.4	mA
送信時消費電流 3	$I_{DD}(\text{TX})3$	—	$h'13[D3:D2]=“01”$	8.8	mA
送信時消費電流 4	$I_{DD}(\text{TX})4$	—	$h'13[D3:D2]=“00”$ (最小)	7.3	mA
送信出力レベル(315MHz 帯)2	$P_{TX}(315)2$	—	$h'13[D3:D2]=“10”$	8	dBm
送信出力レベル(315MHz 帯)3	$P_{TX}(315)3$	—	$h'13[D3:D2]=“01”$	4.7	dBm
送信出力レベル(315MHz 帯)4	$P_{TX}(315)4$	—	$h'13[D3:D2]=“00”$ (最小)	0	dBm

表 10-4 参考特性(PLL 部)

項目	記号	測定回路	測定条件	標準	単位
ロックアップタイム	T_{PLL}	—	—	50	μs
450kHz 離調 C/N(送信)	C/N1	—	315 / 434MHz, 無変調時	70	dBc / 100kHz
1MHz 離調 C/N(送信)	C/N2	—	915MHz, 無変調時	60	dBc / 300kHz

11. 測定回路図

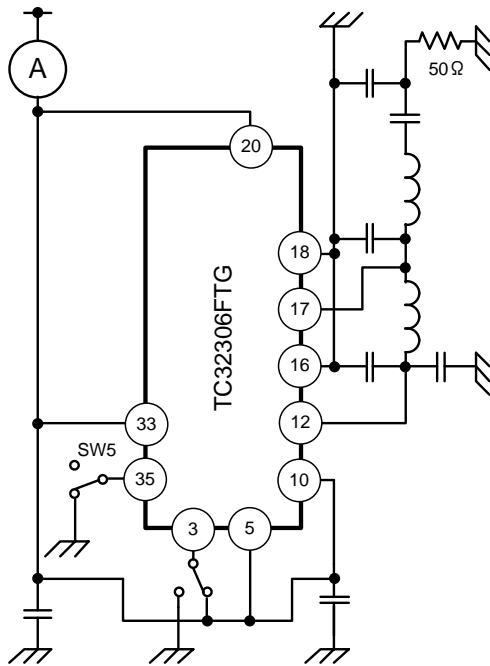
測定回路内の部品は、特性確認のために使用しているものであり、応用機器の誤動作や故障が発生しないことを保証するものではありません。



測定項目 : $V_{DD(5V)}$, $V_{DD(3V)}$, $f_{RF(315)}$, $f_{RF(434)}$, $f_{RF(868)}$, $f_{RF(915)}$

注)C/L など部品番号で示した素子は、測定用基板で定数調整の上、測定しています。SW1、SW2 は、IC への供給電圧にあわせて切り替えて測定しています。SW3、SW4 は、水晶振動子と外部信号源の発振信号入力切り替えに用います。

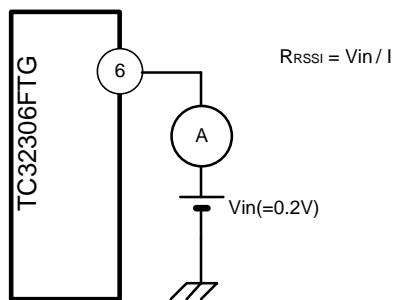
図 11-1 標準測定回路(全体図)



測定項目 : $I_{DDfm}(RX)1$, $I_{DDfm}(RX)2$, $I_{DDfm}(RX)3$, $I_{DDam}(RX)1$, $I_{DDam}(RX)2$, $I_{DDam}(RX)3$, $I_{DD}(TX)1$, $I_{DD}(TX)PAOFF$, $I_{DD}(BS)$

※測定は5Vモードで行っているため、5pinはHighとしています。SW5の操作で、送信時は35pinをLowにして無変調設定、受信時は35pinをオープンにして測定しています。PA OFF時の測定はレジスタ設定 $h13[D1]PA_en="0"$ で行っています。送信時の測定では、図のように出力を50Ω終端して測定しています。バッテリーセーブ状態の測定では、3pinをLowとして測定しています。

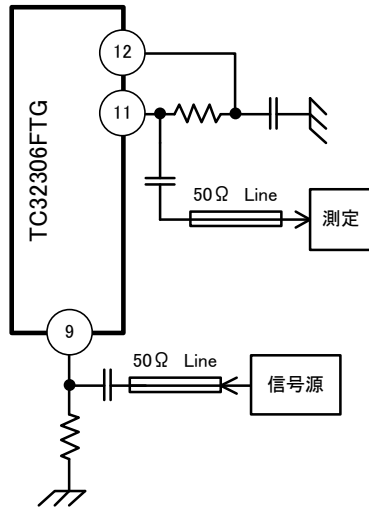
図 11-2 測定回路(消費電流)



測定項目 : R_{RSSI}

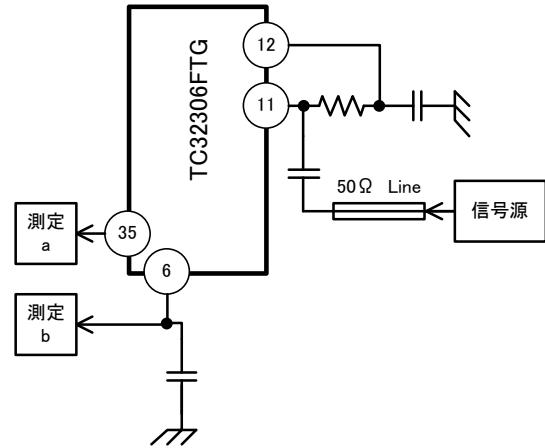
※ ICに電源電圧を印加しない状態で測定しています。内部保護ダイオードが動作しない電圧で測定しています。

図 11-3 測定回路(RSSI_OUT 出力抵抗)



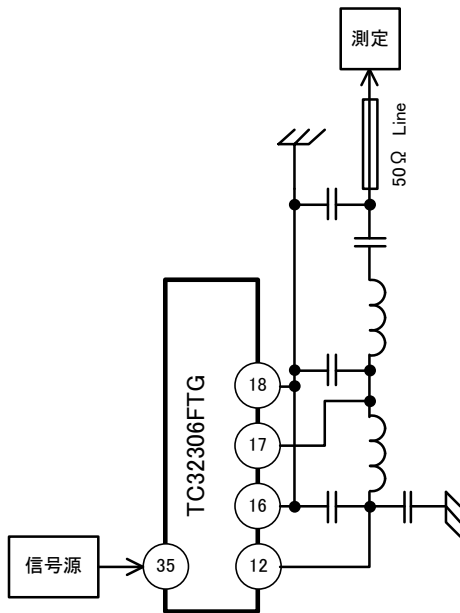
測定項目 : G_v (LNA)

図 11-4 測定回路(LNA 電圧利得)



測定項目 : DR_{fm} , V_{RSS1} , V_{RSS2} , V_{RSS3}
 ※ DR_{fm} は、測定 a で測定します。
 V_{RSS1} , V_{RSS2} , V_{RSS3} は、測定 b で測定します。

図 11-5 測定回路(受信部)



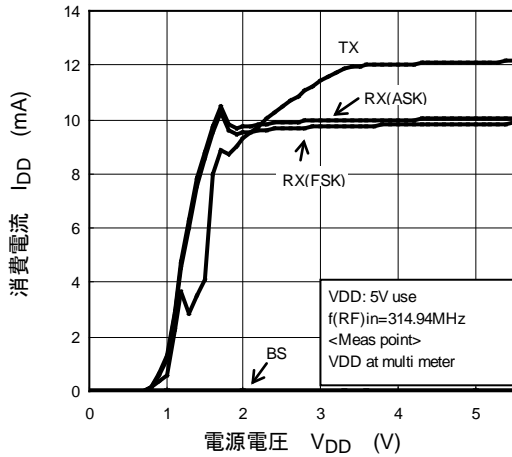
測定項目 : $P_{TX(315)1}$
 ※ ASK 変調時は 35pin を信号源に接続して測定しています。FSK 変調時は 35pin を Low にして無変調設定で測定しています。

図 11-6 測定回路(送信部)

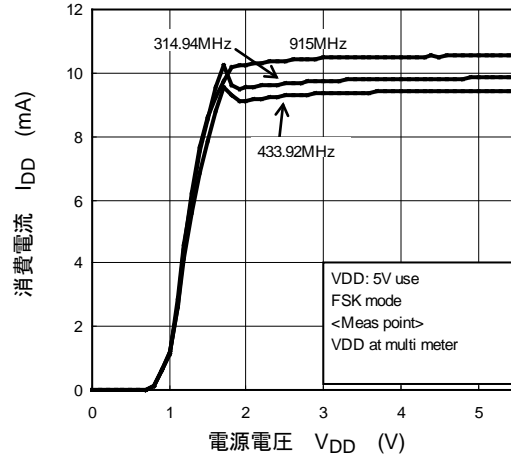
12. 参考データ

これらのデータは弊社評価基板上で取得したデータです。電気的特性に記載している条件以外では保証していません。

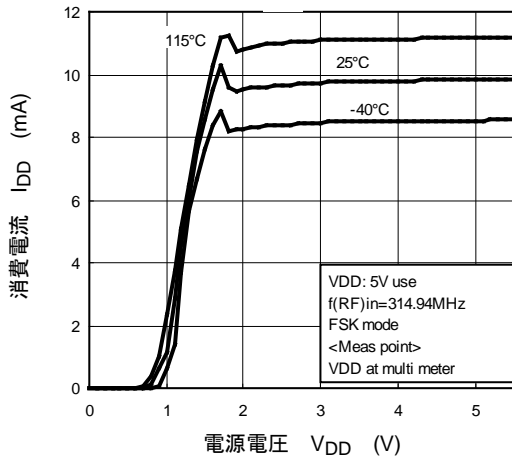
無信号時受信消費電流 - 電源電圧特性



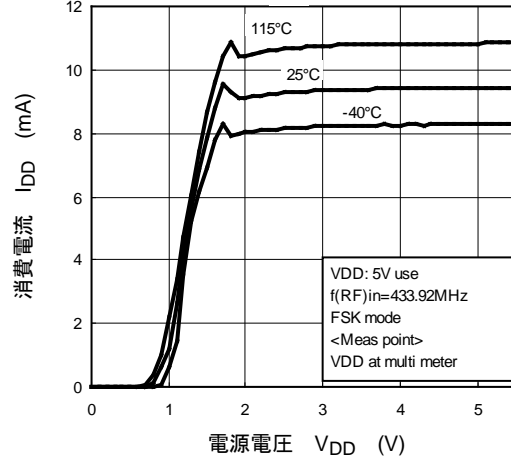
無信号時受信消費電流 - 電源電圧特性 FSK モード



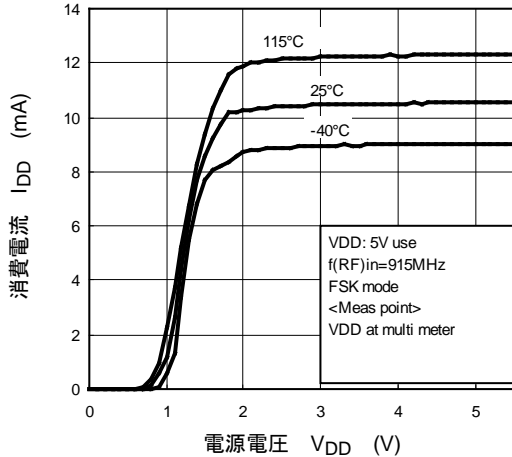
無信号時受信消費電流 - 電源電圧特性 FSK モード (314.94MHz)



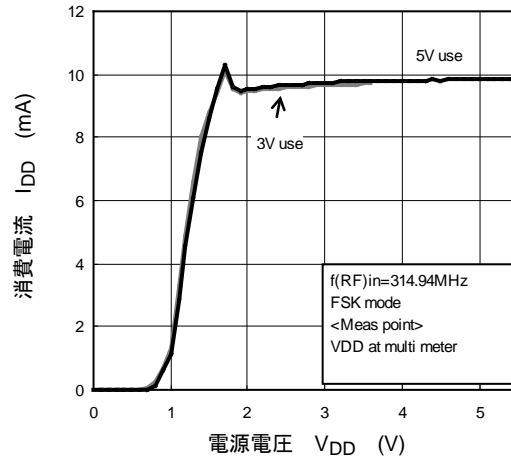
無信号時受信消費電流 - 電源電圧特性 FSK モード (433.92MHz)



無信号時受信消費電流 - 電源電圧特性 FSK モード (915MHz)

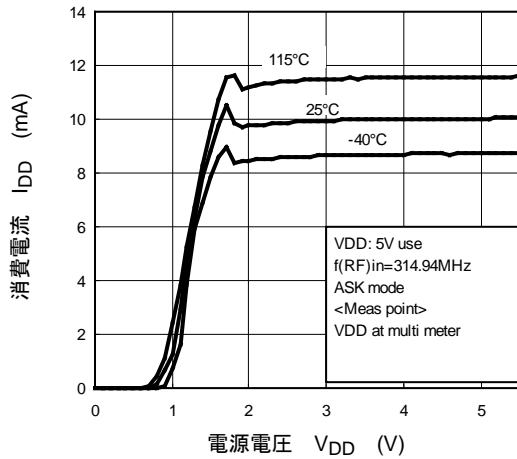


無信号時受信消費電流 - 電源電圧特性 FSK モード

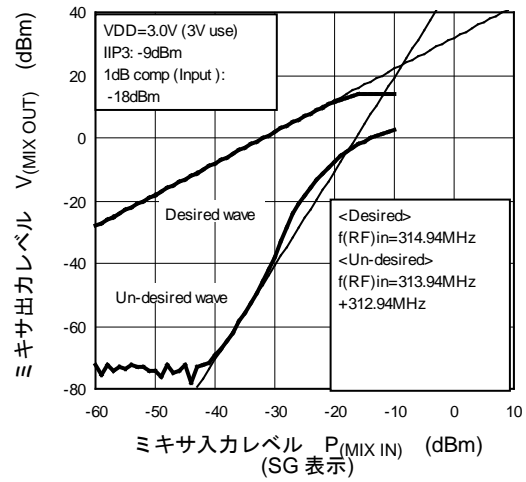


これらのデータは弊社評価基板上で取得したデータです。電気的特性に記載している条件以外では保証していません。

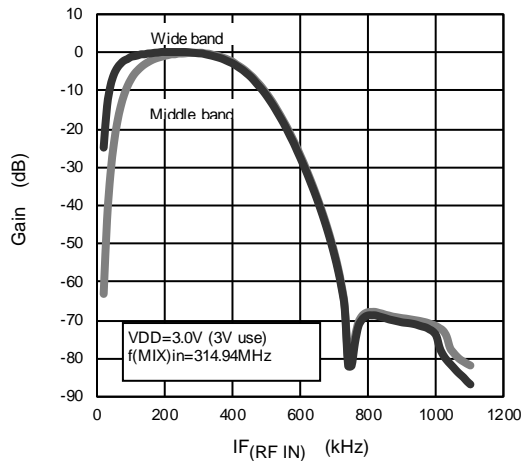
無信号時受信消費電流 - 電源電圧特性
ASKモード (314.94MHz)



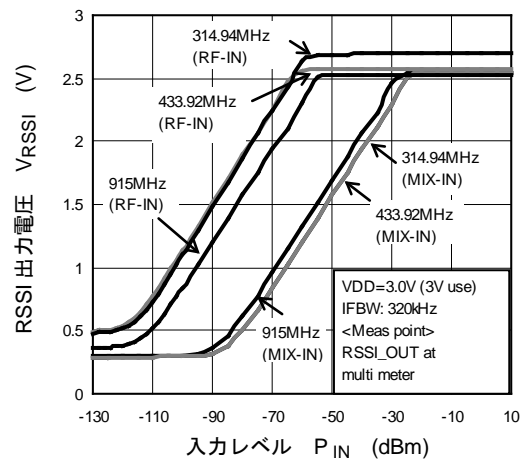
MIX インターセプトポイント



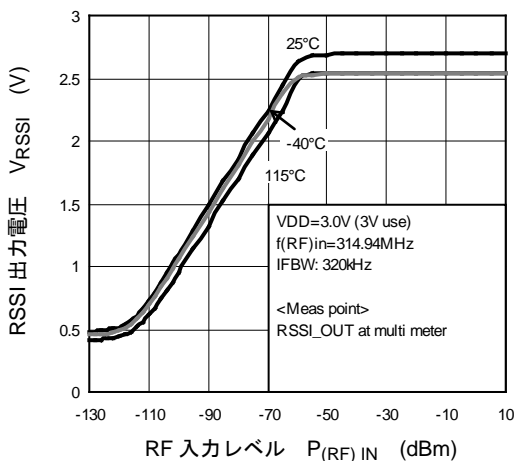
IF フィルタ特性



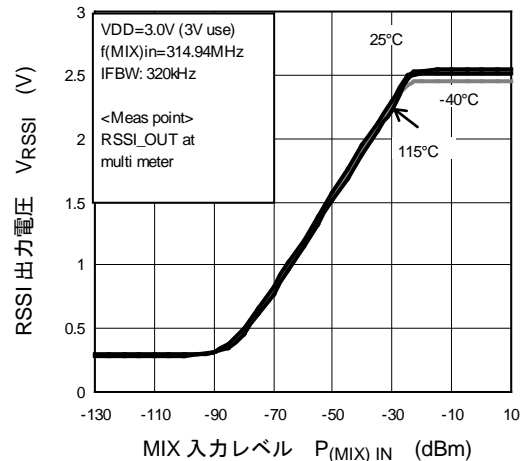
RSSI 出力電圧特性
(RF, MIX 入力)



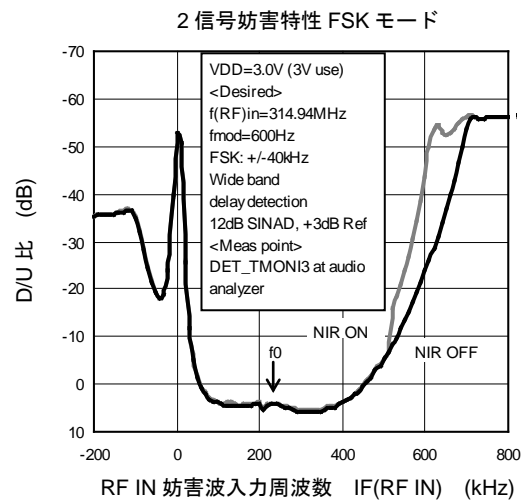
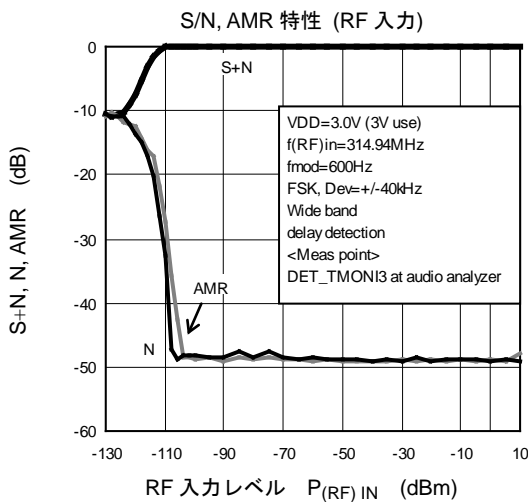
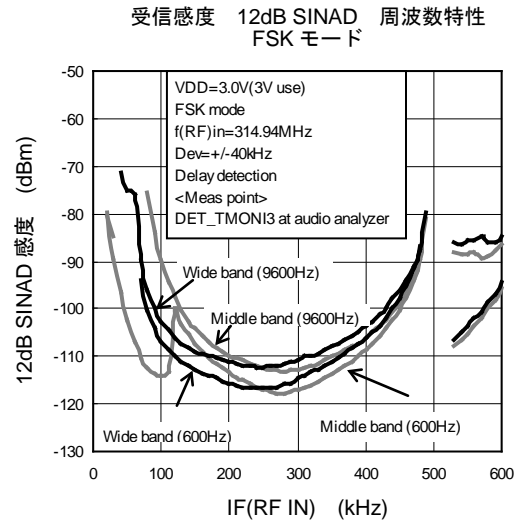
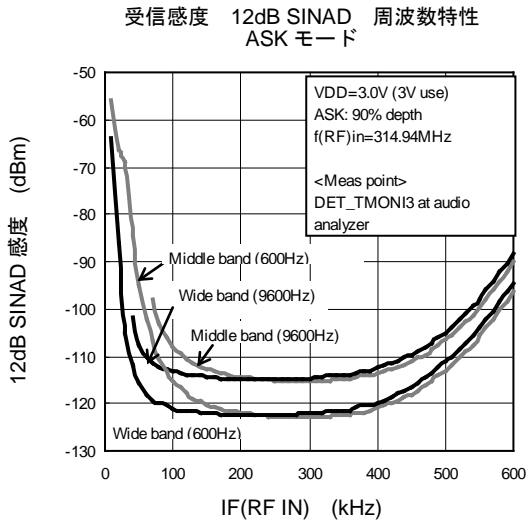
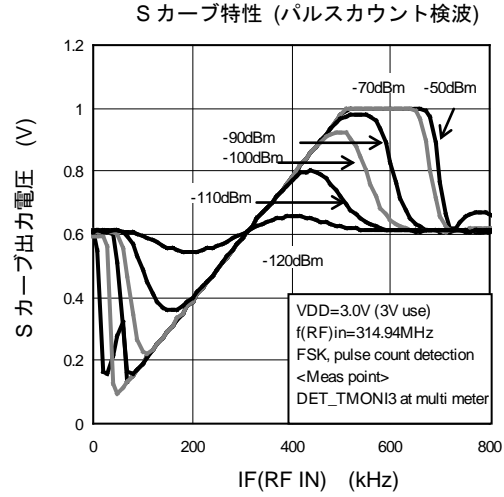
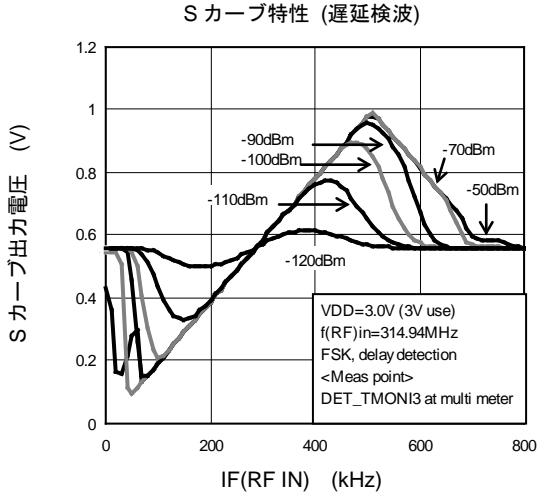
RSSI 出力電圧 V_{RSSI} (V)
(RF 入力)



RSSI 出力電圧 V_{RSSI} (V)
(MIX 入力)

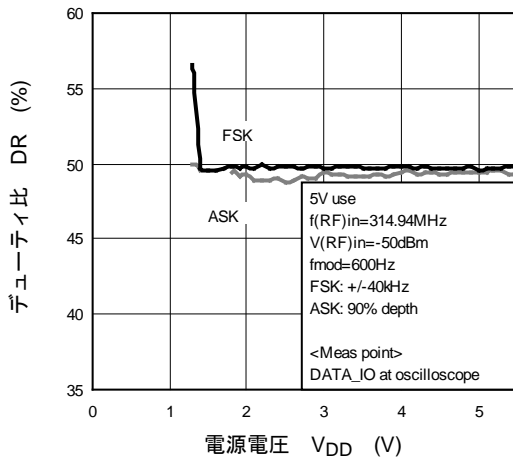


これらのデータは弊社評価基板上で取得したデータです。電気的特性に記載している条件以外では保証していません。

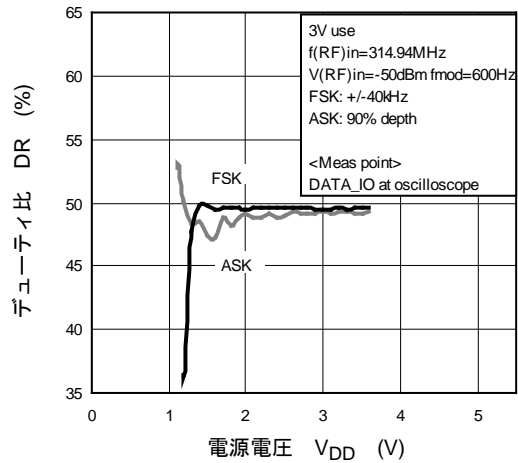


これらのデータは弊社評価基板上で取得したデータです。電気的特性に記載している条件以外では保証していません。

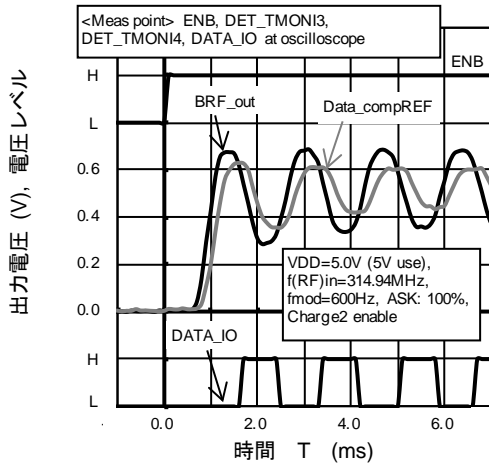
デューティ比 - 電源電圧特性
(5V モード)



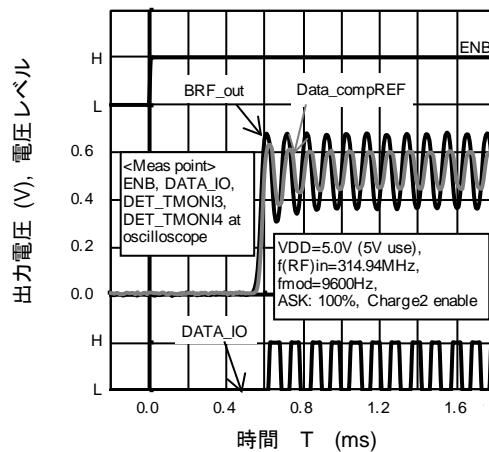
デューティ比 - 電源電圧特性
(3V モード)



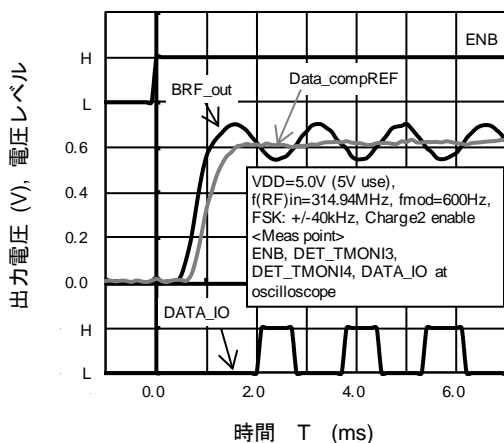
Data COMP 立ち上がり応答特性
ASK モード (bit rate = 600Hz)



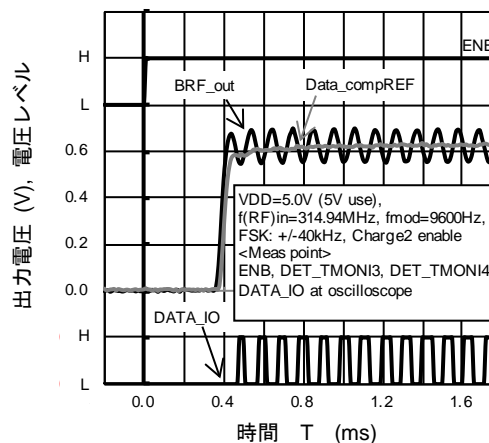
Data COMP 立ち上がり応答特性
ASK モード (bit rate = 9600Hz)



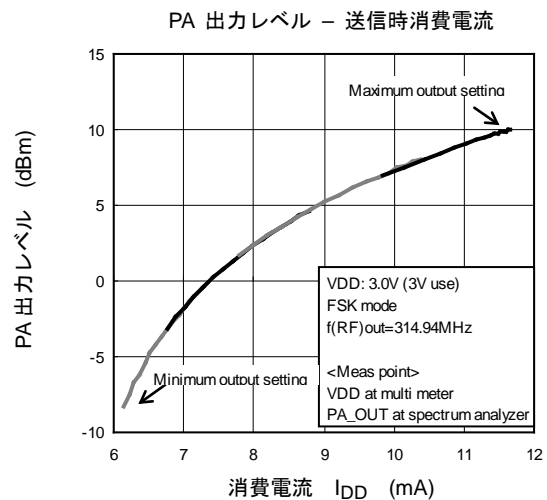
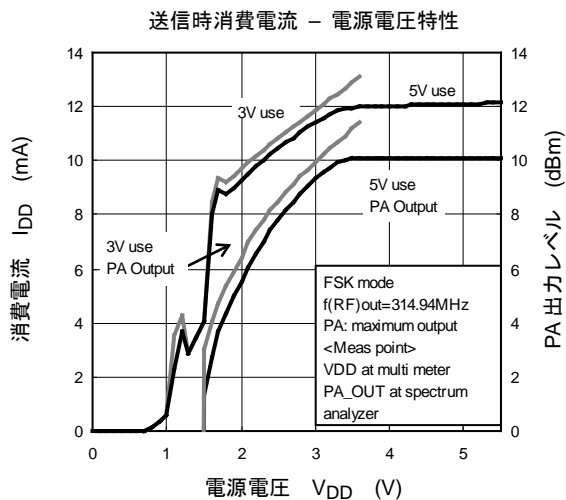
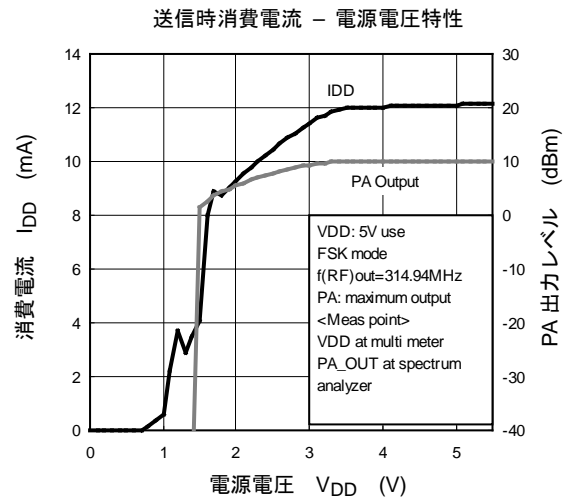
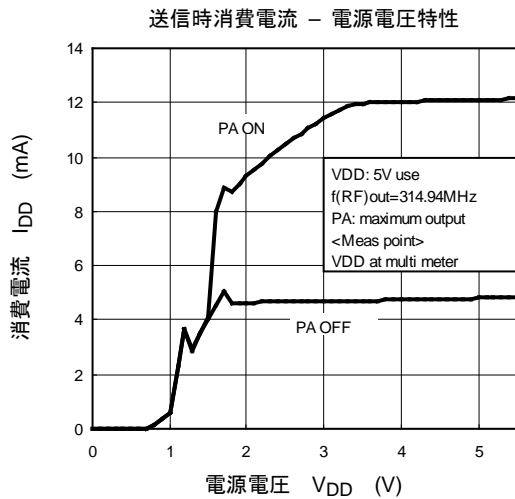
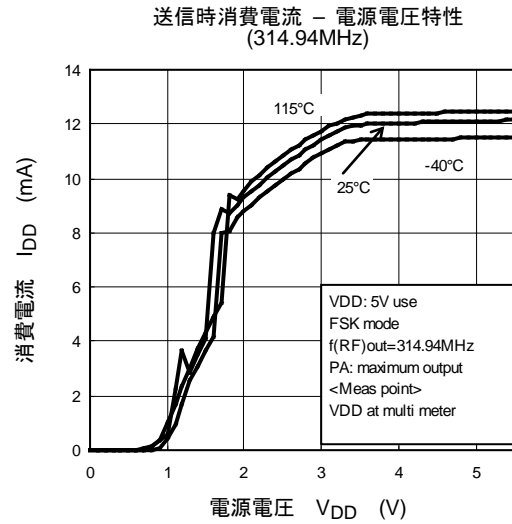
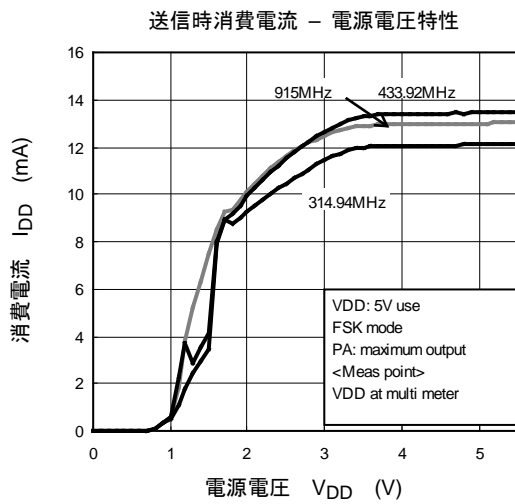
Data COMP 立ち上がり応答特性
FSK モード (bit rate = 600Hz)



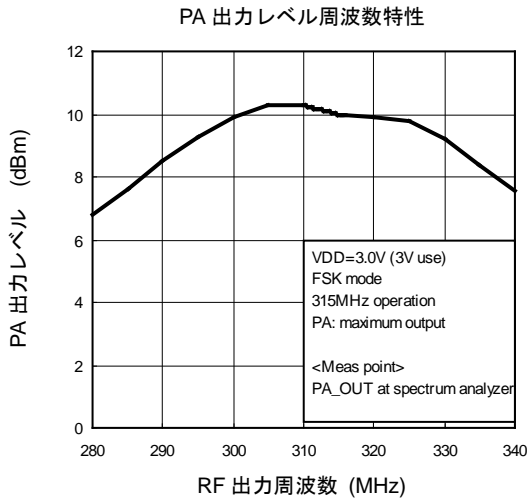
Data COMP 立ち上がり応答特性
FSK モード (bit rate = 9600Hz)



これらのデータは弊社評価基板上で取得したデータです。電気的特性に記載している条件以外では保証していません。



これらのデータは弊社評価基板で取得したデータです。電気的特性に記載している条件以外では保証していません。



13. 応用回路例

応用回路例は量産設計を保証するものではありませんので、量産設計に際しましては十分な評価を行ってください。

13.1 評価回路例

弊社評価基板での接続例を図 13-1 に示します。

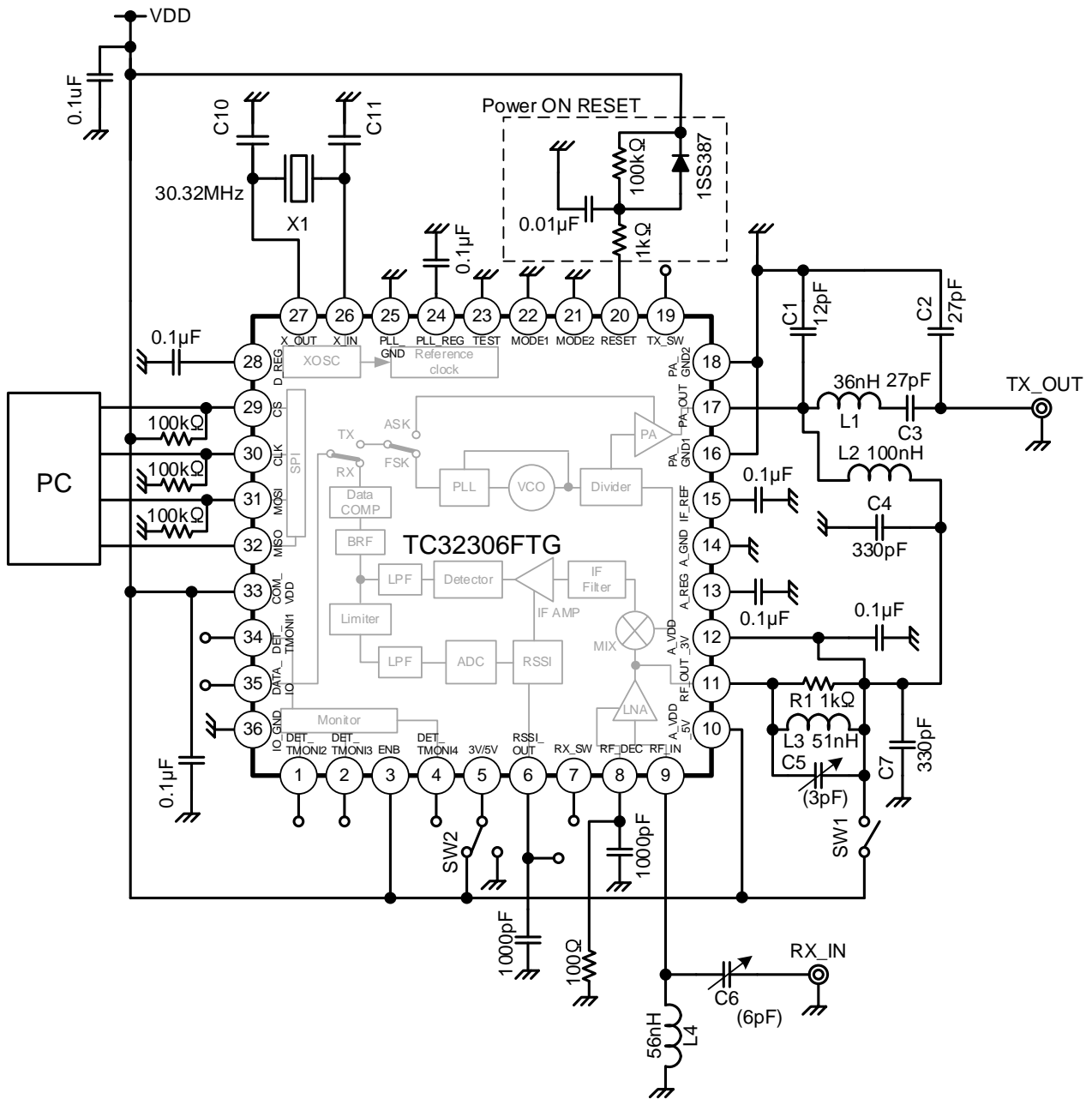


図 13-1 評価回路例

- 図 13-1 は 5V モードでの接続を表しています。3V モードにする場合は SW2 を Low 側にし、SW1 をショートさせます。
- 図 13-1 の整合回路は 315MHz 使用時の数値例を表しています。その他の周波数帯は表 13-1 をご参照ください。
- 図 13-1 は SPI 制御設定で、SPI 読み書きは PC で行っています。
- アンテナスイッチ制御を行っておりません。
- C5、C6 はトリマコンデンサを利用して整合を合わせています。トリマコンデンサは株式会社村田製作所製の以下を使用しております。
 - TZY2Z060A001(6pF)
 - TZY2Z030A001(3pF)
 - TZY2Z010A001(1pF)
- L1～L4 は株式会社村田製作所製 LQW18 シリーズを使用しています。
- X1 の水晶振動子は、以下で動作確認しています。
 - FCX-04 30.320MHZ-J90842
リバーエレテック株式会社製、C10 = 9pF / C11 = 9pF
 - NX3225SC EXS00A-CS03981 (30.320MHz)
日本電波工業株式会社製、C10 = 9pF / C11 = 9pF
 - CX3225SA30320B0GPQCC
京セラクリスタルデバイス株式会社製、
C10 = 10pF / C11 = 9pF

表 13-1 マッチング定数例

周波数帯	315MHz	434MHz	915MHz
C1	12pF	10pF	4pF
C2	27pF	20pF	9pF
C3	27pF	18pF	6pF
C4	330pF	330pF	330pF
C5	ii *	ii *	iii *
C6	i *	i *	1pF
C7	330pF	330pF	330pF
L1	36nH	22nH	10nH
L2	100nH	100nH	43nH
L3	51nH	22nH	6.8nH
L4	56nH	33nH	9.1nH
R1	1kΩ	2kΩ	510Ω

*トリマコンデンサを使用

13.2 応用回路例 1

MCU を用いて制御した場合の応用回路例を、図 13-2 に示します。(双方向通信/3V モード)

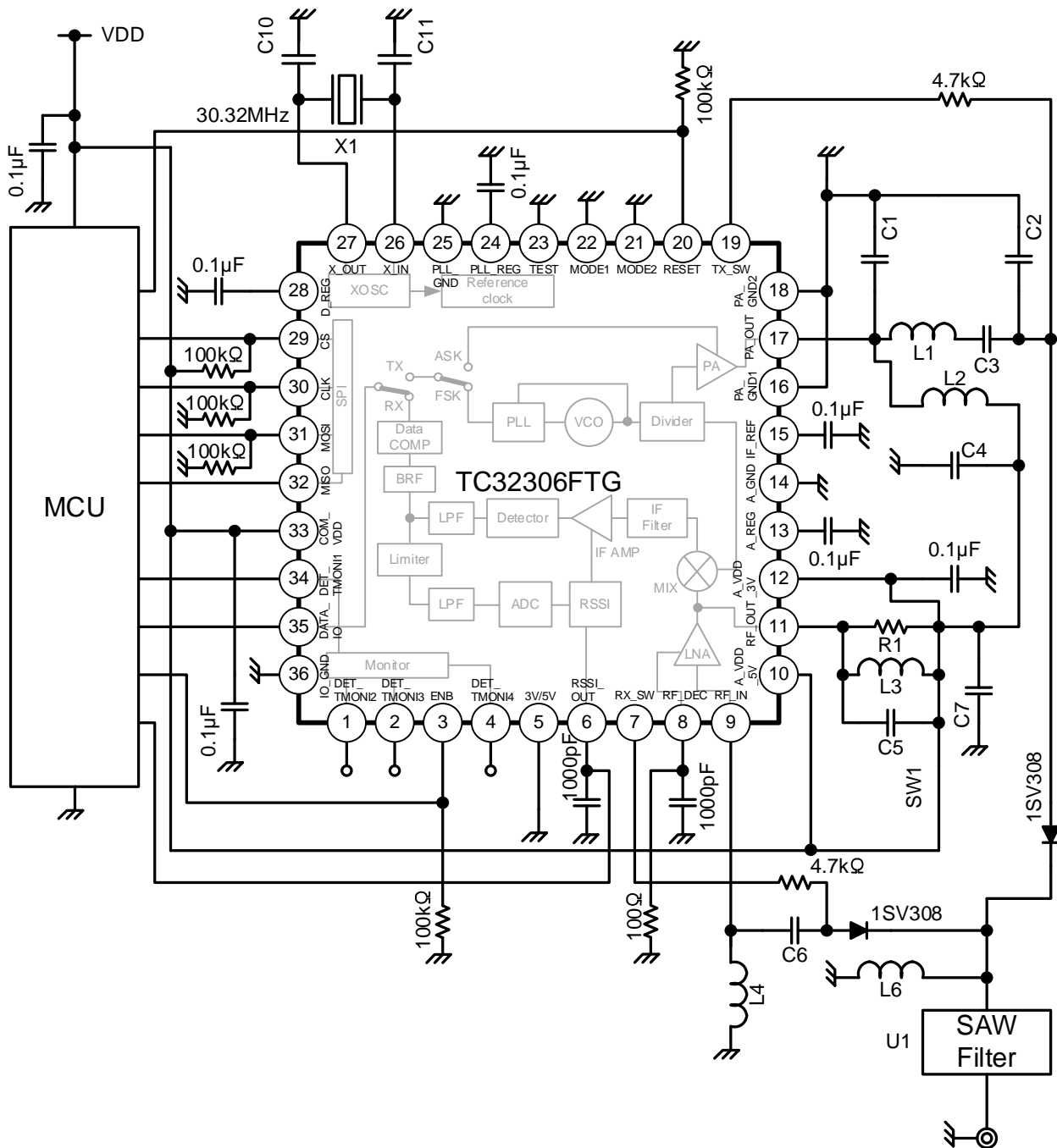


図 13-2 応用回路例 1

- 図 13-2 は SPI 制御設定の例です。MCU と SPI 関連端子を接続しています。
- 図 13-2 は 3V モードでの接続です。5V モードでの使用は、図 13-1 を参考に電源設定を変更してください。
- GND への接続を除き、RF_IN 端子にバイアス（直流）電圧を印加しないでください。
- SPI の他に、RESET 端子、ENB 端子を MCU より制御しています。
- DET_TM0N1 出力を MCU で取り込み、割り込み信号として利用しています。
- RSSI_OUT 出力を MCU でモニタしています。
- アンテナは送受共用で、本 IC でアンテナスイッチ(株式会社東芝製 1SV308)を制御しています。
- 回路の L,C,R の定数値は、13.1 の評価回路例を参考にしてください。

13.3 応用回路例 2

MCU を用いて制御した場合の応用回路例を、図 13-3 に示します。(受信/3V モード)

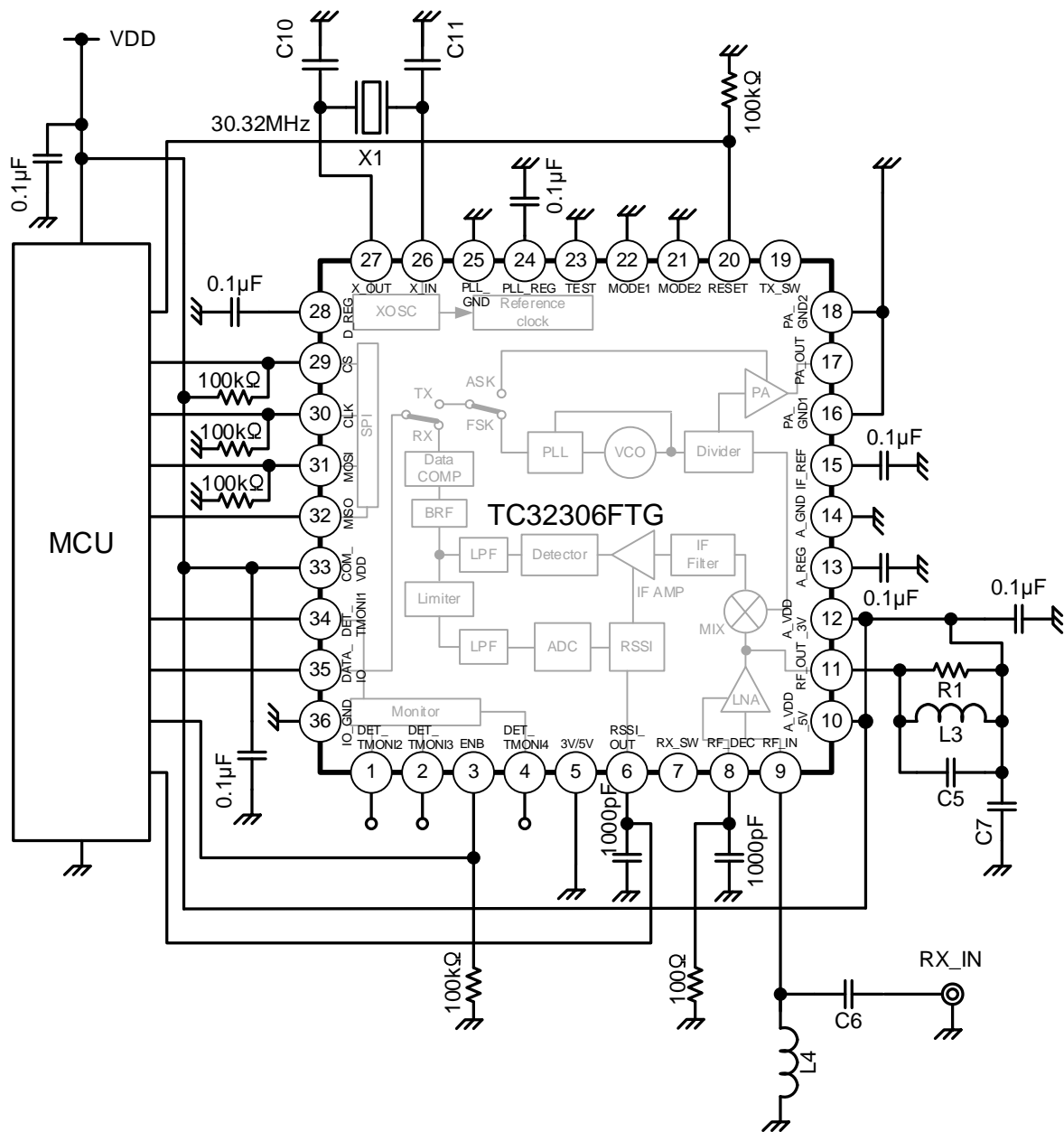


図 13-3 応用回路例 2

- 図 13-3 は SPI 制御設定の例です。MCU と SPI 関連端子を接続しています。
- 図 13-3 は 3V モードでの接続です。5V モードでの使用は、図 13-1 を参考に電源設定を変更してください。
- GND への接続を除き、RF_IN 端子にバイアス（直流）電圧を印加しないでください。
- PA_OUT 端子(17pin)は OPEN にしています。
- SPI の他に、RESET 端子、ENB 端子を MCU より制御しています。
- DET_TMON11 出力を MCU で取り込み、割り込み信号として利用しています。
- RSSI_OUT 出力を MCU でモニタしています。
- 回路の L,C,R の定数値は、13.1 の評価回路例を参考にご確認ください。

13.4 応用回路例 3

EEPROM を介して制御した場合の応用回路例を、図 13-4 に示します。(双方向通信/5V モード)

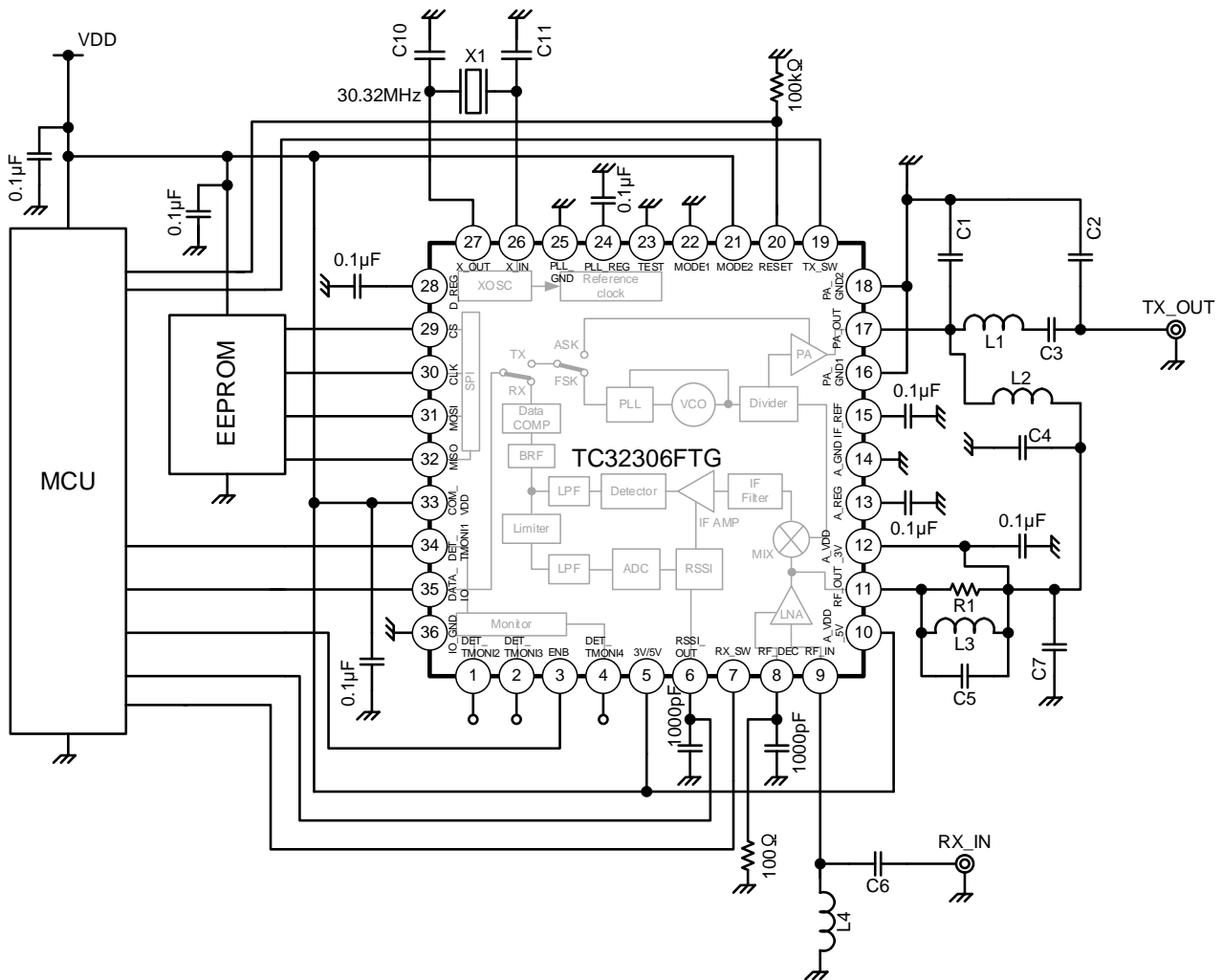


図 13-4 応用回路例 3

- 図 13-4 は EEPROM 制御設定の例です。EEPROM と SPI 関連端子を接続しています。
- 図 13-4 は 5V モードでの接続です。3V モードでの使用は、図 13-1 を参考に電源設定を変更してください。
- GND への接続を除き、RF_IN 端子にバイアス（直流）電圧を印加しないでください。
- MCU と RESET 端子を接続し動作を制御しています。
- ENB 端子、RX_SW 端子、TX_SW 端子を MCU と接続し、MCU より EEPROM から読み出すチャンネルを決定しています。
- DET_TMONI1 出力を MCU で取り込み、割り込み信号として利用しています。
- RSSI_OUT 出力を MCU でモニタしています。
- EEPROM 制御設定では、本 IC からアンテナスイッチの制御はできません。
- EEPROM の端子処理は、EEPROM のマニュアルなどを参照してください。
- EEPROM 制御設定の動作確認には、セイコーインスツル株式会社製 SPI Serial EEPROM S-25A010A/020A/040A を使用しました。
- 回路の L,C,R の定数値は、13.1 の評価回路例を参考にしてください。

13.5 応用回路例 4

EEPROM を介して制御した場合の応用回路例を、図 13-5 に示します。(受信/5V モード)

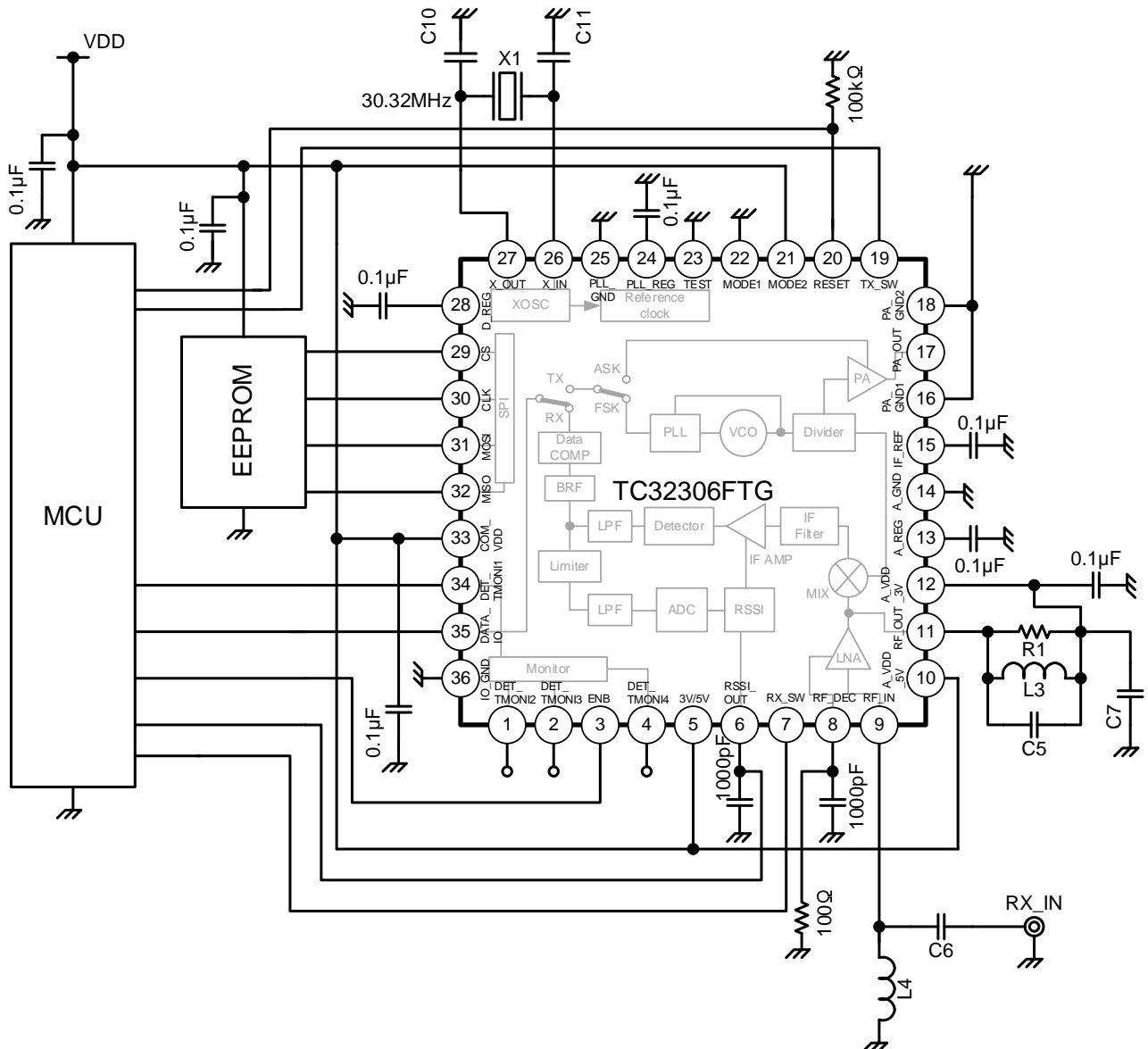
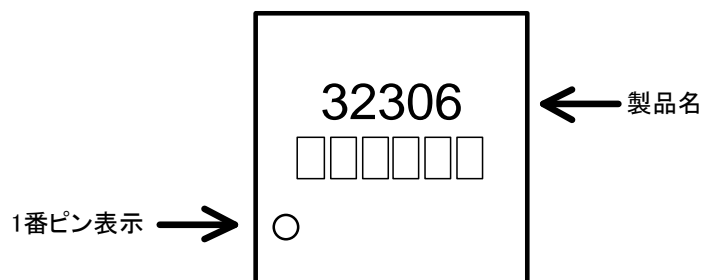


図 13-5 応用回路例 4

- 図 13-5 は EEPROM 制御設定の例です。EEPROM と SPI 関連端子を接続しています。
- 図 13-5 は 5V モードでの接続です。3V モードでの使用は、図 13-1 を参考に電源設定を変更してください。
- GND への接続を除き、RF_IN 端子にバイアス（直流）電圧を印加しないでください。
- PA_OUT 端子(17pin)は OPEN にしています。
- MCU と RESET 端子を接続し動作を制御しています。
- ENB 端子、RX_SW 端子、TX_SW 端子を MCU と接続し、MCU より EEPROM から読み出すチャネルを決定しています。
- DET_TMONI1 出力を MCU で取り込み、割り込み信号として利用しています。
- RSSI_OUT 出力を MCU でモニタしています。
- EEPROM 制御設定では、本 IC からアンテナスイッチの制御はできません。
- EEPROM の端子処理は、EEPROM のマニュアルなどを参照してください。
- 回路の L,C,R の定数値は、13.1 の評価回路例を参考にしてください。

14. 現品表示(TOP View)



ロットコード

□ □□ □ □□

① ② ③ ④

- ①製造年記号(西暦年号の末尾1桁)
- ②製造週記号(1週目を01として、52または53週方式)
- ③弊社内管理工場コード
- ④アセンブリコード

目次

1.	概要.....	1
2.	用途.....	1
3.	特長.....	1
4.	ブロック図.....	2
5.	端子説明.....	3
5.1	端子等価回路.....	3
5.2	リセット時、レジスタ初期値での端子状態.....	10
6.	動作説明.....	11
6.1	電源電圧設定.....	11
6.1.1	3V系電源使用設定.....	11
6.1.2	5V系電源使用設定.....	11
6.1.3	電源・グラウンド系統.....	12
6.2	制御設定.....	12
6.2.1	SPI制御設定.....	13
6.2.2	EEPROM制御設定.....	13
6.3	共通機能.....	14
6.3.1	リセット.....	14
6.3.2	状態制御.....	15
6.3.3	出力端子ドライブモード選択機能.....	16
6.3.4	アンテナスイッチ制御機能.....	16
6.3.5	制御用信号出力機能.....	17
6.4	ローカル発振機能.....	19
6.4.1	ローカル発振機能概要.....	19
6.4.2	基準クロック発振.....	19
6.4.3	ローカル発振.....	19
6.5	受信機能.....	20
6.5.1	受信機能概要.....	20
6.5.2	RF受信周波数帯.....	21
6.5.3	受信利得.....	21
6.5.4	受信IF周波数.....	22
6.5.5	復調方式.....	22
6.5.6	FSK復調.....	22
6.5.7	ASK復調.....	26
6.5.8	ビットレートフィルタ(BRF).....	26
6.5.9	データコンパレータ(Data COMP).....	27
6.6	送信機能.....	29
6.6.1	送信機能概要.....	29
6.6.2	変調方式.....	30
6.6.3	FSK変調.....	30
6.6.4	ASK変調.....	30
6.6.5	送信出力.....	31
6.7	制御機能.....	32
6.7.1	制御機能の概要.....	32
6.7.2	SPI制御.....	33
6.7.3	(SPI制御)SPI基本データフォーマット.....	33
6.7.4	(SPI制御)単独リードライト.....	34
6.7.5	(SPI制御)バーストリードライト.....	34
6.7.6	SPIタイミング.....	37
6.7.7	EEPROM制御.....	38
6.7.8	(EEPROM制御)データフォーマット.....	39
6.7.9	EEPROMタイミング.....	41
6.8	ユーザテストモード.....	42
6.9	状態遷移.....	44

6.9.1	電源投入～バッテリーセーブ～動作状態.....	45
6.9.2	動作状態遷移(受信～送信～受信).....	49
6.9.3	動作状態～バッテリーセーブ状態.....	50
6.9.4	オートオフ機能.....	50
6.9.5	動作状態中の設定変更.....	52
6.10	レジスタ配置.....	53
6.10.1	h'09 ソフトリセット.....	57
6.10.2	h'0A 全般設定.....	57
6.10.3	h'0B VCO 周波数設定 1.....	58
6.10.4	h'0C VCO 周波数設定 2.....	59
6.10.5	h'0D Delay 時間、端子ドライブレベル設定.....	60
6.10.6	h'0E LNA、IF Filter、BRF 設定.....	60
6.10.7	h'0F 受信系機能設定 1.....	61
6.10.8	h'10 受信系機能設定 2.....	62
6.10.9	h'11 急速充放電機能 2 しきい値設定.....	62
6.10.10	h'12 送信変調度設定.....	63
6.10.11	h'13 送信パワーアンプ設定.....	64
6.10.12	h'14 制御用信号出力設定.....	65
6.10.13	h'15 テスト用モニタ信号設定.....	66
6.10.14	h'16 RSSI 信号検出しきい値設定.....	67
6.10.15	h'17 プリアンプル信号検出周期設定.....	67
6.10.16	h'18 プリアンプル信号検出誤差設定.....	67
6.10.17	h'19 ノイズ検出しきい値設定.....	68
6.10.18	h'1A 信号検出機能設定.....	68
6.10.19	h'1B Data COMP 基準電圧設定.....	69
6.10.20	h'1C ピークホールド設定.....	71
6.10.21	h'1D オートオフ B 機能設定.....	72
6.10.22	h'1E 信号検出状態、ロックディテクトモニタ.....	72
6.10.23	h'1F ピークホールドレベルモニタ.....	73
6.10.24	h'20 Data COMP 基準電圧変動幅モニタ.....	73
6.10.25	h'21 Data COMP 基準電圧平均値モニタ.....	73
6.10.26	h'22 RSSI レベルモニタ.....	73
6.10.27	h'23 ノイズ検出レベルモニタ.....	74
7.	絶対最大定格.....	75
8.	動作範囲.....	75
9.	電気的特性.....	76
10.	参考特性.....	78
11.	測定回路図.....	80
12.	参考データ.....	83
13.	応用回路例.....	89
13.1	評価回路例.....	89
13.2	応用回路例 1.....	91
13.3	応用回路例 2.....	92
13.4	応用回路例 3.....	93
13.5	応用回路例 4.....	94
14.	現品表示(TOP VIEW).....	95
15.	外形図.....	96
	製品取り扱い上のお願い.....	99

製品取り扱い上のお願い

- 本資料に掲載されているハードウェア、ソフトウェアおよびシステム（以下、本製品という）に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適可不可を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器（生命直結機器）、車載・輸送機器、防衛関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口まで、または当社 Web サイトのお問い合わせフォームからお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事情報の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。